

Low Power Sample and Hold using Current Conveyor Analog Switches Based on Carbon Nano-Tube Field Effect Transistor

Mousa Yousefi*, Seyed Saeed Moosavy, Khalil Monfaredi

Faculty of Engineering, Azarbaijan Shahid Madani University, Tabriz, Iran.
E-mails: m.yousefi@azaruniv.ac.ir; s.moosavy@azaruniv.ac.ir; khmonfaredi@azaruniv.ac.ir

Abstract

In this paper, the transistor level of single-ended and differential low-power sample-hold is presented based on carbon nanotube field effect transistor technology using the advantages of second generation current conveyor blocks. The switching operation in the proposed sample and holds is based on the structure of the second generation current conveyor, which means that it has the same function as the analog current-conveyor switches. The implementation of the proposed sample and hold blocks with using advantages of carbon nanotube field effect transistors improves the performance sample and hold circuit. The proposed sample and hold circuits have very low power consumption and high operating speed, and it also does not require a non-overlapping clock pulse signal. These proposed circuits have been implemented and simulated in HSPICE software using 32-nanometer carbon nanotube field effect transistor technology. The simulation results show that the power consumption of the differential sample and hold circuit is 13.45 μ W, also the ENOB value of the differential sample and hold circuit for the sampling frequency of 2 GHz and the input frequency of 20 MHz is 11 bits. The FOM index of the proposed circuit is 0.61×10^{-6} (nJ/Bit.Samples).

Keywords

Carbon Nano-Tube Field Effect Transistor, Sample and Hold, Differential, Second Generation Current Conveyor.

1- Introduction

In processing systems, analog-to-digital converter circuits are used to convert signals from analog to digital and to perform processing in the digital domain. Carbon nanotube field effect transistor technology reduces the technology limitations of semiconductor insulated metal field effect transistors. In addition to transistors, one of the most important blocks in the implementation of sampling and maintenance circuits is the second generation current conveyor block. Second-generation current-carrying blocks are versatile active building blocks. In this paper, a single-ended and a differential sample and hold based on carbon nanotube field effect transistors are presented, and the block status (ON- OFF) is controlled using a clock pulse signal at its bias current source.

2- Proposed Work and Methodology

Especially for larger and more complex circuits, the process of sizing transistors in carbon nanotubes field-effect transistor is less complex than in metal oxide semiconductor field-effect transistor [1-2]. This is because unlike the semiconductor metal oxide semiconductor field effect transistor, the electrons and holes have the same motions in the carbon nanotube. The single-ended proposed sample and hold circuit consists of a second-generation current-conveyer block, a resistor, and a capacitor. The second-generation current-conveyer is active component blocks, which are more important than the operational amplifier due to their wide bandwidth, linearity, and good performance in terms of slew rate. In this circuit, a loop is used as the input cell. Two current mirrors allow the input cell to be biased by the current source. The input cell has a high input impedance at a input port as Y and a low impedance an another port as X. The output port is Z and this block acts as a voltage tracker. The Z output port, which copies the current passing through port X, is realized in the usual way using two complementary current mirror cells[2].

As we all know, a differential circuit will have less total harmonic distortion than a single-ended circuit. Therefore, by using a differential circuit, the second-order harmonics of the analog-to-digital converter can be reduced. Therefore, to implement the proposed differential sample and hold circuits, two second generation current conveyor blocks, two resistors and two capacitors are used, which ideally, the two resistors and the two capacitors should be compatible.

3- Conclusion (4-5 lines)

In this paper, the structure of two single-ended and differential sample and hold circuits based on carbon nanotube field effect transistors was presented using the advantages second generation current conveyor. Also in this report, the technology used is a 32-nanometer carbon nanotube field-effect transistor, both of which the proposed single ended and differential structures have been implemented and simulated using the HSpice simulator and the Stanford model. The simulation results show that for 20 MHz input signal and 2 GHz sampling frequency, the amount of power required for the operation of the differential sample and hold structure is 13.45 μ W. Also, the simulation results show that the ENOB index is equal 11 bits.

4- References (2-3 references)

- [1] K. Angkeaw, P. Prommee, "Two digitally programmable gain amplifiers based on current conveyors", *Analog Integrated Circuits and Signal Processing*, vol.67,no.2, pp.253-260, 2011.
- [2] M. H. Moaiyeri, R. Chavoshisani, A. Jalali, K. Navi, O. Hashemipour, "High-performance mixed-mode universal min-max circuits for nanotechnology", *Circuits, Systems, and Signal Processing*, vol.31, no.2, pp.465-488, 2012.
- [3] M. Kumngern, T. Nonthaputha, F. Khateb, "Low-power sample and hold circuits using current conveyor analogue switches", *IET Circuits, Devices & Systems*, vol.12, no.4, pp.397-402, 2018.

مدار نمونه‌گیر-نگهدارنده کم‌صرف با استفاده از سوئیچ‌های آنالوگ ناقل جریان مبتنی بر ترانزیستور اثر میدانی نانولوله کربنی

موسی یوسفی

استادیار، گروه مهندسی برق-دانشکده فنی و مهندسی، دانشگاه شهید مدنی آذربایجان، تبریز، ایران

سید سعید موسوی

دانشجوی کارشناسی ارشد، گروه مهندسی برق-دانشکده فنی و مهندسی، دانشگاه شهید مدنی آذربایجان، تبریز، ایران

خلیل منفرדי

دانشیار، گروه مهندسی برق-دانشکده فنی و مهندسی، دانشگاه شهید مدنی آذربایجان، تبریز، ایران

چکیده

در این مقاله مدار سطح ترانزیستوری مدار نمونه‌گیر-نگهدارنده تک سر و دیفرانسیلی کم‌توان، مبتنی بر فناوری ترانزیستورهای اثر میدانی نانولوله کربنی با بهره‌گیری از مزایای بلوك‌های ناقل‌های هدایت جریانی نسل دوم دارای شده است. عمل کلیدزنی در مدارهای نمونه‌بردار و نگهدارنده پیشنهادی بر پایه ساختار ناقل‌های هدایت جریانی نسل دوم است به این معنی است که عملکردی نظیر سوئیچ‌های آنالوگ ناقل جریانی دارد. پیاده‌سازی مدارهای پیشنهادی برای بلوك نمونه‌گیر-نگهدارنده با توجه به مزایای ترانزیستورهای اثر میدانی نانولوله کربنی نسبت به ترانزیستورهای اثر میدانی فلز عایق نیمه‌هادی باعث بهبود شاخص‌های عملکردی مدار نمونه‌گیر-نگهدارنده شده است. مدارهای نمونه‌بردار و نگهدارنده پیشنهادی دارای مصرف توان بسیار پایین، سرعت عملکردی بالا است و همچنین نیاز به سیگنال پالس ساعت غیر همپوشان ندارد. این مدارهای پیشنهادی در نرمافزار HSPICE با استفاده از فناوری ۳۲ نانومتر ترانزیستور اثر میدانی نانولوله کربنی، پیاده‌سازی و شبیه‌سازی شده است. نتایج حاصل از شبیه‌سازی نشان می‌دهد توان مصرفی مدار نمونه‌گیر-نگهدارنده دیفرانسیلی $13/45$ میکرو وات است، همچنین مقدار ENOB مدار نمونه‌گیر-نگهدارنده دیفرانسیلی به ازای فرکانس نمونه‌گیر 2 گیگاهرتز و فرکانس ورودی 20 مگاهرتز برابر 11 بیت است. شاخص FOM مدار پیشنهادی برابر با 0.61×10^{-6} است. (nJ/Bit.Samples)

کلمات کلیدی

ترانزیستور اثر میدانی نانولوله کربنی، نمونه‌گیر-نگهدارنده، دیفرانسیلی، ناقل جریان نسل دو.

نام نویسنده مسئول: دکتر موسی یوسفی

ایمیل نویسنده مسئول: m.yousefi@azaruniv.ac.ir

تاریخ ارسال مقاله: ۱۴۰۱/۰۱/۰۱

تاریخ(های) اصلاح مقاله: ۱۴۰۱/۰۴/۰۴

تاریخ پذیرش مقاله: ۱۴۰۱/۰۶/۰۵

عملیاتی ساده‌تر و آسان‌تر است. چندین مبدل داده با استفاده از بلوک ناقل جریان نسل دوم به عنوان عنصر فعال در کارهای پیشین موجود است، به عنوان مثال [۶-۷] را ببینید. علاوه بر این، می‌توان از بلوک ناقل جریان نسل دوم به عنوان سوئیچ آنالوگ ناقل جریانی^۵ استفاده کرد [۱۵-۱۶]. از بلوک ناقل جریان نسل دوم رده نوع AB خطی، معمولاً به عنوان سوئیچ آنالوگ ناقل جریانی استفاده می‌شود که با استفاده از منبع جریان کنترل شونده می‌توان آن را روشن و خاموش کرد. مدار جمع و تفیریک کننده ولتاژ قابل برنامه‌ریزی [۱۷] و مدار تقویت کننده ولتاژ [۱۸]، مدار کنترل کننده نسبتی، انتگرالی و مشتقی [۱۹] با استفاده از سوئیچ آنالوگ ناقل جریانی پیشنهاد شده‌اند.

در این مقاله نمونه‌گیر-نگهدارنده تک سر و دیفرانسیلی مبتنی بر ترانزیستورهای اثر میدانی نانولوله کربنی ارائه شده است و وضعیت بلوک (روشن و خاموش) با استفاده از سیگنال پالس ساعت در منبع جریان بایاس آن کنترل می‌شود. این مدارها دارای مزایای مصرف توان پایین، عملکرد سرعت بالا، سادگی مدار و عدم وجود الزامات سیگنال کلاک غیر همپوشانی است. مدار پیشنهادی را می‌توان در حوزه برنامه‌های کم‌صرف الکترونیکی، مخابراتی و پردازش سیگنال استفاده کرد.

ادامه مطلب ارائه شده در این مقاله به شرح زیر است: در بخش ۲، معرفی مختصر ساختار فیزیکی ترانزیستور اثر میدانی نانولوله کربنی و مشخصات الکتریکی آن‌ها ارائه خواهد شد. در بخش ۳، ساختار بلوک ناقل هدایت جریانی نسل دوم و عملکرد آن ارائه خواهد شد. مدار پیشنهادی نمونه گیر-نگهدارنده تک سر و دیفرانسیلی نیز در بخش ۳ توضیح داده می‌شود، نتایج شبیه‌سازی به همراه جدول مقایسه‌ای مدار پیشنهادی در بخش ۴ گزارش شده است.

۲- فناوری ترانزیستور اثر میدان نانولوله کربنی

ترانزیستور اثر میدانی نانولوله کربنی که در سال ۱۹۹۱ توسط S. Iijima معرفی شده است، نانولوله کربنی صفحه شش‌ضلعی از اتم‌های کربن است که در لوله^۶ به قطر چند نانومتر جمع شده و طول آن می‌تواند چندین میکرون باشد. نانولوله کربن را می‌توان به نانولوله کربن‌های تک جداره^۷ که از یک سیلندر تشکیل شده است و نانولوله کربن‌های چند جداره^۸ که از بیش از یک سیلندر تشکیل شده‌اند، طبقه‌بندی کرد [۲۰].

روند اندازه‌بندی ترانزیستورها در طراحی‌های مبتنی بر ترانزیستور اثر میدانی نانولوله کربنی در مقایسه با طرح‌های مبتنی بر ترانزیستور اثر میدانی فلز عایق نیمه‌هادی، بهویژه برای مدارهای بزرگ‌تر و پیچیدگی، پیچیدگی کمتری دارد، این امر به این دلیل است که برخلاف ترانزیستور اثر میدانی فلز عایق نیمه‌هادی، الکترون‌ها و حفره‌ها دارای حرکات یکسان در نانولوله کربن هستند (mpn = μm). هدایت باستیک و همچنین ساختار یکبعدی نانولوله کربن مقاومت را کاهش می‌دهد و سرعت را به میزان قابل توجهی افزایش می‌دهد و اتصال ارزی سیستم را به حداقل می‌رساند و چگالی مصرف توان را کاهش می‌دهد و یک ترانزیستور اثر میدانی فلز عایق نیمه‌هادی است اما باید در نظر داشت که پدیده مدولاسیون طول کانال در این ترانزیستورها قابل توجه نیست [۲۱].

علاوه بر توضیحات اخیر، برتری اصلی ترانزیستور اثر میدانی نانولوله کربنی این است که اتصالات کanal درین سورس آن فاقد مانع شاتکی است و بنابراین جریان روشن آن به طور قابل توجهی بالاتر است و برای کاربردهای با کارایی بالا

۱- مقدمه
در سیستم‌های پردازشی به منظور تبدیل سیگنال از آنالوگ به دیجیتال و انجام پردازش در حوزه دیجیتال از مدارهای مبدل آنالوگ به دیجیتال استفاده می‌شود. مدار نمونه گیر-نگهدارنده^۹ در مبدل‌های آنالوگ به دیجیتال به عنوان اولین طبقه ورودی قرار می‌گیرد لذا به منظور کاهش تغییرات سیگنال ورودی می‌تواند در روند تبدیل نقش بسزایی داشته باشد، بنابراین این مدارها برای بهبود کارایی سیستم‌های الکترونیکی و ارتباطی باید سرعت عملکردی بالا، دقت وضوح بالا و از همه مهم‌تر توان مصرفی پایینی داشته باشند [۱].

مدارهای نمونه گیر-نگهدارنده انواع مختلفی دارند که به برخی از آن‌ها اشاره می‌کنیم. مدارهای مبتنی بر پل دیودی در [۲] مدارهای مبتنی بر مدار دنبال کننده در [۳]، مدارهای مبتنی بر تقویت کننده ترا رسانایی عملیاتی در [۴]، مدارهای مبتنی بر تقویت کننده‌ها در [۵]، مدارهای مبتنی بر ناقل جریان نسل دوم در [۶-۷] گزارش شده‌اند. برای پیاده‌سازی مدارهای نمونه گیر-نگهدارنده به طور معمول از ترانزیستورهای اثر میدانی فلز عایق نیمه‌هادی^{۱۰} استفاده می‌شود. اگرچه این مدارهای نمونه گیر-نگهدارنده عملکرد سریع و تبدیل داده با وضوح بالا را ارائه می‌دهند و برای سیستم‌های ارتباطی مدرن مناسب است، اما برخی از مدارها دارای پیچیدگی سخت‌افزار، مصرف توان بالا و الزامات سیگنال کلاک غیر همپوشان هستند. در سیستم‌های ولتاژ تقدیم پایین، به دلیل محدود بودن ولتاژ و مصالحه بین محدوده دینامیکی، خطی بودن، سرعت و محدودیت مصرف توان، فرآیند نمونه‌برداری آنالوگ بسیار چالش‌برانگیز است. بدويژه این محدودیتها و چالش‌ها را می‌توان در فناوری‌های ترانزیستورهای اثر میدانی فلز عایق نیمه‌هادی زیر میکرون مشاهده کرد. باین حال، کاهش فناوری ترانزیستورهای اثر میدانی فلز عایق نیمه‌هادی در ابعاد نانومتر، باعث ایجاد محدودیت‌های زیادی در عملکرد ترانزیستورها می‌شود و منجر به افزایش مقدار جریان‌های نشتی و اتصال ارزی در ترانزیستور و در نهایت در سیستم‌های پردازشی می‌شود.

فناوری ترانزیستور اثر میدانی نانولوله کربن^{۱۱} محدودیت‌های فناوری ترانزیستورهای اثر میدانی فلز عایق نیمه‌هادی را کاهش می‌دهد [۹-۸]. همچنین، ترانزیستور اثر میدانی نانولوله کربنی به عنوان یکی از اصلی‌ترین گزینه‌ها برای طراحی مدارهای کم‌صرف و با کارایی بالا در آینده نزدیک در است. علاوه بر این، طراحی مدارهای مبتنی بر ترانزیستور اثر میدانی نانولوله کربنی از تحرک پذیری برابر برای هر دو ترانزیستور نانولوله کربنی نوع P و نوع N بهره‌مند است که منجر به کاهش پیچیدگی طراحی مدار می‌شود [۸]. همچنین، مدارهای ترانزیستور اثر میدانی نانولوله کربنی در مقایسه با ترانزیستورهای اثر میدانی فلز عایق نیمه‌هادی خود در یک مقدار متوسط مصرف انرژی کمتر سرعت بالاتری را نشان می‌دهند، بنابراین، استفاده از فناوری ترانزیستور اثر میدانی نانولوله کربنی از نظر سرعت و کارایی مدار، برتری قابل توجهی نسبت به فناوری معمول نشان می‌دهد [۱۲-۱۰].

علاوه بر ترانزیستورها، یکی از بلوک‌های مهم در پیاده‌سازی مدارهای نمونه‌بردار و نگهدارنده، بلوک ناقل جریان هست. بلوک ناقل هدایت جریانی نسل دو، بلوک‌های سازنده فعال همه‌کاره هستند که پهنای باند بالا، خطی بودن، حاصل ضرب پهنای باند در بهره و شاخص نرخ چرخش بهتری نسبت تقویت کننده عملیاتی دارد و از این جهات کاربرد بیشتری پیدا کردد [۱۳-۱۴]. پیاده‌سازی بلوک ناقل جریان نسل دوم در مقایسه با ساختار تقویت کننده

Current Conveyor Analogue Switch^۵

Single Walled Carbon Nano Tube^۶

Multi Walled Carbon Nano Tube^۷

Sample and Hold^۱

Second Generation Current Conveyor^۲

Metal Oxide Semiconductor Field Effect Transistor^۳

Carbon Nano-Tube Field Effect Transistor^۴

$$g_o = \frac{\alpha}{R_q} \left(1 + e^{\frac{2e\varphi_S - 2\alpha eV_{DS} - E_g}{2KT}} \right)^{-1} \quad (6)$$

که در آن، K ثابت بولتزمن است، T دمای کلوین، R_q مقاومت کوانتمی، α بارکتريکی الکترون، α پارامتر پراکنده‌گی فوتون نوری تخلیه است و φ_S بیانگر پتانسیل سطح هست.

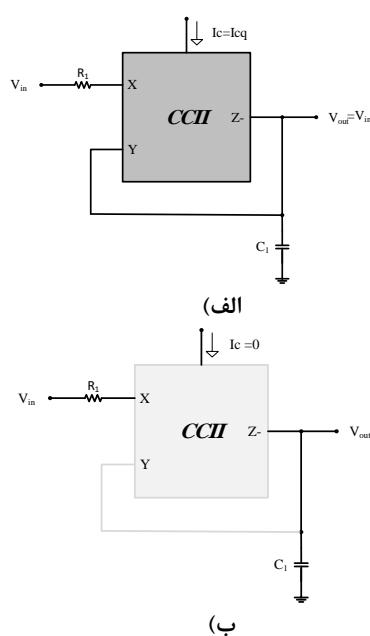
۳- مدار نمونه‌گیر-نگهدارنده پیشنهادی

۳-۱- مدار نمونه‌گیر-نگهدارنده تک سر

مدار نمونه‌گیر-نگهدارنده تکسر، از یک بلوک ناقل هدایت جریانی نسل دوم، یک مقاومت و یک خازن تشکیل شده است. پالس نمونه‌برداری به جریان بایاس اعمال می‌شود. مدار نمونه‌گیر-نگهدارنده پیشنهادی در شکل ۲ نشان داده شده است. عملکرد مدار نمونه‌گیر-نگهدارنده دارای دو مرحله است و می‌توان به شرح زیر توضیح داد:

مرحله نمونه‌برداری: هنگامی که سیگنال ورودی V_{in} اعمال می‌شود و جریان $I_c = I_{cq}$ است، به این معنی که یک جریان ثابت I_c ارائه شده، بلوک ناقل هدایت جریانی نسل دوم روش خواهد شد (سوئیچ بسته است)، خازن C_1 توسط سیگنال ورودی شارژ می‌شود. سیگنال ورودی در خروجی V_{out} ظاهر می‌شود، یعنی هرگونه تغییر ورودی به خروجی V_{out} نیز منتقل می‌شود.

مرحله نگهداری: در این مرحله سطح جریان بایاس $I_c = 0$ می‌شود و بلوک ناقل هدایت جریانی نسل دوم خاموش می‌شود (سوئیچ باز می‌شود) و آخرین مقدار ولتاژ ورودی به عنوان شارژ روی خازن C_1 حفظ می‌شود. این مقدار به صورت ولتاژ ثابت در خروجی V_{out} و باصطلاح حالت نگهداری ظاهر می‌شود. این مقدار ولتاژ تا زمانی که دوباره مرحله سیگنال کلاک به منطق "۱" تبدیل شود، حفظ خواهد شد. پس از آن خازن C_1 شروع به شارژ مجدد ولتاژ ورودی V_{in} می‌کند و تا زمانی که سیگنال کلاک به منطق "۰" تغییر یابد شارژ می‌شود. خازن C_1 آخرین مقدار ولتاژ جدید خود را حفظ می‌کند و همچنین به عنوان ولتاژ ثابت در خروجی V_{out} ظاهر می‌شود. حالت نمونه‌گیری و حالت نگهداری به طور متنابض عمل می‌کنند و به طور مداوم از کلاک نمونه‌برداری پیروی می‌کنند.

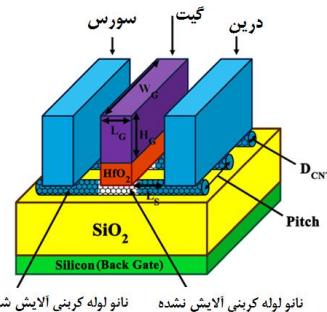


شکل ۲- مدار نمونه‌گیر-نگهدارنده تک سر (الف) مرحله نمونه‌گیری

(ب) مرحله نگهداری

بسیار مناسب است.

ساختار فیزیکی ترانزیستور اثر میدانی نanolole کربنی در شکل ۱ نشان داده شده است، در این شکل نواحی مختلف ترانزیستور نشان داده شده است که خیلی شبیه ترانزیستور اثر میدانی فلز عایق نیمه‌هادی است، در این ترانزیستور فاصله بین موکر دو نanolole کربن مجاور زیر گیت را پیچ می‌گویند.



نانولوله کربنی ایش نشده نanolole کربنی ایش شده

شکل ۱- ساختار کلی یک CNTFET [۴۵].

عرض گیت ترانزیستور اثر میدانی نanolole کربنی را می‌توان بر اساس معادله زیر محاسبه کرد [۲۱]:

$$W_{gate} = \min(W_{min}(N - 1)Pitch + D_{CNT}) \quad (1)$$

جایی که W_{min} حداقل عرض گیت و N تعداد لوله‌های نانوی در زیر گیت است. ترانزیستور اثر میدانی نanolole کربنی نیز دارای ولتاژ آستانه است که ولتاژ لازم برای روش کردن ترانزیستور به صورت الکترواستاتیکی از طریق گیت تأمین می‌گردد. ولتاژ آستانه موردنیاز را می‌توان برای ترانزیستور اثر میدانی نanolole کربنی با در نظر گرفتن قطر مربوط به نanolole‌های آن تعیین کرد. این به دلیل وابستگی مستقیم باند انرژی نanolole‌های کربنی است که اندازه ولتاژ آستانه ترانزیستور اثر میدانی نanolole کربنی وابسته به قطر نanolole‌ها است. این ویژگی کاربردی باعث می‌شود ترانزیستور اثر میدانی نanolole کربنی برای طراحی مدارها منطق چند ارزشی بسیار مناسب باشد. ولتاژ آستانه ترانزیستور اثر میدانی نanolole کربنی طبق معادله زیر قابل محاسبه است [۲۱]:

$$V_{TH} \approx \frac{E_{bg}}{2e} = \frac{\sqrt{3}}{3} \frac{aV_\pi}{eD_{CNT}} \approx \frac{0.436}{D_{CNT}} \quad (2)$$

در این معادله e واحد الکترون است، E_{bg} باند انرژی است a برابر 0.249 nm است. که فاصله اتم کربن تا کربن است، V_π برابر 0.033 eV و الکترون ولت که انرژی پیوند π -کربن در مدل پیوند محکم و D_{CNT} قطر نanolole‌ها است. از معادله (۲) می‌توان نتیجه گرفت که ولتاژ آستانه یک ترانزیستور نanolole کربنی با قطر نanolole‌های کربن آن مناسب است که با استفاده از معادله زیر محاسبه می‌شود [۲۱]:

$$D_{CNT} = \frac{a}{\pi} \sqrt{n^2 + nm + m^2} \quad (3)$$

در این رابطه مقدار n, m در واقع مقادیر بردارهای کایرال 9 هستند. جریان روش ترانزیستور اثر میدانی نanolole کربنی رسانایی (g_m) و هدایت کانال (g_o) یک ترانزیستور اثر میدانی نanolole کربنی مانند ترانزیستور اثر میدانی فلز عایق نیمه‌هادی را می‌توان محاسبه کرد که به ترتیب در معادلات ۴ تا ۶ بیان می‌شوند [۲۱].

$$I_{on} \approx \frac{KT}{eR_q} \ln \left(1 + e^{\frac{2e\varphi_S - E_g}{2KT}} \right) \quad (4)$$

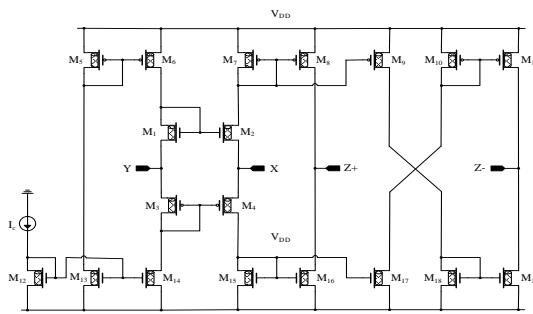
$$g_m = \left(\frac{1}{1 + e^{\frac{2e\varphi_S - 2\alpha eV_{DS} - E_g}{2KT}}} - \frac{1}{1 + e^{\frac{2e\varphi_S - E_g}{2KT}}} \right) \frac{1}{R_q} \frac{\delta\varphi_S}{\delta V_{GS}} \quad (5)$$

جایی که V_X و V_Y به ترتیب ولتاژ در پورت X و Y هستند. I_X و I_Y جریان ورودی به پورت‌های X و Y هستند. همچنین، I_{Z+} و I_Z جریان خروجی از نوع منفی است. در حالت ایده‌آل، یک ناقل هدایت جریانی باید مشخصات زیر را برآورده کند.

- ✓ امپدانس ورودی بی‌نهایت در پورت Y
- ✓ امپدانس ورودی صفر در پورت X برای ورودی‌های جریانی.
- ✓ امپدانس خروجی بی‌نهایت در پورت Z
- ✓ بهره انتقال جریان واحد بین پورت‌های X و Z
- ✓ بهره انتقال ولتاژ واحد بین پورت Y و X
- ✓ پهنای باند بی‌نهایت.

با لحاظ کردن این توضیحات، می‌توان از بلوک ناقل هدایت جریانی نسل دوم به عنوان سوئیچ آنالوگ ناقل هدایت جریانی نیز استفاده کرد بلوک ناقل هدایت جریانی نسل دوم از نوع رده AB خطی معمولاً به عنوان سوئیچ آنالوگ ناقل هدایت جریانی استفاده می‌شود که با استفاده از منبع جریان خارجی می‌توان آن را روشن و خاموش کرد.

ساختار سطح ترانزیستوری بلوک ناقل هدایت جریانی نسل دوم با کلاس AB مبتنی بر ترانزیستور اثر میدانی نانولوله کربنی در شکل ۵ نشان داده شده است. در این مدار، از یک حلقه شامل (ترانزیستورهای M1-M4) به عنوان سلول ورودی استفاده شده است. دو آینه جریان (ترانزیستورهای M5 و M12) اجازه می‌دهد تا سلول ورودی توسط جریان I_C باشش شود. سلول ورودی (M14) در پورت ورودی Y یک امپدانس ورودی بالا و در پورت X امپدانس کم دارد. این سلول به عنوان یک دنبال کننده ولتاژ عمل می‌کند. خروجی Z که جریان عبوری از پورت X را کپی می‌کند به روش متداول با استفاده از دو آینه مکمل تحقق می‌یابد.

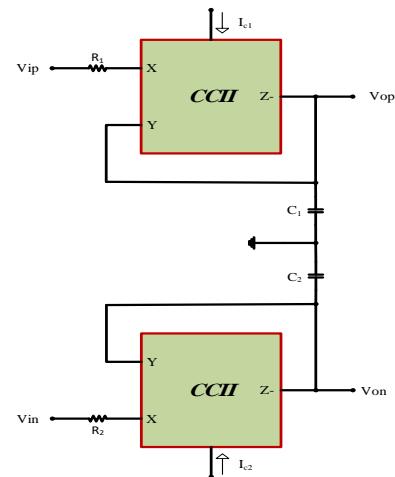


شکل ۵- مدار سطح ترانزیستور ناقل جریان

لازم به ذکر است که جریان سکون می‌تواند توسط جریان بایاس I_C داده شود. در صورت تأمین منبع جریان کافی، سیگنال ولتاژ از ترمینال y به ترمینال x و یا سیگنال جریان از ترمینال x به ترمینال z انتقال می‌یابد. این مورد مشابه روش شدن کلید است (سوئیچ بسته است) و بر عکس، اگر مقدار جریان کافی تأمین نشود، (یعنی $I_C = 0$ A)، سیگنال ولتاژ از ترمینال y به ترمینال x و یا سیگنال جریان از ترمینال x به ترمینال z را منتقل نمی‌شود این شرایط مشابه خاموش بودن سوئیچ است (سوئیچ باز می‌شود) [۱۷].

۴- نتایج شبیه‌سازی

مدارهای پیشنهادی در این مقاله، با استفاده از نرم‌افزار شبیه‌ساز HSPICE و برایه فناوری ۳۲ نانومتر ترانزیستور اثر میدانی نانولوله کربنی که با امتراها اساسی ترانزیستورهای اثر میدانی نانولوله کربنی در جدول ۱ آمده است، شبیه‌سازی شده است.



شکل ۳- مدار نمونه‌بردار-نگهدارنده دیفرانسیلی

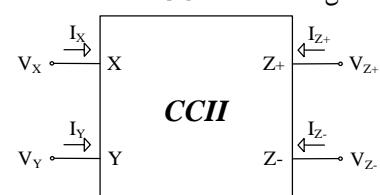
۲-۳- مدار نمونه‌گیر-نگهدارنده دیفرانسیلی

در مقایسه با مدار تک سر، مدار دیفرانسیلی اعوجاج هارمونیک کل 10^{-1} کمتر خواهد داشت؛ بنابراین، با استفاده از مدار دیفرانسیلی، می‌توان هارمونیک مرتبه دوم مبدل آنالوگ به دیجیتال را کاهش داد، نمودار بلوکی مدار نمونه‌گیر-نگهدارنده دیفرانسیلی پیشنهادی در شکل ۳ نشان داده شده است. مدار دیفرانسیلی از دو مدار تک سر تشکیل شده است؛ بنابراین، از دو بلوک ناقل هدایت جریانی نسل دوم، دو مقاومت و دو خازن استفاده می‌شود. در حالت $V_{ip} = 0$ ، دو مقاومت و دو خازن باشد با هم مطابقت داشته باشند. در شکل ۳، V_{in} یک ورودی دیفرانسیلی است و V_{op} یک خروجی دیفرانسیلی است. هرگونه عدم تطابق بین قطعات (خازن مقاومت و بلوک ناقل هدایت جریانی نسل دوم) عملکرد مدار را کاهش خواهد داد. می‌توان سیگنال ولتاژ‌های خروجی نمونه‌گیر-نگهدارنده دیفرانسیلی را به صورت متعامد و با استفاده از فرکانس نمونه‌برداری f_1 با f_2 یا I_{c1} با I_{c2} تنظیم کرد.

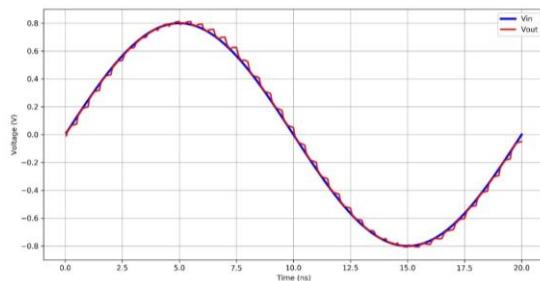
۳-۳- ناقل هدایت جریانی نسل دوم

ناقل هدایت جریانی یک بلوک کاربردی در زمینه‌های مختلف مانند تقویت‌کننده‌ها، فیلترها، اسیلاتورها و سایر مدارهای پردازش سیگنال است [۱۲]. این بلوک مزایای مختلف نسبت به تقویت‌کننده عملیاتی معمولی دارد، همانند: بهره ولتاژ بالاتر نسبت به سیگنال بزرگ‌تر، ضریب حذف مدد مشترک بهتر، سرعت بالا، دامنه دینامیکی سیگنال زیاد، مصرف توان پایین، کاهش هم‌شناوی خطوط و نویز [۲].

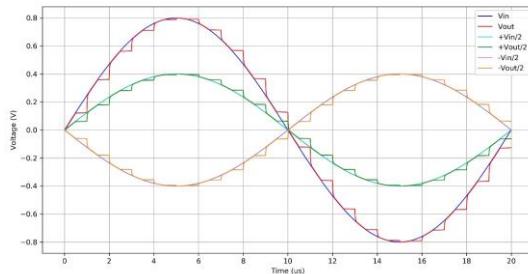
ناقل هدایت جریانی نسل دوم بلوک‌های سازنده فعلی هستند که به دلیل پهنای باند وسیع، خطی بودن و عملکرد مناسب از نظر نرخ چرخش ۱۱، بیشتر از تقویت‌کننده عملیاتی موردنظر است. بلوک ناقل هدایت جریانی نسل دوم اساساً یک بلوک مدد جریانی است که جریان را با بهره واحد از درگاه ورودی به درگاه خروجی منتقل می‌کند. نمایش بلوک نمودار بلوک ناقل هدایت جریانی نسل دوم در شکل ۴ نشان داده شده است [۴].



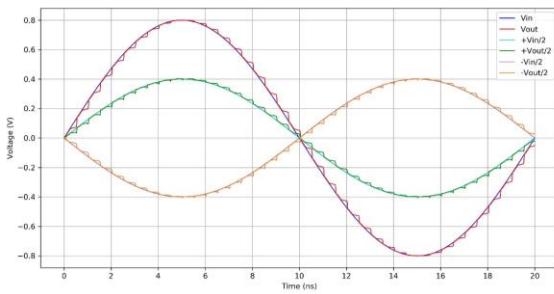
شکل ۴- نمودار بلوکی ناقل جریان



شکل ۸ - نمودار شکل موج خروجی مدار نمونه گیر-نگهدارنده پیشنهادی به ازای فرکанс نمونهبرداری ۲ گیگاهرتز و فرکانس سیگنال ورودی ۵۰ مگاهرتز



شکل ۹ - نمودار شکل موج خروجی های مدار نمونه گیر-نگهدارنده دیفرانسیلی پیشنهادی به ازای فرکانس نمونهبرداری ۲ گیگاهرتز و فرکانس سیگنال ورودی ۵۰ کیلوهرتز



شکل ۱۰ - نمودار شکل موج خروجی های مدار نمونه گیر-نگهدارنده دیفرانسیلی پیشنهادی به ازای فرکانس نمونهبرداری ۲ گیگاهرتز و فرکانس سیگنال ورودی ۵۰ مگاهرتز

نتایج شبیه‌سازی نشان می‌دهد توان مصرفی مدار نمونه گیر-نگهدارنده $13/44$ میکرو وات است. همچنین، در شکل ۹، نمودار زمانی خروجی های تک سر و دیفرانسیلی مدار نمونه گیر-نگهدارنده دیفرانسیلی به ازای ورودی ۵۰ مگاهرتز و فرکانس نمونهبرداری ۲ گیگاهرتز نشان داده شده است.

در شکل ۱۰، خروجی های مدار نمونه گیر-نگهدارنده دیفرانسیلی با در نظر گرفتن ولتاژ ورودی سینوسی ۵۰ مگاهرتز با دامنه پیک تا پیک $0/8$ ولت، به ازای فرکانس نمونهبرداری ۲ گیگاهرتز نیز قابل مشاهده است.

شاخص SNR^{۱۳} در واقع نسبت قدرت سیگنال به نویز است در مبدل های داده با توجه به تعداد بیت های (N) می توان مقدار SNR را محاسبه کرد.

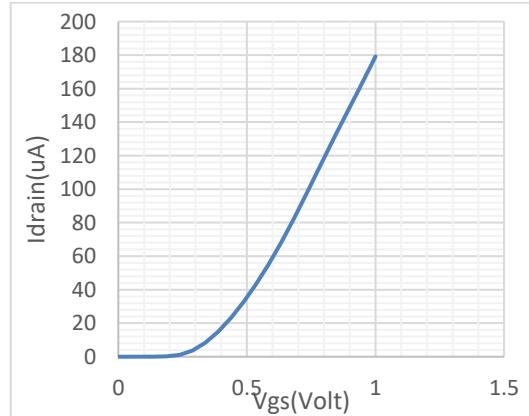
$$SNR_{dB} = 6.02N + 1.76 \quad (7)$$

علاوه بر SNR کمیت SNDR^{۱۴} نسبت قدرت سیگنال به قدرت نویز و اعوجاج هست. یکی دیگر از شاخص های مهم در تبدیل سیگنال آنالوگ به دیجیتال

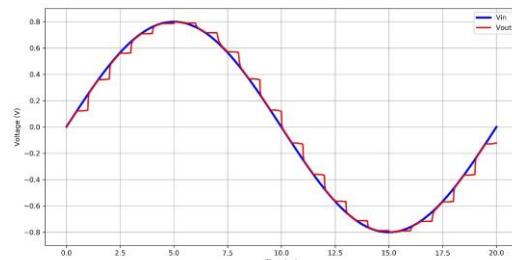
جدول ۱- مشخصات ترانزیستور اثر میدانی نanolole کربنی

پارامترهای کانال	نماد	مقدار
طول فیزیکی کانال	Lch	32 nm
طول ناحیه آلایش شده سورس/درین لوله نانو کربنی های	Lss	32 nm
میانگین طول مسیر آزاد در کانال لوله نانو کربن ذاتی	Lgeff	100 nm
عرض گیت فلزی	Wgate	6.4
ثابت دی الکتریک بالایی گیت	Kgate	16
ضخامت لایه دی الکتریک بالایی گیت	Tox	4 nm
قطر لوله نانو کربن	Dent	1.49 nm
فاصله بین دو لوله نانو کربن مجاور	S or Pitch	20 nm
بردار کایرالیتی نanololeها	(n1,n2)	(19,0)

در شکل ۶ نمودار تغییرات جریان ترانزیستور اثر میدانی نanolole کربنی به ازای تغییرات ولتاژ گیت-سورس نشان داده شده است. مقدار جریان بایاس Ic برای بلوک ناقل هدایت جریانی نسل دوم "Ic=1 μ A" برای زمانی که سوئیچ "بسته" (بلوک ناقل هدایت جریانی نسل دوم روشن) و "A(0)" و به ازای حالتی که سوئیچ "باز" (بلوک ناقل هدایت جریانی نسل دوم خاموش) است. در شکل های ۷ و ۸ به ترتیب نمودار زمانی ولتاژ گره خروجی مدار تک سر مدار نمونه گیر-نگهدارنده به ازای فرکانس ورودی ۵۰ کیلوهرتز و فرکانس نمونه گیری ۱ مگاهرتز و بار دیگر توسط فرکانس ورودی ۵۰ مگاهرتز با فرکانس نمونه گیری ۲ گیگاهرتز نشان داده شده است دامنه سیگنال برای هر دو شبیه‌سازی ۰/۸ ولت است.



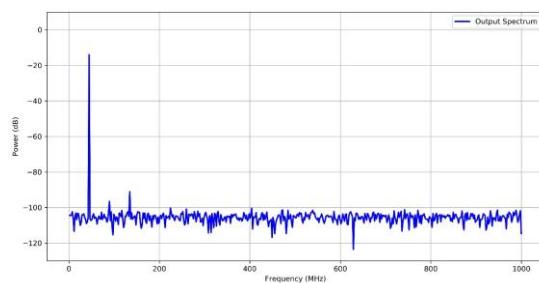
شکل ۶ - نمودار تغییرات جریان درین ترانزیستور NCNTFET به ازای تغییرات ولتاژ گیت-سورس



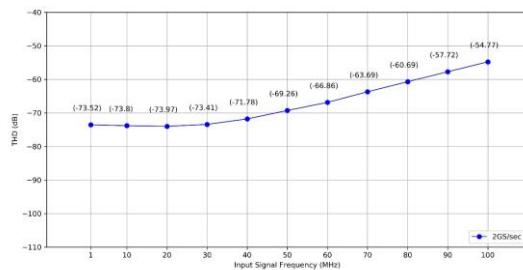
شکل ۷- شکل موج خروجی مدار نمونه گیر-نگهدارنده پیشنهادی به ازای فرکانس نمونهبرداری ۱ مگاهرتز و سیگنال ورودی ۵۰ کیلوهرتز

Signal to Noise Ratio^{۱۵}

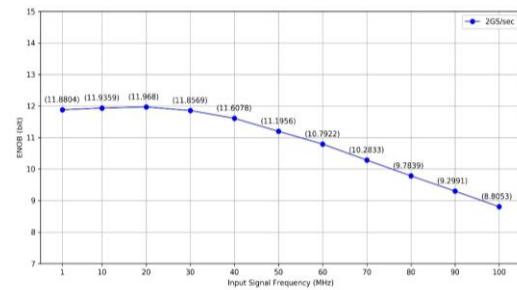
Signal to Noise and Distortion Ratio^{۱۶}



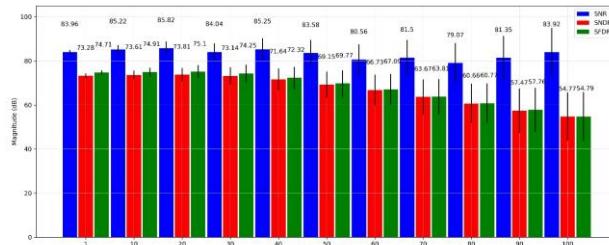
شکل ۱۵- طیف فرکانسی ولتاژ خروجی مدار نمونه‌گیر - نگهدارنده دیفرانسیلی پیشنهادی به ازای فرکانس ورودی ۲۰ مگاهرتز



شکل ۱۶- شاخص THD به ازای فرکانس ورودی مدار نمونه‌گیر نگهدارنده دیفرانسیلی پیشنهادی



شکل ۱۷- شاخص ENOB به ازای فرکانس ورودی مدار نمونه‌گیر نگهدارنده دیفرانسیلی پیشنهادی



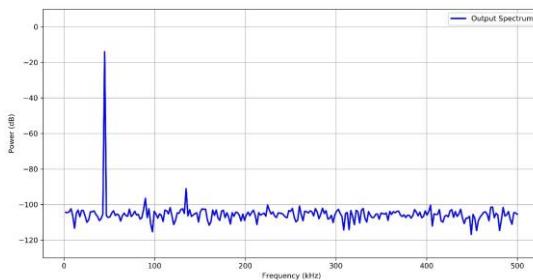
شکل ۱۸- نمودار میله‌ای شاخص‌های SFDR، SNR و ENOB مدار پیشنهادی نمونه‌گیر - نگهدارنده دیفرانسیلی به ازای فرکانس ورودی

در شکل‌های ۱۲ و ۱۳، تغییرات شاخص‌های اعوجاج هارمونیک کل و تعداد بیت مؤثر ENOB بر حسب فرکانس‌های ورودی در فرکانس نمونه‌برداری ۱ مگاهرتز نشان داده شده است. همانطورکه در شکل ۱۳ مشاهده می‌شود، عملکرد ENOB برای نمونه‌گیر - نگهدارنده پیشنهادی در تمام فرکانس‌های ورودی در محدوده ۱ کیلوهرتز تا ۵۰ کیلوهرتز بالاتر از ۱۱ بیت به دست می‌آید، که نشان‌دهنده عملکرد خوب مدار پیشنهادی برای کاربردهای وضوح بالا است. علاوه بر این، در شکل ۱۴ مقادیر شاخص‌های SFDR، SNR و ENOB مدار پیشنهادی برای فرکانس‌های ورودی مختلف در محدوده ۱ کیلوهرتز تا

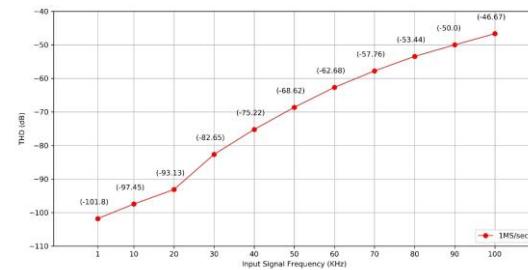
بیت‌های مؤثر^{۱۴} ENOB است.

$$\text{ENOB} = \frac{\text{SNDR} + 1.76}{6.02} \quad (8)$$

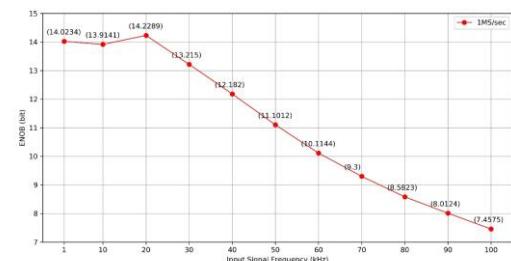
علاوه بر شاخص‌های فوق شاخص SFDR^{۱۵} نسبت قدرت سیگنال به قدرت سیگنال مزاحم است. همان‌طور که در شکل ۱۱ نشان داده شده است، به ازای ورودی سینوسی با فرکانس ۵۰ کیلوهرتز و دامنه پیک تا پیک ۱۰/۸ ولت، در فرکانس نمونه‌برداری ۱ مگاهرتز، اعوجاج هارمونیک کل ۹۳/۱۳ دسیبل و نسبت سیگنال به نویز و اعوجاج ۸۷/۴۲ SNDR دسیبل است که نتیجه آن تفکیک‌پذیری ۱۴,۲۲۸۹ بیت است.



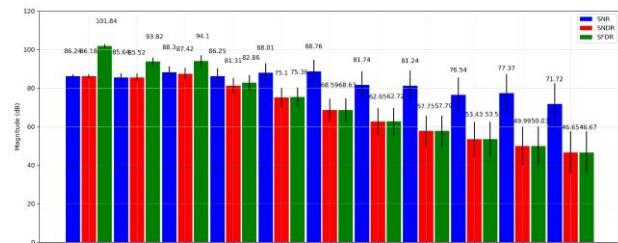
شکل ۱۱- طیف فرکانسی ولتاژ خروجی مدار نمونه‌گیر - نگهدارنده پیشنهادی به ازای فرکانس ورودی ۵۰ کیلوهرتز



شکل ۱۲- شاخص THD به ازای فرکانس ورودی مدار نمونه‌گیر نگهدارنده



شکل ۱۳- شاخص ENOB مدار نمونه‌گیر نگهدارنده به ازای فرکانس ورودی



شکل ۱۴- شاخص‌های SFDR، SNR و ENOB مدار پیشنهادی نمونه‌گیر - نگهدارنده تک سر

طرح‌های گزارش‌شده با بهره‌گیری از جدول ۳ با کارهای قبلی بر پایه ترازیستورهای اثر میدانی فلز عایق نیمه‌هادی و ترازیستور اثر میدانی نانولوله کربنی مقایسه شده است. در این مقایسه، همچنین شاخص عدد شایستگی FOM^{۱۶} که شامل کمیت‌های مختلف مصرف توان، ENOB و فرکانس نمونه‌برداری به صورت رابطه ۹ نیز در این جدول گزارش شده است:

$$FOM \triangleq \frac{power}{ENOB \times f_s} \quad (9)$$

در این جدول، کارهای قبلی و طرح پیشنهادی از نظر فناوری ساخت، منبع تغذیه، توان مصرفی، مقدار ولتاژ ورودی دیفرانسیلی، نرخ نمونه‌برداری، شاخص‌های THD و ENOB با سایر طرح‌های گزارش شده مقایسه شده‌اند. همان‌طور که در جدول ۳ مشهود است، مدار پیشنهادی نمونه‌گیرنده‌دارنده دارای عملکرد مناسب از نظر شاخص FOM در مقایسه با سایر طرح‌ها است. همچنین، مدار پیشنهادی نمونه‌گیرنده‌دارنده از منبع تغذیه ۰/۹ ولت استفاده می‌کند، درحالی‌که توان مصرفی کمتری نسبت به مدارهای گزارش‌شده، دارد.

۱۰۰ کیلوهرتز با نرخ نمونه‌برداری ۱ مگاهرتز نشان شده است. در شکل ۱۵ نمودار توان هارمونیک‌های سیگنال خارجی، به ازای ولتاژ ورودی سینوسی مگاهرتز با دامنه پیک تا پیک ۰/۸ ولت، در فرکانس نمونه‌برداری ۲ گیگاهرتز قابل مشاهده است و اعوجاج هارمونیک کل ۷۳/۹۷ دسی‌بل و نسبت سیگنال به نویز و اعوجاج ۷۳/۸۱ دسی‌بل به دست می‌آید و نشان می‌دهد برای مدار نمونه‌گیرنده مقدار تفکیک‌پذیری ۱۱,۹۶۸۰ بیت است.

در شکل‌های ۱۶ و ۱۷، شاخص‌های THD و ENOB به ازای فرکانس‌های ورودی مختلف و فرکانس نمونه‌برداری ۲ گیگاهرتز نشان داده شده است. همان‌طور که در شکل ۱۸ مشاهده می‌شود، عملکرد ENOB برای بلوک نمونه‌گیرنده‌دارنده پیشنهادی دیفرانسیلی در تمام فرکانس‌های ورودی در محدوده ۱ مگاهرتز تا ۵۰ مگاهرتز بالاتر از ۱۱ بیت به دست می‌آید.

در شکل ۱۸ نمودار تغییر مقدار شاخص‌های SFDR و SNR مدار پیشنهادی نمونه‌گیرنده دیفرانسیلی به ازای فرکانس ورودی در محدوده ۱ مگاهرتز تا ۱۰۰ مگاهرتز با نرخ نمونه‌برداری ۲ گیگاهرتز نشان داده شده است. در این بخش، عملکرد مدار پیشنهادی نمونه‌گیرنده با سایر

جدول ۳- جدول مشخصات ساختار پیشنهادی و کارهای قبلی

پارامترها	ساختار پیشنهادی	[۲۲]	[۲۳]	[۲۴]	[۲۵]	[۲۶]	[۲۷]
فتاواری	CNTFET	CMOS	CMOS	CMOS	CMOS	CMOS	CNTFET
اندازه فناوری	۲۲	۱۸۰	۲۵۰	۱۳۰	۳۵۰	۱۸۰	۲۲
منبع تغذیه (ولت)	۰/۹	۱/۸	۰/۵	۰/۸	۲/۵	۳/۳	۱
(MHz) پهنه‌ی باند	۱۰	۱۰	۱۰	NA	۰/۰۱	NA	-
نرخ نمونه‌برداری GS/s	۲	۱	۱	NA	۰/۱	۰/۵	۲
THD (dB)	-۷۳/۹۷	-۶۰	-۶۰	-۴۰	-۵۸	-۷۷/۸۱	-۸۶
ENOB	۱۱ بیت	NA	NA	NA	NA	۱۳/۱ بیت	۱۴
FOM (nJ/(Bit.Samples))	۰/۶۱× ^۳ -۱۰	NA	NA	NA	NA	۰/۸۹× ^۳ -۱۰	۰/۱× ^۳ -۱۰
توان مصرفی	۱۳/۴۵ (uW)	۱۴ (uW)	۳ (mW)	۱/۸۴ (mW)	۳ (mW)	۵/۸ (mW)	2.66 mW

amplifier", IEE Proceedings-Circuits, Devices and Systems, vol.141, no.4, pp.315-324, 1994.

- [3] A. N. Shirazi, S. A. Mirhaj, S. J. Ashtiani, O. Shoaei, "Linearity improvement of open-loop NMOS source-follower sample and hold circuits", IET circuits, devices & systems, vol.5, no.1, pp.1-7, 2011.
- [4] Y. Xiang, F. Xiangning, Z. Hao, "Design of sample-and-hold circuit for a reconfigurable ADC", In 2012 International Conference on Computer Science and Service System, pp. 1276-1279, 2012.
- [5] P. Vorenkamp, J. P. Verdaasdonk, "Fully bipolar, 120-Msample/s 10-b track-and-hold circuit", IEEE Journal of Solid-State Circuits, vol.27, no.7, pp.88-992, 1992.
- [6] C. Sawigun, W. A. Serdijn, "Analysis and design of a low-voltage, low-power, high-precision, class-AB current-mode subthreshold CMOS sample and hold circuit", IEEE Transactions on Circuits and Systems I: Regular Papers, vol.58, no.7, pp.1615-1626, 2011.
- [7] Y. S. Hwang, J. J. Chen, S. Y. Wu, L. P. Liao, C. C. Tsai, "A new pipelined analog-to-digital converter using current conveyors", Analog Integrated Circuits and Signal Processing, vol.50, no.3, pp.213-220, 2007.

۵- نتیجه‌گیری

در این مقاله ساختار دو مدار نمونه‌گیرنده تک سر و دیفرانسیلی بر پایه ترازیستورهای اثر میدانی نانولوله کربنی با بهره‌گیری از مزایای استفاده از بلوک ناقل جریان نسل دوم ارائه شد. در این گزارش فناوری ساختار پیشنهادی ترازیستور اثر میدانی نانولوله کربنی ۳۲ نانومتری است که هر دو ساختار پیشنهادی تک سر و دیفرانسیلی با استفاده از شبیه‌ساز HSpice و مدل استنفورد پیاده‌سازی و شبیه‌سازی شده است. نتایج حاصل از شبیه‌سازی نشان می‌دهد به ازای ورودی ۲۰ مگاهرتز و فرکانس نمونه‌گیرنده دیفرانسیلی ۱۳/۴۵ میکرووات است همچنین نتایج شبیه‌سازی نشان داد شاخص ENOB برابر ۱۱ بیت است.

مراجع

- [1] F. Maloberti, "Data converters", Springer Science & Business Media, 2007.
- [2] J. M. Goldberg, M. B. Sandler, "New high accuracy pulse width modulation based digital-to-analogue convertor/power

- Proceedings-Circuits, Devices and Systems, vol.152, no.6, pp.697-702, 2005.
- [19] K. Angkeaw, P. Prommee, "Two digitally programmable gain amplifiers based on current conveyors", Analog Integrated Circuits and Signal Processing", vol.67,no.2, pp.253-260, 2011.
- [20] M. H. Moaiyeri, R. Chavoshisani, A. Jalali, K. Navi, O. Hashemipour, "High-performance mixed-mode universal min-max circuits for nanotechnology", Circuits, Systems, and Signal Processing, vol.31, no.2, pp.465-488, 2012.
- [21] D. Akinwande, J. Liang, S. Chong, Y. Nishi, H. S .P. Wong, "Analytical ballistic theory of carbon nanotube transistors: Experimental validation, device physics, parameter extraction, and performance projection", Journal of Applied Physics, vol.104, no.12, pp.124514, 2008.
- [22] M. Kumngern, T. Nonthaputha, F. Khateb, "Low-power sample and hold circuits using current conveyor analogue switches", IET Circuits, Devices & Systems, vol.12, no.4, pp.397-402, 2018.
- [23] S. Chatterjee, P. R. Kinget, "A 0.5-V 1-MspS track-and-hold circuit with 60-dB SNDR", IEEE Journal of Solid-State Circuits, vol.42, no.4, pp.722-729, 2007.
- [24] C. Sawigun, W. A. Serdijn, "Analysis and design of a low-voltage, low-power, high-precision, class-AB current-mode subthreshold CMOS sample and hold circuit", IEEE Transactions on Circuits and Systems I: Regular Papers, vol.58, no.7, pp.1615-1626, 2011.
- [25] A. Harb, "A programmable full clock rectifier and sample-and-hold amplifier for biomedical applications", Analog Integrated Circuits and Signal Processing, vol.67, no.1, pp.89-94, 2011.
- [26] A. Abolhasani, M. Tohidi, K. Hadidi, A. Khoei, "A new high-speed, high-resolution open-loop CMOS sample and hold", Analog Integrated Circuits and Signal Processing, vol.78, no.2, pp.409-419, 2014
- [27] H. Mahmoodian, & M. Dolatshahi, "An energy-efficient sample-and-hold circuit in CNTFET technology for high-speed applications", Analog Integrated Circuits and Signal Processing, 103(1), 209-221, 2020
- [8] Y. S. Hwang, S. F. Wang, P. W. Sheu, J. J. Chen, "Novel FBCCII-based sample-and-hold and MDAC circuits", International journal of electronics, vol.95, no.11, pp.1111-1117, 2008.
- [9] S. S. Ang, M. R. Hoque, C. C. Chen, D. Woodward, "A sample-and-hold current measurement integrated circuit for neural recording", International journal of electronics, vol.93, no.12, pp.793-803, 2006.
- [10] A. Harb, "A programmable full clock rectifier and sample-and-hold amplifier for biomedical applications", Analog Integrated Circuits and Signal Processing, vol.67, no.1, pp.89-94, 2011.
- [11] S. A. Mahmoud, T. B. Nazzal, "Sample and hold circuits for low-frequency signals in analog-to-digital converter", In 2015 International conference on Information and Communication Technology Research (ICTRC), pp. 36-39, 2015.
- [12] الهام نیک بخت بیدگلی، داریوش دیدیان، "بررسی عملکرد مالتی بلکسر سه ارزشی مبتنی بر ترازیستورهای اثر میدان نانولوک کربنی"، مجله مهندسی برق دانشگاه تبریز، جلد ۵۰، شماره ۲، صفحات ۹۴۳-۹۵۳، ۱۳۹۹.
- [13] A. S. Sedra, K. Smith, "A second-generation current conveyor and its applications", IEEE Transactions on circuit theory, vol.17, no.1, pp.132-134, 1970.
- [14] C. Toumazou, F. J. Lidgey, D. G. Haigh, "Analogue IC Design: The Current-Mode Approach", Peter Peregrinus, 1990.
- [15] M. Sagbas, S. Minaei, U. E. Ayten, "Component reduced current-mode full-wave rectifier circuits using single active component", IET Circuits, Devices & Systems, vol.10, no.1, pp.1-11, 2016.
- [16] C. Premont, N. Abouchu, R. Grisel, J. P. Chante, "A current conveyor-based high-frequency analog switch", IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications, vol.45, no.3, pp.298-300, 1998.
- [17] A. Monpapassorn, "An analogue switch using a current conveyor", International journal of electronics, vol.89, no.8, pp.651-656, 2002.
- [18] A. Monpapassorn, "Programmable wide range voltage adder/subtractor and its application as an encoder", IEE