

بکارگیری محدودساز جریان خطا برای کاهش زمان عملکرد رله‌ها

احسان خوب^۱، مهدی قاضی زاده احسائی^{۲*} و مهرداد زندی دره غریبی^۳

اطلاعات مقاله	چکیده
دریافت مقاله: ۱۳۹۵/۱۰/۲۱	
پذیرش مقاله: ۱۳۹۶/۰۳/۰۷	
واژگان کلیدی:	
رله های اضافه جریان با مشخصه معکوس، انباشتگی زمان، محدود سازی جریان خطا، نرم افزار Digsilent.	در شبکه‌های توزیع با جابه‌جا شدن در سطح شبکه جریان خطا تغییر قابل ملاحظه‌ای نمی‌کند و لذا، بهره‌گیری از رله‌های اضافه جریان کاهشی در سیستم توزیع چندان کارایی نخواهد داشت. زیرا، اگر در شبکه‌ای تعداد رله‌های اصلی و پشتیبان زیاد باشد، سیستم حفاظت با مساله‌ی انباشتگی زمان عملکرد در رله‌های بالا دست روبه‌رو خواهد شد. در این مقاله به نحوه رفع این مشکل با بهره‌گیری از محدودساز جریان خطا (FCL) در طول فیدر پرداخته شده است و از این نکته استفاده شده است که اگر همزمان با کاهش ضریب تنظیم زمانی (TSM) رله‌ای، جریان خطای عبوری از آن تغییری نکند، زمان عملکرد رله کاهش خواهد یافت. با توجه به تاثیری که مکان و اندازه‌ی FCL بر زمان عملکرد رله‌ها دارد، سناریوهای متفاوتی در پیدا کردن مکان و اندازه‌ی مناسب برای FCL در شبکه بررسی شده است. نتایج شبیه‌سازی‌ها در نرم‌افزار DigSilent به کمک برنامه نویسی DPL کاهش قابل ملاحظه زمان عملکرد رله‌ها را در صورت انتخاب مناسب مکان و اندازه‌ی FCL نشان می‌دهد.

۱- مقدمه

امروزه محدودسازهای جریان خطا کاربردهای زیادی در سیستم‌های حفاظت پیدا کرده‌اند. اکثر این کاربردها به حضور منابع تولید پراکنده در شبکه‌های توزیع بر می‌گردد. مراجع [۱-۳]، FCL را برای حذف اثرات نامطلوب جریان‌های خطای منابع تولید پراکنده بر سیستم حفاظت در زمان خطا در شبکه پیشنهاد داده‌اند. مطالعات زیادی برای بهبود قابلیت اطمینان سیستم‌قدرت صورت گرفته، که یکی از آنها استفاده از محدودساز جریان خطا (FCL) می‌باشد. بسیاری از محدودسازهای جریان خطا از چند سال گذشته در حال توسعه می‌باشند [۴]. استفاده از محدودساز

جریان خطا، در شرایط معمول هیچ تاثیری روی سیستم-قدرت ندارد. بلکه در شرایط غیرطبیعی تنها برای محدود کردن جریان خطا عکس‌العمل نشان می‌دهد [۵]. یک FCL ایدآل باید مقاومت و امپدانس صفر در حالت کار عادی سیستم قدرت، و امپدانس بالا در زمان اتصال کوتاه از خود نشان دهد [۶ و ۷]. با در نظر گرفتن معیار تساوی سطوح محدودکننده جریان خطا موجب کاهش ناحیه شتاب دهنده، و در نتیجه موجب افزایش زاویه و زمان بحرانی رفع خطا خواهد شد. نصب FCL باعث ایجاد محدوده بزرگتری جهت زمان عملکرد رله شده و موجب بهبود پایداری گذرای سیستم خواهد شد [۸ و ۹]. در سیستم‌های قدرت، اتصال

* پست الکترونیک نویسنده مسئول: ghazizadeh@uoz.ac.ir

۱. دانشجوی دکتری، دانشکده مهندسی، دانشگاه شهید چمران اهواز

۲. استادیار، گروه برق، دانشکده فنی و مهندسی، دانشگاه زابل

۳. دانشجوی کارشناسی ارشد، گروه برق، دانشکده فنی و مهندسی، دانشگاه زابل

جدیدی از FCL ارائه شده است که به رفع مشکل انباشت زمان در رله‌های بالادست در یک شبکه‌ی شعاعی کمک می‌کند. در شبکه‌های شعاعی تعداد رله‌های اصلی و پشتیبان زیاد می‌شود به دلیل وجود فاصله زمانی لازم برای هماهنگی بین رله‌های اصلی و پشتیبان، زمان رله‌های بالا دست شبکه افزایش می‌یابد. با قرار دادن FCL در یک شبکه شعاعی می‌توان زمان عملکرد رله‌های بالا دست را به طرز قابل توجهی کاهش داد. چگونگی این کاهش و همچنین تاثیر مکان و اندازه FCL بر زمان عملکرد رله‌ها در این مقاله ارائه شده است.

ساختار این مقاله به این ترتیب است؛ بخش دوم مشکل انباشتگی زمان عملکرد رله‌ها بیان شده و در بخش سوم روش کاهش این انباشتگی به وسیله FCL ارائه شده و تاثیر اندازه و مکان FCL بر آن بررسی می‌شود. در بخش چهارم مقاله، با تعریف شاخصی برای سیستم حفاظت سناریوهای متفاوتی بررسی می‌شود و نهایتاً در بخش پنجم شبیه سازی و نتیجه گیری از شبیه سازی انجام شده و این مقاله در بخش ششم نتیجه گیری شده است.

۲- انباشت زمان در یک سیستم حفاظتی

با رخ دادن خطا در شبکه، سیستم حفاظتی باید با حذف کوچکترین ناحیه ممکن ناحیه خطا دیده را از شبکه جدا کند. این مساله با عملکرد نزدیکترین رله به نقطه خطا (رله‌ی اصلی) تحقق می‌یابد. در صورت عدم عملکرد رله‌ی اصلی باید رله‌ی پشتیبان خطا را برطرف کند. با وجود خطاهایی که در اندازه‌گیری و عملکرد رله‌ها وجود دارد، برای اطمینان از عدم عملکرد رله‌ی پشتیبان قبل از رله‌ی اصلی، باید در شرایط بحرانی حداقل فاصله زمانی بین عملکرد رله پشتیبان نسبت به رله اصلی از $2/3 - 0/1$ Sec بیشتر باشد. در رله‌های اضافه جریان منحنی مشخصه‌ی رله‌های اصلی و پشتیبان با افزایش جریان به یکدیگر نزدیک می‌شوند. به این ترتیب، اگر فاصله زمانی عملکرد جفت رله اصلی و پشتیبان در بیشترین جریان خطای عبوری از رله اصلی از فاصله زمانی بحرانی (CTI^۲) بیشتر باشد، تضمین می‌شود که در تمامی جریان‌های خطا، هماهنگی به هم نمی‌خورد. مزیت رله‌های اضافه جریان کاهش نسبت به رله‌های زمان ثابت جلوگیری از انباشت زیاد زمان ناشی از هماهنگی است. این مزیت زمانی خود را نشان می‌دهد که

کوتاه ممکن است باعث مشکلات مختلفی از جمله شکست عایقی در تجهیزات مهم شبکه شود. طراحی سیستم‌های جدیدی که تحمل چنین جریان‌های خطای بالایی را داشته باشد از لحاظ اقتصادی به صرفه نمی‌باشد. استفاده از FCL راهکار مناسب برای حل مشکل افزایش سطوح خطا در سیستم‌های الکتریکی به شمار می‌رود. زیرا می‌تواند سطوح خطا را کنترل کند [۱۰]. محدودساز جریان خطا باید بعد از هر بار عملکرد قابل بازیابی بوده و در حالت ماندگار سیستم، باعث ایجاد اضافه ولتاژ و تریق هارمونیک به سیستم نگردد [۱۱]. FCL‌های اولیه با استفاده از کلیدهای مکانیکی امیدانسی را در زمان خطا در مسیر جریان قرار می‌دادند. اما با به وجود آمدن ادوات الکترونیک قدرت در چرخه صنعت، کلیدهای تریستوری برای این موضوع مورد استفاده قرار گرفت و مدارهای متعددی از جمله مدارهای امیدانسی تشدید [۱۲] و ابرساناها [۱۳] ارائه شده است. در ژنراتورهای القایی دو سو تغذیه به هنگام رخ دادن خطا در شبکه جریان روتور و استاتور افزایش قابل ملاحظه‌ای دارد که در مراجع [۱۴-۱۵]، از محدودسازهای جریان خطا برای محدود کردن جریان خطا و در مدار نگه داشتن ژنراتور در چنین شرایطی بهره برده شده است. تغییر زیاد جریان اتصال کوتاه در ریزشبه‌ها با تغییر وضعیت بهره‌برداری از حالت متصل به شبکه به منفصل از شبکه، یکی از چالش‌های سیستم حفاظت ریزشبه است. در مراجع [۱۷-۱۶]، برای جلوگیری از این تغییرات با قرار دادن FCL در محل اتصال ریزشبه به شبکه، جریانی که از سمت شبکه به ریزشبه جاری می‌شود را محدود می‌کند.

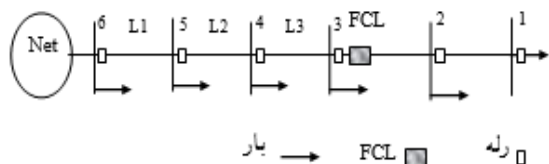
در سیستم‌های توزیع و فوق توزیع معمولاً از رله‌های اضافه جریان (OC^۱) جهت برای حفاظت استفاده می‌شود [۱۸] که اندازه و جهت جریان خطا را حس کنند [۱۹]. این رله‌ها با توجه به کمترین ناحیه قطع بار در سیستم با همدیگر هماهنگ می‌شوند [۲۰]. برای هماهنگی این رله‌ها، فاصله زمانی هماهنگی در نظر گرفته می‌شود تا بین آنها تداخل عملکرد بوجود نیاید. در مقابل، این مساله باعث افزایش زمان عملکرد رله‌های بالادست می‌شود که این خود ممکن است باعث تاخیر در عملکرد رله‌های بالادست و در نتیجه باعث وارد شدن خسارت به ادوات موجود در مسیر خطا شود. برای رفع مشکل بیان شده، در این مقاله، کاربرد

^۲ Coordination Time Interval

^۱ Over Current

جریان تنظیمی رله‌ها با توجه به ماکزیمم جریان بار عبوری از آنها در شرایط معمول تنظیم می‌شود. اما برای رسیدن به هماهنگی رله‌ها باید TSM آن‌ها به نحوی انتخاب شود که در شرایط بحرانی فاصله زمانی بین عملکرد جفت رله اصلی و پشتیبان از CTI بیشتر باشد. TSM رله پشتیبان همیشه پس از TSM رله اصلی انتخاب می‌شود. اندازه-ی TSM رله پشتیبان به ماکزیمم جریان خطای عبوری از جفت رله اصلی و پشتیبان وابستگی دارد. به این صورت که هر چه جریان خطای عبوری از رله بیشتر باشد برای ایجاد فاصله زمانی هماهنگی بین زمان عملکرد دو رله، نیاز به افزایش بیشتری در TSM رله پشتیبان است. زیرا به صورت ذاتی منحنی مشخصه‌ی رله‌های اضافه جریان، با افزایش جریان به هم نزدیک می‌شوند. پس اگر بتوان جریان خطا را محدود کرد می‌توان با TSM‌های کوچکتر به هماهنگی دست پیدا کرد. از طرف دیگر، اگر همزمان با کاهش TSM رله‌ای جریان خطای عبوری از آن تغییری نکند، می‌توان گفت که زمان عملکرد رله کاهش یافته و مشکل انباشتگی زمان حل شده است.

برای روشن شدن مطلب، به عنوان مثال فرض کنید در یک شبکه‌ی شعاعی مانند شکل (۲) یک FCL در وسط شبکه نصب شده باشد. رله‌هایی که جریان هماهنگی آن‌ها به وسیله‌ی FCL کمتر می‌شود (رله‌های ۲، ۳ و ۴)، TSM آن‌ها در مقایسه با وقتی که FCL حضور نداشته باشد، کوچک‌تر خواهد شد. به دنبال کاهش TSM رله‌ی ۴، TSM رله‌های ۵ و ۶ نیز کاهش خواهند داشت و از طرف دیگر با وجود اینکه جریان خطا روی خطوط L1، L2 و L3 تغییری ندارد، زمان رفع خطا نیز در نواحی بالا دست FCL کاهش می‌یابد.



شکل ۲- شبکه‌ی نمونه در حضور FCL

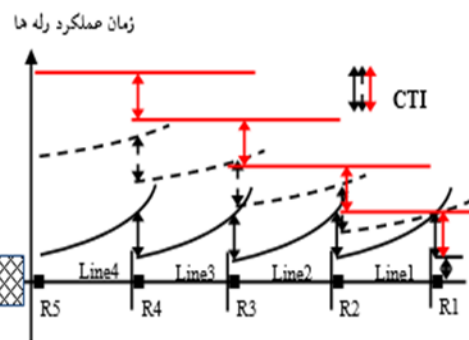
۳-۱ تاثیر اندازه FCL بر زمان عملکرد رله‌ها

ابتدا بدون در نظر گرفتن مکان FCL تاثیری که افزایش اندازه‌ی آن بر زمان عملکرد رله‌ها دارد با توجه به رابطه (۱)، و شکل (۲) مورد بررسی قرار می‌گیرد. شکل (۲) یک شبکه توزیع در حضور FCL را نشان می‌دهد که از معادل

با جابه‌جا شدن نقطه‌ی خطا از جلوی رله‌ی اصلی به جلوی رله‌ی پشتیبان، جریان خطای عبوری از رله‌ی پشتیبان تغییر قابل ملاحظه‌ای داشته باشد. این مساله را در شکل (۱) می‌توان مشاهده کرد که اگر با جابه‌جا شدن نقطه‌ی خطا در شبکه زمان رفع خطا برای یک رله تغییر چندانی نداشته باشد با حرکت به سمت منبع، زمان رفع خطا افزایش می‌یابد.

این افزایش زمان رفع خطا از دو جهت نامطلوب است:

- (۱) احتمال خرابی تجهیزات بالاتر می‌رود.
 - (۲) بارهای حساس به کاهش ولتاژ از مدار خارج می‌شوند.
- اما در شبکه‌ی فوق توزیع و صنایع که حفاظت رایج آن حفاظت اضافه جریان است به دلیل کوچک بودن امپدانس خطوط در مقابل امپدانس شبکه، جریان اتصال کوتاه با جابه‌جا شدن در سطح شبکه تغییر چندانی نمی‌کند. این مساله سبب می‌شود در صورت وجود تعداد زیاد رله‌های پشتیبان و اصلی در شبکه شعاعی، زمان عملکرد رله‌های بالادست افزایش قابل ملاحظه‌ای داشته باشد.



شکل ۱- نحوه‌ی انباشتگی زمان عملکرد به دلیل تغییر کم جریان خطا در یک منحنی زمان / فاصله

۳-۲ نحوه‌ی کاهش انباشتگی زمان به وسیله‌ی FCL

منحنی مشخصه‌ی رله‌های اضافه جریان برگرفته از استاندارد IEC255-4 از رابطه‌ی (۱) پیروی می‌کند [۲۲-].

$$t = \frac{A * TSM}{\left(\frac{I}{I_b}\right)^k - 1} \quad (1)$$

A ، k : مقادیر ثابتی هستند که به مشخصه رله بستگی دارند،

I_b : جریان تنظیمی رله،

I : جریان عبوری از رله،

TSM: ضریب تنظیم زمانی رله.

ی آن سه سناریوی متفاوت را می‌توان در نظر گرفت که در ادامه آورده شده است.

۱-۲-۳ FCL در انتهای فیدر نصب شده باشد

در این صورت کاهش TSM (در اثر کاهش جریان هماهنگی) برای تعداد کمتری از رله‌ها اتفاق می‌افتد و در نتیجه رله‌های بالادست با کاهش کمتری در زمان عملکرد روبه‌رو خواهند شد.

۲-۲-۲ FCL در ابتدای فیدر نصب شده باشد

در این صورت تمام رله‌های پایین دست FCL و رله‌ای که در فیدر نصب شده‌اند با کاهش TSM روبه‌رو خواهند شد و چون این کاهش TSM در تعداد بیشتری از رله‌ها اتفاق می‌افتد رله‌هایی که بالادست FCL نصب شده‌اند با کاهش بیشتری در زمان عملکرد روبه‌رو خواهند شد.

۳-۲-۳ FCL در وسط فیدر نصب شده باشد

این حالت ترکیبی از دو حالت ۱ و ۲ است که در شکل (۲) قابل مشاهده است. نحوه‌ی کاهش انباشتگی زمان عملکرد به وسیله FCL در این حالت قبلاً توضیح داده شده است.

۴- شاخص عملکرد سیستم حفاظت

با توجه به تاثیری که اندازه و مکان FCL بر زمان عملکرد همه‌ی رله‌ها دارد باید شاخصی برای سیستم حفاظت تعریف کرد که با توجه به آن شاخص بتوان محل و اندازه (امپدانس) مناسب FCL را انتخاب کرد. مجموع زمان عملکرد رله‌ها می‌تواند هدف مطلوبی برای یک سیستم حفاظتی باشد. یکی از دلایل اهمیت کاهش زمان رفع خطا کاهش تنش‌های حرارتی وارده به تجهیزات حین عبور جریان خطا است. از طرف دیگر هر چه جریان خطا بزرگ‌تر باشد اهمیت برطرف شدن آن در زمان کوتاه‌تر، بیشتر است. همچنین برای در نظر گرفتن این مورد، در شاخص ارائه شده از I^2t استفاده شده است. برای محاسبه این شاخص ۲ قید باید لحاظ شود ۱- زمان رفع خطا در شبکه از بیشینه زمان قابل قبول رفع خطا کمتر باشد ۲- بزرگ شدن امپدانس FCL باعث کاهش جریان خطا می‌شود. نباید اندازه امپدانس FCL به حدی باشد که در خطاهای پایین دست آن جریان اتصال کوتاه از جریان تنظیمی رله‌ای کمتر شود.

در رابطه (۲) تابع هدف و قیود آن آورده شده است:

۱: شماره هر رله،

تونن شبکه خارجی، ۶ باس، ۶ بار، ۶ رله و یک FCL (که در جلوی رله ۳ نصب شده) تشکیل شده است.

۱-۱-۳ رله‌هایی که جریان خطا جلوی آن‌ها به وسیله

FCL محدود می‌شود

در این حالت ۲ قاعده کلی در نظر گرفته می‌شود:

الف - اگر کاهش جریان خطا با کاهش TSM رله همراه شود (مانند رله‌های ۲ و ۳ در شکل ۲) زمان عملکرد رله تغییر چندانی نمی‌کند و اندازه‌ی FCL تاثیر جزئی بر زمان عملکرد این رله‌ها دارد.

ب - اگر کاهش جریان خطا بدون کاهش TSM باشد (مانند رله‌ی ۱ در شکل ۲) افزایش اندازه‌ی FCL افزایش زمان عملکرد را در پی خواهد داشت. همچنین، افزایش اندازه‌ی FCL کاهش دامنه‌ی جریان خطا را در پی دارد که نتیجه‌ی آن کاهش حساسیت رله‌ها است.

۳-۱-۲ رله‌هایی که جریان خطای جلوی آن‌ها از FCL

عبور نمی‌کند

در این حالت دو گروه از رله‌ها مورد توجه قرار گرفته است: الف - رله‌های پشتیبانی که جریان هماهنگی آن‌ها به وسیله‌ی FCL محدود می‌شود (مانند رله ۴ در شکل ۲) از آنجایی که منحنی مشخصه‌های رله‌ها در جریان‌های کمتر، ذاتاً از هم فاصله‌ی بیشتری دارند افزایش اندازه‌ی FCL سبب کاهش بیشتر TSM این رله‌ها می‌شود و زمانی که خود این رله‌ها قرار است به عنوان رله‌ی اصلی عمل کند (خطا روی L3) در زمان‌های کوتاه‌تری خطا برطرف می‌شود.

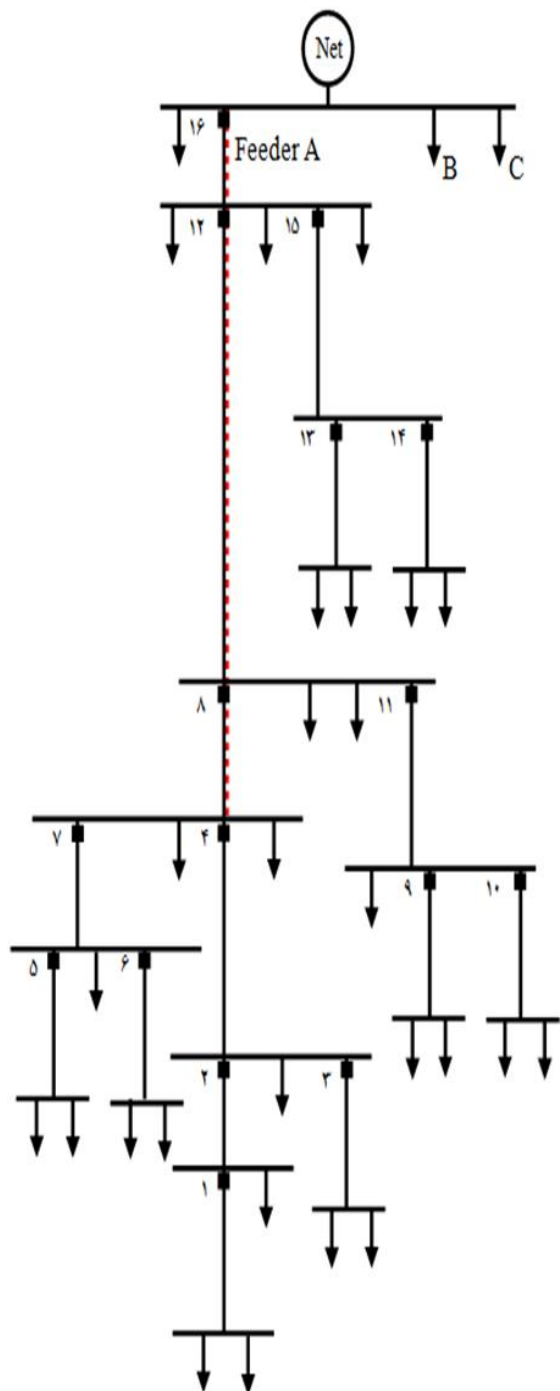
ب - رله‌هایی که جریان خطای جلوی آن‌ها از FCL عبور نمی‌کند.

این رله‌ها، رله‌های بالا دست FCL هستند (مانند رله‌های ۵ و ۶ در شکل ۲). افزایش اندازه‌ی FCL تغییری در جریان-خطا در جلوی آن‌ها ندارد. ولی، از آنجایی که افزایش اندازه FCL باعث کاهش TSM رله‌های پایین دست می‌شود و رله‌های بالادست که پشتیبان این رله‌ها هستند نیز با TSM کوچک‌تر به هماهنگی می‌رسند. در نهایت افزایش اندازه FCL منجر به کاهش زمان عملکرد رله‌های بالا دست می‌شود.

۲-۳ تاثیر مکان FCL بر روی زمان عملکرد رله‌ها

برای نشان دادن تاثیر مکان FCL با فرض ثابت بودن اندازه

با رله‌ی ۸ هماهنگ باشد قطعا با رله‌ی ۱۱ هماهنگ خواهد بود.



شکل ۳- شبکه نمونه در سطح ۲۰KV با سطح اتصال کوتاه ۳KA در شینه اصلی

در جدول (۱) زمان عملکرد رله به ازای خطای سه فاز جلوی هر رله، زمانی که FCL در شبکه وجود ندارد آورده شده است. زمانی که FCL در شبکه وجود ندارد اگر خطای سه فاز در ناحیه‌ای که با خط چین قرمز مشخص شده است

α و β : دو ضریب وزنی نشان دهنده‌ی اهمیت هر کدام از این دو مولفه،

t_i : زمان رفع خطای جلوی رله‌ی i ام،

I_{SC} : جریان اتصال کوتاه،

T_{std} : حداکثر زمان قابل قبول برای رفع خطا در یک سیستم حفاظتی،

$I_{RelaySetting}^i$: جریان تنظیمی رله i ام.

(۲)

$$C = \frac{\left(\alpha \frac{\sum_{i=1}^n t_i \text{ (with FCL)}}{\sum_{i=1}^n t_i \text{ (without FCL)}} + \beta \frac{\sum_{i=1}^n I_{SC}^2 * t_i \text{ (with FCL)}}{\sum_{i=1}^n I_{SC}^2 * t_i \text{ (without FCL)}} \right)}{\alpha + \beta}$$

$$t_i < T_{std} \quad , \quad I_{SC}^i < I_{RelaySetting}^i$$

برای محاسبه‌ی شاخص C ، یک FCL به ترتیب در پست‌ها قرار داده می‌شود و پس از قرار گرفتن در هر مکان، FCL_{max} محاسبه می‌شود. FCL_{max} : بیشترین اندازه FCL که باعث می‌شود جریان اتصال کوتاه خطاهای پایین دست آن برابر با جریان تنظیمی رله شود. پس از آن اندازه‌ی FCL بین صفر تا FCL_{max} تغییر داده می‌شود (با پله‌های ۰/۱ اهمی). پس از هر تغییر در اندازه FCL رله‌ها را هماهنگ کرده و پس از هماهنگی، جلوی تک تک رله‌ها خطا قرار داده می‌شود و با محاسبه‌ی جریان خطا و زمان برطرف شدن آن مقدار تابع هدف محاسبه می‌شود. با تعیین مقدار کمینه این شاخص می‌توان به محل و اندازه مناسب FCL دست یافت. رله گذاری و محاسبه‌ی این شاخص با استفاده از کد نویسی DPL در نرم افزار Dig Silant انجام شده است.

۵ - شبیه‌سازی و نتایج

شبکه‌ای که در شکل (۳) آمده به وسیله‌ی ۱۶ رله‌ی اضافه جریان که از مشخصه‌ی استاندارد IEC255-3 Inverse که از رابطه (۳) پیروی می‌کند، حفاظت شده است:

$$t = \frac{0.14 * TSM}{\left(\frac{I}{I_b} \right)^{0.02} - 1} \quad (۳)$$

هماهنگی بین رله‌ها با فاصله زمانی هماهنگی ۰/۳Sec انجام شده است. در این شبکه رله‌ی ۱۲ پشتیبان رله‌های ۸ و ۱۱ است. رله‌ی ۸، نیز دارای جریان بار عبوری بیشتر و هم TSM بیشتری نسبت به رله ۱۱ است و اگر رله‌ی ۱۲

جدول ۲- سه مقدار متفاوت برای FCL نصب شده جلوی رله-

ی ۸ در پست ۸

FCL	FCL _۱	FCL _۲	FCL _{max}
uk% Impedance (ohm)	۲	۶/۵	۱۱
	۸	۲۶	۴۴

همانطور که در جدول ۳ می‌توان مشاهده نمود، در همه‌ی حالاتی که FCL در شبکه حضور دارد رله‌های بالا دست FCL، با TSM‌های کمتری هماهنگ شده‌اند و این کاهش‌ها برای رله‌های بالا دست نقطه‌ای که FCL نصب شده (با توجه به اینکه جریان خطا تغییری نمی‌کند) به کاهش زمان رفع خطا می‌انجامد (رله‌های ۱۲ و ۱۶). در مقابل، برای چندین رله پایین دست FCL (مثل رله ۳، ۵ و ۶)، از آن جایی که TSM رله تغییری نمی‌کند، زمان رفع خطا عموماً افزایش یافته است (چون جریان خطای عبوری از آن کاهش یافته است). البته، در رله‌هایی که TSM آنها کاهش داشته و جریان خطا نیز کاهش یافته، زمان عملکرد رله با توجه به مقدار FCL (نسبت به حالت بدون FCL) تغییر چندانی نداشته است (رله‌ی ۴ و ۸). همان‌گونه که در نتایج موجود در جدول ۳ مشاهده می‌شود TSM رله‌های ۱۲ و ۱۶ در هر سه مقدار FCL یکسان است. در صورتی که با توجه به توضیحاتی که داده شد انتظار می‌رفت که TSM رله‌های ۱۲ و متعاقب آن ۱۶ با افزایش اندازه‌ی FCL کاهش بیشتری داشته باشند. ولی باید توجه داشت که رله‌ی ۱۲ باید با رله‌ی ۱۱ نیز هماهنگ باشد و همین مساله سبب شده که TSM رله‌ی ۱۲ نتواند بیشتر از ۰/۳۴ کاهش یابد و اگر ملاحظه‌ی هماهنگی با رله‌ی ۱۱ نبود همان‌گونه که انتظار می‌رفت TSM رله ۱۲ و متعاقب آن پشتیبانش یعنی ۱۶ نیز کاهش می‌یافت.

برای نشان دادن تاثیر مکان FCL بر زمان عملکرد رله‌ها یک FCL با امپدانس uk% برابر ۵ را به صورت جداگانه در جلوی سه رله‌ی ۴، ۸ و ۱۲ نصب نموده و نتایج بدست آمده در جدول ۴ خلاصه شده است. همانطور که در این جدول مشاهده می‌شود، نصب FCL جلوی رله‌ی ۴ (FCL_۴) به کاهش زمان عملکرد در رله‌های ۲، ۱۲ و ۱۶ منجر شده است. در حالی که، اگر FCL در جلوی رله‌ی ۱۲ قرار گیرد (FCL_{۱۲}) فقط زمان رفع خطا در رله‌ی ۱۶ کاهش داشته ولی اندازه‌ی این کاهش در مقایسه با وقتی که FCL جلوی رله‌ی ۴ قرار بگیرد، خیلی بیشتر است. این موضوع به این دلیل است که در این حالت TSM رله‌های

رخ دهد زمان برطرف شدن آن بیشتر از ۱ ثانیه است؛ و این مساله به دلیل پربار بودن فیدر، تغییر کم جریان خطا با جابه‌جا شدن در شبکه و تعداد زیاد رله‌های اصلی و پشتیبان در این فیدر است.

برای بررسی تاثیر اندازه امپدانس بر زمان عملکرد رله‌ها یک FCL جلوی رله‌ی ۸ در پست ۸ قرار داده شده است. این FCL بر زمان عملکرد همه‌ی رله‌ها به جز رله‌های ۹، ۱۰، ۱۱، ۱۳، ۱۴ و ۱۵ تاثیر دارد. برای نشان دادن تاثیر اندازه-ی FCL بر روی TSM و زمان عملکرد رله‌ها، این مقادیر برای سه مقدار متفاوت FCL (که در جدول ۲ آورده شده) بدست آمده است.

برای یافتن حداکثر مقدار FCL ای که می‌توان جلوی رله‌ی ۸ قرار داد باید این ملاحظه را داشت که نباید جریان اتصال کوتاه به ازای خطای سه فاز از جریان تنظیمی رله‌ی ۱۲ کمتر شود. چون آنگاه رله ۱۲ قادر به پشتیبانی از رله ۸ نخواهد بود. با این توضیحات مقدار uk% برای FCL_{max} برابر با ۱۱% یعنی ۴۴ اهم سلفی بدست می‌آید که سه مقدار متفاوت FCL شامل FCL_{max} برای این مطالعه در جدول ۲ آورده شده است. TSM رله‌ها پس از هماهنگی در ۴ حالت مختلف (بدون FCL و با سه اندازه FCL که در جدول ۲ آورده شده) بدست آمده و مقادیر آن در جدول ۳ مشاهده می‌شود.

جدول ۱- TSM و جریان تنظیمی رله‌ها مربوط به شبکه شکل ۳ و زمان رفع خطا به ازای خطای جلوی رله بدون حضور FCL

شماره رله	زمان رفع خطا	TSM	جریان تنظیمی (I/√3I _{Lmax})
۱	۰/۰۶	۰/۰۵	۱۵
۲	۰/۴۱	۰/۲۹	۳۲
۳	۰/۰۶	۰/۰۵	۱۳
۴	۰/۷۱	۰/۴۲	۸۰
۵	۰/۰۶	۰/۰۵	۱۷
۶	۰/۰۶	۰/۰۵	۱۲
۸	۱/۰۲	۰/۵۲	۱۶۵
۹	۰/۰۶	۰/۰۵	۱۲
۱۰	۰/۰۶	۰/۰۵	۱۳/۵
۱۱	۰/۳۸	۰/۲۸	۴۰
۱۲	۱/۲۸	۰/۶۲	۲۳۲
۱۳	۰/۰۶	۰/۰۵	۱۴/۵
۱۴	۰/۰۶	۰/۰۵	۱۵/۸
۱۵	۰/۳۷	۰/۳۰	۳۰
۱۶	۱/۵۰	۰/۷۳	۲۸۶

۲، ۴، ۸، ۱۲ و ۱۶ به دلیل کاهش جریان هماهنگی‌شان کاهش داشته‌اند.

جدول ۳- تاثیر اندازه FCL بر روی TSM و زمان رفع خطا.

شماره رله	بدون FCL		FCL _۱		FCL _۲		FCL _{max}	
	TSM	زمان عملکرد رله	TSM	زمان عملکرد رله	TSM	زمان عملکرد رله	TSM	زمان عملکرد رله
۱	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۸	۰/۰۵	۰/۱۰	۰/۰۵	۰/۱۲
۲	۰/۲۹	۰/۴۱	۰/۲۱	۰/۳۹	۰/۱۶	۰/۴۰	۰/۱۴	۰/۴۳
۳	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۷	۰/۰۵	۰/۱۰	۰/۰۵	۰/۱۱
۴	۰/۴۲	۰/۷۱	۰/۲۸	۰/۶۹	۰/۱۸	۰/۷۰	۰/۱۳	۰/۷۳
۵	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۸	۰/۰۵	۰/۱۰	۰/۰۵	۰/۱۲
۶	۰/۰۵	۰/۱۸	۰/۰۵	۰/۰۷	۰/۰۵	۰/۰۹	۰/۰۵	۰/۱۱
۷	۰/۲۷	۰/۵۲	۰/۱۹	۰/۳۸	۰/۱۴	۰/۴۰	۰/۱۲	۰/۴۳
۸	۰/۵۲	۱/۰۲	۰/۲۹	۰/۹۸	۰/۱۵	۱/۰۰	۰/۰۸	۱/۰۹
۹	۰/۰۵	۰/۱۱	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۶
۱۰	۰/۰۵	۰/۰۹	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۶
۱۱	۰/۲۸	۰/۴۳	۰/۲۸	۰/۳۸	۰/۲۸	۰/۳۸	۰/۲۸	۰/۳۸
۱۲	۰/۶۲	۱/۲۸	۰/۳۴	۰/۶۹	۰/۳۴	۰/۶۹	۰/۳۴	۰/۶۹
۱۳	۰/۰۵	۰/۰۸	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۶
۱۴	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۶
۱۵	۰/۲۹	۰/۳۸	۰/۲۹	۰/۳۷	۰/۲۹	۰/۳۷	۰/۲۹	۰/۳۷
۱۶	۰/۷۳	۱/۵۰	۰/۴۶	۰/۹۴	۰/۴۶	۰/۹۴	۰/۴۶	۰/۹۴

جدول ۴- تاثیر مکان FCL بر روی TSM و زمان رفع خطا

شماره رله	بدون FCL		FCL _۴		FCL _۸		FCL _{۱۲}	
	TSM	زمان عملکرد رله	TSM	زمان عملکرد رله	TSM	زمان عملکرد رله	TSM	زمان عملکرد رله
۱	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۹	۰/۰۵	۰/۰۹	۰/۰۵	۰/۰۹
۲	۰/۲۹	۰/۴۱	۰/۱۷	۰/۳۹	۰/۱۷	۰/۳۹	۰/۱۷	۰/۴۰
۳	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۹	۰/۰۵	۰/۰۹	۰/۰۵	۰/۰۹
۴	۰/۴۲	۰/۷۱	۰/۲۰	۰/۷۰	۰/۲۰	۰/۷۰	۰/۲۰	۰/۷۰
۵	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۶	۰/۰۵	۰/۱۰	۰/۰۵	۰/۱۰
۶	۰/۰۵	۰/۱۸	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۹	۰/۰۵	۰/۰۹
۷	۰/۲۷	۰/۵۲	۰/۲۷	۰/۴۰	۰/۱۶	۰/۴۱	۰/۱۶	۰/۴۱
۸	۰/۵۲	۱/۰۲	۰/۳۶	۰/۷۰	۰/۱۸	۱/۰۰	۰/۱۸	۱/۰۰
۹	۰/۰۵	۰/۱۱	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۹
۱۰	۰/۰۵	۰/۰۹	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۹
۱۱	۰/۲۸	۰/۴۳	۰/۲۸	۰/۳۸	۰/۲۸	۰/۳۸	۰/۱۶	۰/۴۰
۱۲	۰/۶۲	۱/۲۸	۰/۴۸	۰/۹۸	۰/۳۴	۰/۶۹	۰/۱۷	۱/۲۸
۱۳	۰/۰۵	۰/۰۸	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۶
۱۴	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۶	۰/۰۵	۰/۰۶
۱۵	۰/۲۹	۰/۳۸	۰/۲۹	۰/۳۷	۰/۲۹	۰/۳۷	۰/۲۹	۰/۳۷
۱۶	۰/۷۳	۱/۵۰	۰/۵۹	۱/۲۱	۰/۴۶	۰/۹۳	۰/۳۲	۰/۶۶

است زمان عملکردی هیچ کدام از رله‌ها از ۱Sec بیشتر نشده است. برای یافتن بهترین مکان و اندازه‌ی FCL، سه مکان (جلوی رله‌های ۴، ۸ و ۱۲) انتخاب شده‌اند و با توجه

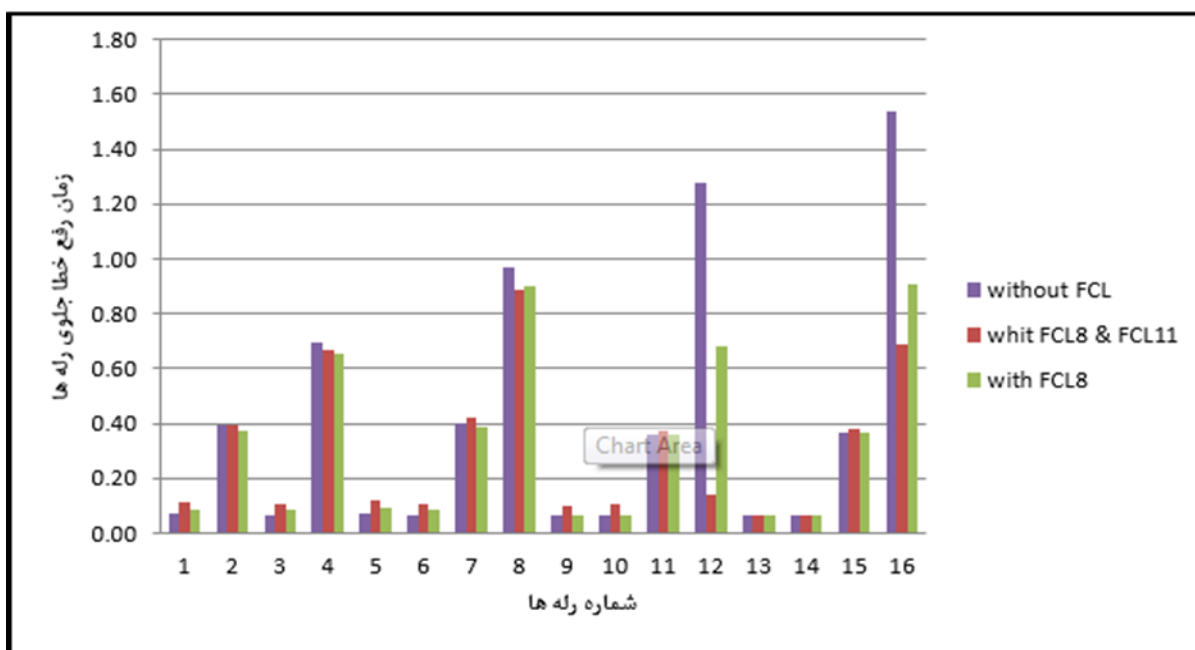
با مقایسه سه مکانی که برای FCL در نظر گرفته شده (همانگونه که از نتایج در جدول ۵ مشاهده می‌شود) فقط زمانی که FCL_۸ (قرار گرفته جلوی رله‌ی ۸) به کار رفته

شده در Digsilent آورده شده است. نتایج ارائه شده در جدول ۵ فقط با قرار دادن یک FCL در فیدر A بدست آمده و امکان کاهش Tstd به کمتر از ۰/۹Sec امکان پذیر نیست. نتایجی که در آخرین سطر جدول ۵ آورده شده، بهترین مکان و اندازه‌ی FCL برای داشتن کمترین Tstd است.

به این مکان‌ها، ماکزیمم مقداری که FCL می‌توانند داشته باشند به ترتیب uk% برابر با ۱۱ و ۱۲ خواهد بود. نتایج شبیه‌سازی در سناریوهای متفاوتی (با در نظر گرفتن ضرایب متفاوت α و β در شاخص تعریف شده) در جدول ۵ خلاصه شده‌اند. در هر سناریو یک محدوده قابل قبول با توجه به رعایت قیود شاخص بیان شده و همچنین بهترین اندازه و مکان FCL نیز با توجه به خروجی برنامه نوشته

جدول ۵- مکان و اندازه‌ی مناسب برای FCL برای سه سناریوی متفاوت

ماکزیمم زمان رفع خطا	$\alpha = 1$ و $\beta = 0$		$\alpha = 0$ و $\beta = 1$		$\alpha = 1$ و $\beta = 1$	
	جواب قابل قبول uk%	بهترین پاسخ	جواب قابل قبول uk%	بهترین پاسخ	جواب قابل قبول uk%	بهترین پاسخ
Tstd=۱/۱Sec	۱/۴<FCLA<۱۱ FCL۱۲=۶/۷,۶	FCLA=۳ C=۰/۸۱	۱/۴<FCLA<۱۱ FCL۱۲=۶۶,۷	FCL۱۲=۷ C=۰/۲۱	۱/۴<FCLA<۱۱ FCL۱۲=۶/۶,۷	FCL۱۲=۷ C=۰/۵۴
Tstd=۱Sec	۳<FCLA<۱۱	FCLA=۳ C=۰/۸۱	۳<FCLA<۱۱	FCLA=۱۱ C=۰/۴۲	۳<FCLA<۱۱	FCLA=۳ C=۰/۶۳
Tstd=۰/۹Sec	FCLA=۹,۳	FCLA=۳ C=۰/۶۳	FCLA=۹,۳	FCLA=۹ C=۰/۴۲	FCLA=۹,۳	FCLA=۳ C=۰/۶۳



شکل ۴- مقایسه زمان عملکرد رله‌ها در سه حالت متفاوت (بدون FCL، با FCLA و با دو FCL)

جدول ۵ آورده شده، بهترین مکان و اندازه‌ی FCL برای داشتن کمترین Tstd است. همانگونه که در قسمت‌های قبل اشاره شد، کاهش TSM رله‌ی ۱۲ بدلیل لزوم هماهنگی با رله‌ی ۱۱ محدود می‌شود. برای رفع مشکل، با قرار دادن FCL جلوی رله‌ی ۱۱، و در نتیجه با کاهش TSM رله‌ی ۱۲، می‌توان به هماهنگی درعین کاهش زمان عملکرد رله‌ها دست پیدا کرد. در این حالت، با استفاده از الگوریتم جستجوی مستقیم بهترین

همانگونه که در قسمت‌های قبل اشاره شد، کاهش TSM رله‌ی ۱۲ بدلیل لزوم هماهنگی با رله‌ی ۱۱ محدود می‌شود. برای رفع مشکل، با قرار دادن FCL جلوی رله‌ی ۱۱، و در نتیجه با کاهش TSM رله‌ی ۱۲، می‌توان به هماهنگی در نتایج ارائه شده در جدول ۵ فقط با قرار دادن یک FCL در فیدر A بدست آمده و امکان کاهش Tstd به کمتر از ۰/۹Sec امکان پذیر نیست. نتایجی که در آخرین سطر

عملکرد رله های بالادست FCL دارد. زیرا، TSM آنها با حضور FCL کاهش یافته، در صورتی که جریان اتصال کوتاه عبوری از آنها (به ازای خطای جلوی رله) تغییری نکرده است. همان گونه که در جدول ۶ مشاهده می‌شود زمان عملکرد رله‌های ۱۲ و ۱۶ به ترتیب ۸۹ و ۵۴ درصد کاهش داشته اند که کاهش قابل ملاحظه‌ای را نشان می‌دهد.

همچنین، در شکل (۴) زمان عملکرد رله‌ها در سه حالت بدون FCL، با بهترین جواب برای یک FCL (uk% مربوط به FCL۸ برابر با ۳) و دو FCL (از جدول ۶) آورده شده‌اند. همانطور که در این شکل مشاهده می‌شود، با بکارگیری FCL، از انباشت زمان سیستم حفاظتی کاسته شده و زمان عملکرد رله های بالادست به خوبی بهبود یافته است.

۶- نتیجه گیری

در این مقاله، روش جدیدی برای کاهش زمان عملکرد رله‌ها با استفاده از FCL در یک شبکه‌ی شعاعی ارائه گردید. این کاهش از آنجا ناشی می‌شود که اگر جریان هماهنگی دو رله کاهش یابد رله‌ی پشتیبان با TSM کوچک‌تری می‌تواند با رله‌ی اصلی هماهنگ شود و برای رله‌های بالا دست FCL که جریان خطای آنها تغییری نمی‌کند این کاهش TSM منجر به کاهش زمان رفع خطای آنها می‌شود. مکان و اندازه‌ی FCL تاثیر عمده‌ای روی زمان عملکرد رله‌ها دارد. از این رو، در این مقاله، شاخصی برای انتخاب مکان و اندازه‌ی مناسب FCL ارائه شده است. همانگونه که از نتایج شبیه‌سازی‌ها می‌توان مشاهده نمود، با انتخاب مناسب اندازه و مکان برای نصب FCL کاهش TSMها بسیار قابل توجه خواهد بود.

مقادیر FCL۱۱ و FCL۸ بر حسب uk% به ترتیب ۷/۵ و ۹ بدست آمده اند.

جدول ۶- مقایسه زمان رفع خطا در حالت بدون FCL با

حالت استفاده از دو FCL

شماره رله	زمان رفع خطا (ثانیه)	
	FCL بدون	FCL ^۸ و FCL ^{۱۱} با نصب
۱.	۰/۰۱	۰/۱۱
۲	۰/۴۱	۰/۴۰
۳	۰/۰۶	۰/۱۱
۴	۰/۷۱	۰/۶۷
۵	۰/۰۶	۰/۱۲
۶	۰/۱۸	۰/۱۱
۷	۰/۵۲	۰/۴۲
۸	۱/۰۲	۰/۸۹
۹	۰/۱۱	۰/۱۰
۱۰	۰/۰۹	۰/۱۰
۱۱	۰/۴۳	۰/۳۷
۱۲	۱/۲۸	۰/۱۴
۱۳	۰/۰۸	۰/۰۷
۱۴	۰/۰۶	۰/۰۷
۱۵	۰/۳۸	۰/۳۸
۱۶	۱/۵۰	۰/۶۹

زمان عملکرد رله‌ها در این حالت در جدول ۶ آورده شده است. همانگونه که از نتایج مشخص است زمان عملکرد رله‌هایی که جریان اتصال کوتاه آنها به وسیله FCL محدود شده تغییر قابل ملاحظه‌ای ندارد. زیرا، هم‌زمان TSM و جریان اتصال کوتاه آنها کاهش یافته است. اما برای رله‌های ۸ و ۱۱، تاثیر کاهش TSM آنها بیشتر از کاهش جریان اتصال کوتاه عبوری (به ازای خطای جلوی رله) روی زمان عملکرد این رله‌ها بوده و زمان عملکردشان ۱۰ تا ۲۰ درصد کاهش داشته است. اما، حضور FCL تاثیر بسزایی در زمان

مراجع

- [1] R. M. Chabanloo, H. A. Abeyance, A. Agheli and H. Rastegar, "Overcurrent relays coordination considering transient behavior of fault current limiter and distributed generation in distribution power network", IET generation, transmission & distribution, Vol. 5, NO. 9, September 2011, pp. 903 – 911.
- [2] W. El-Khattam, and T. Sidhu, "Restoration of directional overcurrent relay coordination in distributed generation systems utilizing fault current limiters", IEEE Transactions on power delivery, Vol. 23, NO. 2, April 2008, pp. 576 – 585.
- [3] A. Agheli, H. A. Abeyance, R. M. Chabanloo and H. H. Dezaki "Reducing the impact of DG in distribution networks protection using fault current limiters", In Power Engineering and Optimization Conference (PEOCO), 4th International, Shah Alam, Malaysia, June 2010, pp. 298-303.

- [4] M. T. Hagh, and M. Abapour, "Nonsuperconducting Fault Current Limiter with Controlling the Magnitudes of Fault Currents", *IEEE Transactions on Power Electronics*, Vol. 24, NO. 3, March 2009, pp. 363 – 367.
- [5] A. S. Emhemed, R. M. Tumilty, N. K. Singh G. M. Burt and J. R. McDonald, "Analysis of transient stability enhancement of LV connected induction micro generators by using resistive-type fault current limiters", *IEEE Transactions on Power Systems*, Vol. 25, NO. 2, May 2010, pp. 885 – 893.
- [6] M. Yamaguchi, S. Fukui, T. Satoh, Y. Kaburaki, T. Horikawa, and T. Honjo, "Performance of DC reactor type fault current limiter using high temperature superconducting coil", *IEEE Transactions on Applied Superconductivity*, Vol. 9, NO. 2, June 1999, pp. 940 – 943.
- [7] P. G. Slade, J. L. Wu, E. J. Stacey, W. F. Stubler, R. E. Voshall, J. J. Bonk, J. W. Porter and L. Hong, "The utility requirements for a distribution fault Current limiter", *IEEE Transactions on Power Delivery*, Vol. 7, NO. 2, April 1992, pp. 507 – 515.
- [8] B. C. Sung, D. K. Park, J. W. Park, and T. K. Ko, "Study on a series resistive SFCL to improve power system transient stability: Modeling, simulation, and experimental verification", *IEEE transactions on industrial electronics*, Vol. 56, NO. 7, July 2009, pp. 2412 – 2419.
- [9] B. C. Sung, D. K. Park, J. W. Park, and T. K. Ko, "Study on optimal location of a resistive SFCL applied to an electric power grid", *IEEE Transactions on Applied Superconductivity*, Vol. 19, NO. 3, July 2009, pp. 2048 – 2052.
- [10] N. Noe, and M. Steurer, "High-temperature superconductor fault Current limiters: Concepts, applications, and development status", *Superconductor science and technology*, Vol. 20, NO. 3, January 2007, pp. 15 – 29.
- [11] L. Ye, L. Lin, and K. P. Juengst, "Application Studies of Superconducting Fault Current Limiters in Electric Power Systems", *IEEE Transactions on Applied Superconductivity*, Vol. 12, NO. 1, March 2002, pp. 900 – 903.
- [12] C. G. Karady, "Principles of Fault Current Limitation by a Resonant LC Circuit", In *IEE Proceedings C-Generation, Transmission and Distribution*, Vol. 139, NO. 1, January 1992, pp. 1 – 6.
- [13] E. Thuries, V. D. Pham, Y. Laumond, T. Verhaeque, A. Fevrier, M. Collet and M. Bekhaled, "Toward the Superconducting Fault Current Limiter", *IEEE Transactions on Power Delivery*, Vol. 6, NO. 2, April 1991, pp. 801 – 808.
- [14] M. E. Elshiekh, D. E. A. Mansour, and A. M. Azmy, "Improving fault ride-through capability of DFIG-based wind turbine using superconducting fault current limiter", *IEEE Transactions on Applied Superconductivity*, Vol. 23, NO. 3, June 2013, pp. 5601204.
- [15] L. Chen, F. Zheng, C. Deng, Z. Li, and F. Guo, "Fault Ride-Through Capability Improvement of DFIG-Based Wind Turbine by Employing a Voltage-Compensation-Type Active SFCL", *Canadian Journal of Electrical and Computer Engineering*, Vol. 38, NO. 2, 2015, pp. 132 – 142.
- [16] T. Ghanbari, and E. Farrah, "Unidirectional fault current limiter: An efficient interface between the microgrid and main network", *IEEE Transactions on Power Systems*, Vol. 28, NO. 2, May 2013, pp. 1591 – 1598.
- [17] W. K. A. Najy, H. H. Zeineldin, and W. L. Woon, "Optimal protection coordination for microgrids with grid-connected and islanded capability", *IEEE Transactions on industrial electronics*, Vol. 60, NO. 4, April 2013, pp. 1668 – 1677.
- [18] S. Brahma, and A. Girgis, "Development of adaptive protection scheme for distribution systems with high Penetration of distributed generation", *IEEE Transactions on power delivery*, Vol. 19, NO. 1, January 2004, pp. 56 – 63.

- [19] B. Chattopadhyay, M. S. Sachdev, and T. S. Sidhu, "An online Relay coordination algorithm for adaptive protection using linear programming technique", IEEE Transactions on Power Delivery, Vol. 11, NO. 1, January 1996, pp. 165 – 173.
- [20] A. Girgis, and S. Brahma "Effect of distributed generation on protective device coordination in distribution system", In Power Engineering, LESCOPE'01. 2001 Large Engineering Systems Conference on, Halifax, NS, Canada, Canada, July 2001, pp. 115-119.
- [21] N. Bayati, S. H. H. Sadeghi, and A. Hosseini, "Optimal placement and sizing of fault current limiters in distributed generation systems using a hybrid genetic algorithm", Engineering, Technology & Applied Science Research, Vol. 7, NO. 1, October 2016, pp. 1329 – 1333.
- [22] J. Beiza, H. Mohebalizadeh, and A. K. Hamidi, "Micro Network Protection by Synchronous Generators by the Use of Fault Current Limiter", American Journal of Electrical Power and Energy Systems, Vol. 5, NO. 2, 2016, pp. 17 – 21.