

طراحی مدولاتور سیگما-دلتا مرتبه دوم با دقت بسیار بالا و توان مصرفی کم برای کاربردهای پزشکی

محمد رضا فارسی^۱ و خلیل منفردی^{۲*}

اطلاعات مقاله	چکیده
دریافت مقاله: ۱۳۹۶/۰۸/۱۰	در این مقاله، یک مدولاتور سیگما دلتا مرتبه دوم ارائه شده که برای کاربردهای پزشکی مناسب است. با استفاده از مدارهای تقویت‌کننده و مقایسه‌کننده با توان پایین که به ترتیب در انتگرال‌گیر و کوانتایزر به کار می‌روند، توان مصرفی مدولاتور نیز کاهش قابل توجهی پیدا کرده که لازمه دستگاه‌های الکترونیکی برای کاربردهای پزشکی است. نسبت سیگنال به نویز و اعوجاج مدولاتور ارائه‌شده، مقدار ۱۰۲/۴۴ به دست آمده که معادل با ۱۶/۷۲ بیت دقت است که دقت بالایی محسوب می‌شود. ساختار سیستمی مدولاتور مرتبه دوم در نرم‌افزار <i>Matlab</i> و شبیه‌سازی مداری آن در محیط نرم‌افزار <i>Cadence</i> ، با استفاده از تکنولوژی ۱۸۰ نانومتر شبیه‌سازی شده است. با مقایسه مدولاتور سیگما دلتا ارائه‌شده با کارهای مشابه، مشاهده می‌شود که این مدولاتور از نظر توان مصرفی و دقت، عملکرد بهتری دارد.
پذیرش مقاله: ۱۳۹۷/۰۱/۱۸	
واژگان کلیدی: مدولاتور سیگما دلتا، مرتبه دوم، توان مصرفی پایین، نسبت سیگنال به نویز، دقت بالا.	

۱- مقدمه

در سال‌های اخیر، مبدل‌های آنالوگ به دیجیتال کاربردهای گسترده‌ای در بسیاری از زمینه‌ها خصوصاً در صنعت و تجهیزات پزشکی قابل حمل داشته‌اند [۱]. رشد روزافزون تکنولوژی و تقاضا برای به‌کارگیری سیستم‌های الکترونیکی قابل حمل، مانند وسایل ارتباطی بی‌سیم و دستگاه‌های پزشکی، نیاز به طراحی مدارهای با توان و ولتاژ کم را افزایش داده است [۲]. با توجه به مجتمع‌سازی ادوات سیلیسیومی، مشکلات قابل‌ملاحظه‌ای از جمله بالا رفتن توان مصرفی و به تبع آن، افزایش دما در وسیله الکترونیکی شده است [۳]، ولی با ارائه روش‌های مناسب و ظهور ترانزیستورهای با سرعت بالا و پهنای باند وسیع، طراحی مدارهای مجتمع و مدارهای با توان کم، ساده‌تر شده است [۴]. با طراحی مدارهای ولتاژ کم، تعداد سلول‌های باتری

در وسایل قابل حمل کاهش می‌یابد که همین امر، باعث کاهش وزن و ابعاد این وسایل شده، توان مصرفی را کاهش می‌دهد. کاهش توان مصرفی در مدارهای الکترونیکی، این امکان را فراهم می‌کند که مدت طولانی‌تری از باتری تعبیه‌شده در دستگاه‌های پزشکی استفاده شود [۵]. دستگاه‌های پزشکی مدرن که توان مصرفی پایین‌تری دارند، می‌توانند امکان نظارت طولانی‌مدت بر روی اطلاعات پزشکی افراد، مانند اطلاعات نوار قلب^۲ و نوار مغز^۳ را فراهم کنند. اگر توان مصرفی در دستگاه‌های پزشکی بالا باشد، معایبی نظیر تعویض مکرر باتری، عوارض الکتریکی و ایجاد گرما را به همراه خواهد داشت. همچنین این دستگاه‌ها برای قابلیت حمل و نقل راحت‌تر، باید کوچک و سبک باشند [۶]. به‌طور کلی، دستگاه الکترونیکی پزشکی شامل بلوک‌های تقویت‌کننده ابزار دقیق، فیلتر ضدتداخلی، مبدل آنالوگ به

* پست الکترونیک نویسنده مسئول: khmonfaredi@azaruni.ac.ir

۱. دانشجوی کارشناسی ارشد، دانشکده برق و الکترونیک، دانشگاه شهید مدنی آذربایجان

۲. استادیار، دانشکده برق و الکترونیک، دانشگاه شهید مدنی آذربایجان

².Electrocardiogram (ECG)

³.Electroencephalogram (EEG)

و درنهایت، در خروجی مدولاتور یک سیگنال دیجیتال بدون نویز خواهیم داشت [۱۰].

مبدل‌های آنالوگ به دیجیتال سیگما دلتا می‌توانند سیگنال‌های رادار، پزشکی، صوتی و غیره را پردازش کنند. نکته حائز اهمیت برای پردازش سیگنال‌های پزشکی در مبدل‌های آنالوگ به دیجیتال سیگما دلتا این است که توان مصرفی باید بسیار کم و در عین حال باید نسبت سیگنال به نویز با افزایش فرکانس نمونه‌برداری، به اندازه کافی زیاد باشد.

از آنجایی که بلوک‌های انتگرال‌گیر و کوانتایزر در مبدل‌های آنالوگ به دیجیتال، بیشترین توان مصرفی را دارند، برای کاهش توان مصرفی در این مبدل‌ها باید تقویت‌کننده و مقایسه‌گر به نحوی انتخاب شوند که توان مصرفی کمی داشته باشند [۱۱].

در این مقاله، یک مدولاتور سیگما دلتا مرتبه دوم برای کاربردهای پزشکی ارائه گردیده که برای کاهش توان مصرفی از ساختار سیستمی ساده استفاده شده است. همچنین در طراحی سطح مداری مدولاتور از بلوک‌های تقویت‌کننده و مقایسه‌گر مناسب با توان مصرفی کم استفاده شده که در نهایت، منجر به کاهش چشمگیر توان مصرفی مدولاتور گردیده است. همچنین نسبت سیگنال به نویز و اعوجاج^۱ ساختار این مدولاتور، مقدار بسیار بالایی به دست آمده که برای کاربردهای پزشکی با سیگنال ورودی ضعیف، بسیار مناسب و مطلوب است.

ساختار این مقاله بدین شرح است: در بخش ۲، پیاده‌سازی ساختار مدولاتور سیگما دلتای مرتبه دوم بررسی خواهد شد. در بخش ۳ به طراحی و شبیه‌سازی بلوک‌های مداری مدولاتور ارائه شده شامل تقویت‌کننده عملیاتی و مقایسه‌گر پرداخته می‌شود. نتایج شبیه‌سازی و نتیجه‌گیری به ترتیب در بخش ۴ و ۵ ارائه شده‌اند.

۲- ساختار سیستمی مدولاتور سیگما دلتا

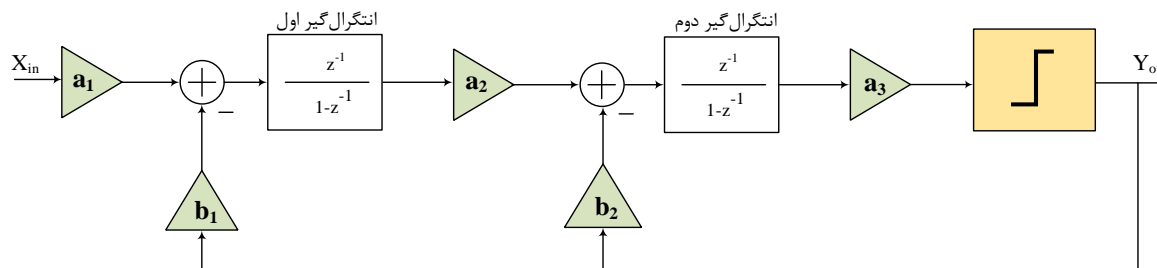
ساختار کلی مدولاتورهای سیگما دلتا در شکل (۱) نشان داده شده است. عملکرد مدولاتور سیگما دلتا بدین گونه است که نویز سفید کوانتایزر را به یک نویز رنگی تبدیل می‌کند که قسمت عمده توان آن در خارج از باند موردنظر متمرکز شده است. اگر سیگنال خروجی مدولاتور سیگما دلتا وارد فیلتر پایین‌گذر شود، مقدار نویزی که در داخل

دیجیتال و سیستم پردازش سیگنال دیجیتال است [۷]. تبدیل آنالوگ به دیجیتال، بخش مهمی از پردازش سیگنال، خصوصاً در دستگاه‌های پزشکی است؛ زیرا تمام سیگنال‌های دریافت‌شده معمولاً به صورت آنالوگ هستند و برای پردازش این سیگنال‌ها، ابتدا باید آن‌ها را توسط مبدل آنالوگ به دیجیتال، به سیگنال دیجیتال تبدیل کرد [۸]. برای کاربردهای پزشکی، مانند ایمپلنت‌های حلزونی، سمک و دستگاه ثبت سیگنال‌های عصبی، محدوده فرکانسی سیگنال‌های حیاتی از DC تا ۱۰ کیلوهرتز و توان مصرفی باید در محدوده چند میکرووات تا چند میلی‌وات باشد. برای دستیابی به این محدوده توان مصرفی باید از تکنیک‌ها و بلوک‌های توان کم استفاده کرد.

مبدل‌های آنالوگ به دیجیتال از نظر فرکانس نمونه‌برداری به دو دسته نرخ نایکوئیست و مبدل‌های فرانمونه‌بردار تقسیم می‌شوند. مبدل‌های نرخ نایکوئیست با حداقل نرخ نایکوئیست که دو برابر پهنای باند سیگنال ورودی است، کار می‌کند. این مبدل‌ها برای کاربردهای سرعت بالا و دقت کم مناسب‌اند و امکان ساخت این مبدل‌ها در دقت‌های بالا به دلیل غیرایده‌آلی‌های مدار آنالوگ امکان‌پذیر نیست. مبدل‌های فرانمونه‌بردار، چندین برابر بیشتر از مبدل‌های نرخ نایکوئیست، عمل نمونه‌برداری از سیگنال را انجام می‌دهند که باعث می‌شود این مبدل‌ها دقت بالایی داشته باشند. دقت بالای سیستم‌های الکترونیکی، از ملزومات کاربردهای پزشکی است؛ چراکه برای این کاربردها سیگنال ورودی ضعیف است و سیستم دریافت سیگنال پزشکی باید سیگنال‌های سطح پایین صفر تا ۲۰ میلی‌ولت را استخراج و تقویت کند.

مبدل‌های آنالوگ به دیجیتال فرانمونه‌بردار یا مبدل‌های سیگما دلتا در ساختار خود، یک مدولاتور دارند که این مدولاتور سیگما دلتا از انتگرال‌گیر، فیلتر دیجیتال پایین‌گذر، جمع‌کننده، کوانتایزر و یک مبدل دیجیتال به آنالوگ تک‌بیتی تشکیل شده است [۹]. اساس عملکرد مدولاتور سیگما دلتا به این صورت است که سیگنال آنالوگ در مسیر پیش‌رو پس از عبور از کوانتایزر به سیگنال دیجیتال تبدیل شده، توسط یک مبدل دیجیتال به آنالوگ، به ورودی مدولاتور ارجاع داده می‌شود و بعد از مقایسه با ورودی، نویز کوانتیزاسیون توسط حلقه فیلتر حذف می‌شود

^۱.Signal to noise and distortion

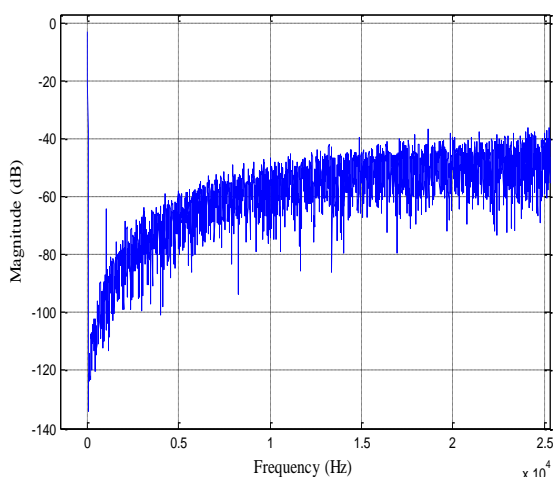


شکل ۲- ساختار سیستمی مدولاتور ارائه شده

که کاهش توان مصرفی را در پی دارد. از نتایج آنالیز سطح سیستمی در **Matlab** ضرایب بهینه a_i و b_i به صورت $a_1=0.25, a_2=0.3, a_3=1, b_1=0.25, b_2=0.3$ به دست آمده‌اند.

کوانتایزر به کار برده شده در این ساختار، یک کوانتایزر تک‌بیتی است. مهم‌ترین مشکل مدولاتورهای چندبیتی، نیاز آن‌ها به خطی بودن مبدل دیجیتال به آنالوگ چندبیتی به اندازه دقت مدولاتور است. در غیر این صورت، خطاهای مبدل دیجیتال به آنالوگ مستقیماً با سیگنال ورودی جمع و بدون شکل‌دهی در خروجی مدولاتور ظاهر شده که سبب کاهش در نسبت سیگنال به نویز و در نتیجه، دقت مدولاتور می‌شود.

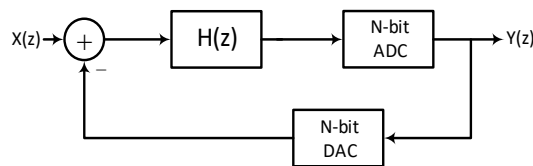
برای مدولاتور ارائه شده، نرخ فرامونه‌برداری برابر ۲۵۶ و فرکانس نمونه‌برداری ۲۵۶ کیلوهرتز در نظر گرفته شده است. نتیجه شبیه‌سازی طیف خروجی مدولاتور در شکل (۳) نشان داده شده است.



شکل ۳- طیف خروجی مدولاتور

همچنین مقدار نسبت سیگنال به نویز و اعوجاج برای این مدولاتور برابر ۱۰۲/۴ دسی‌بل به دست آمده است که با استفاده از رابطه ۱ می‌توان تعداد بیت مؤثر را محاسبه کرد.

باند است، باقی می‌ماند و نویزهای خارج از باند حذف خواهند شد. بنابراین، نسبت سیگنال به نویز و در نتیجه دقت مبدل، افزایش می‌یابد.



شکل ۱- ساختار کلی مدولاتور سیگما دلتا

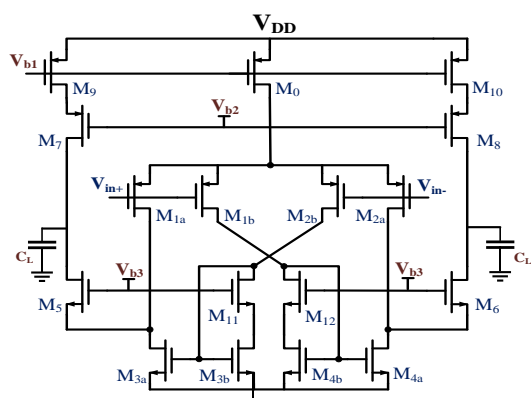
کاهش توان مصرفی مدولاتورهای سیگما دلتا برای کاربردهای پزشکی، بسیار حائز اهمیت است که می‌توان با انتخاب ساختار مناسب و همچنین بلوک‌های مداری با توان مصرفی کم به این مطلوب رسید. برای کاهش توان مصرفی می‌توان از ساختار مدولاتورهای ساده با مرتبه پایین استفاده کرد.

استفاده از کوانتایزر تک‌بیتی و کاهش نرخ فرامونه‌برداری نیز در کاهش توان مصرفی مؤثر است، ولی مدولاتور مرتبه دوم به دلیل مشکل تون بیپه‌ده قادر به کارکرد با کوانتایزر تک‌بیتی نیست. بنابراین، ساختار مدولاتور مرتبه دوم برای شبیه‌سازی و تحلیل در نظر گرفته شده که در شکل ۲ نشان داده شده است. تابع تبدیل سیگنال و نویز برای ساختار مرتبه دوم به ترتیب برابر z^{-1} و $(1-z^{-1})^2$ است.

ساختار ارائه شده در شکل (۲)، یک ساختار تک‌حلقه مدولاتور سیگما دلتا است. مهم‌ترین مزیت مدولاتورهای تک‌حلقه نسبت به ساختار چندحلقه، عدم حساسیت این مدولاتورها به تطبیق و اثرات غیرایده‌آلی مدارهای آنالوگ است. این نوع مدولاتورها به مدارهای آنالوگ با مشخصه‌های پایین‌تری نیاز دارند که آن‌ها را برای کاربردهای پزشکی مناسب می‌سازد. به عنوان مثال می‌توان به تقویت‌کننده با بهره پایین‌تر برای ساخت انترگرال‌گیرها اشاره کرد. این خصوصیات مدولاتورهای تک‌حلقه موجب می‌شود که در ولتاژهای پایین‌تری مورد توجه قرار بگیرند

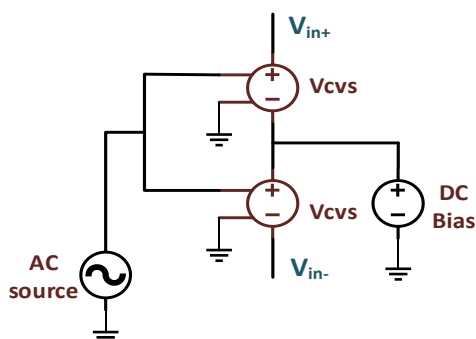
۳-۱- تقویت کننده ترانساینایی

بلوک تقویت کننده ترانساینایی عملیاتی برای ایجاد انتگرال گیر مدولاتور سیگما دلتا به کار می رود که عملکرد آن ی بسیار مهم در عملکرد مدولاتور دارد که توان بالایی را مصرف می کند. بنابراین، انتخاب تقویت کننده با مشخصات مطلوب از نظر بهره و توان مصرفی اهمیت دارد. باید در نظر داشت برای کاهش توان مصرفی، بهره تقویت کننده را به گونه ای تنظیم کنیم که مقدار آن از مقدار بهره مورد نیاز، خیلی بیشتر نباشد. این مسئله برای سایر پارامترهای این بلوک نیز صدق می کند. همانطور که در شکل (۵) نشان داده شده است در این مقاله از یک تقویت کننده با نویز کم استفاده شده است که با تنظیم ابعاد ترانزیستورها و ولتاژهای بایاس، توان مصرفی کاهش قابل توجهی یافته و مدار تقویت کننده نیز با ولتاژ ۱ ولت تغذیه شده است.



شکل ۵- مدار تقویت کننده ترانساینایی

برای ورودی تقویت کننده از مدار شکل (۶) استفاده شده است که در آن با استفاده از منابع ولتاژ مستقل و وابسته می توانیم مقدار سیگنال ورودی را تنظیم کنیم.



شکل ۶- مدار اعمال سیگنال ورودی تقویت کننده

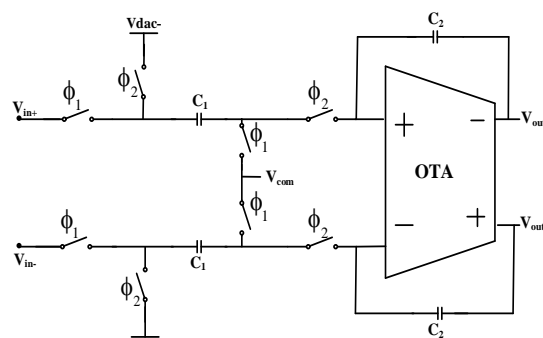
در مدار شکل (۶)، برای اعمال سیگنال های ac ورودی به تقویت کننده، از دو منبع ولتاژ وابسته استفاده شده است که

تعداد بیت مؤثر برای این مدولاتور برابر ۱۶/۷۲ بیت به دست آمده است.

$$ENOB (bit) = \frac{SNDR_{(dB)} - 1.76}{6.02} \quad (1)$$

۳- پیاده سازی مداری مدولاتور سیگما دلتا

شکل (۴)، انتگرال گیر طبقه اول مدولاتور سیگما دلتای ارائه شده را نشان می دهد. انتگرال گیر به عنوان یکی از بلوک های اساسی مدولاتور سیگما دلتا، مدار توسعه یافته ای است که مدارهای مجتمع را با دقت بسیار زیاد، عملی و قابل اجرا می سازد.



شکل ۴- انتگرال گیر طبقه اول مدولاتور

زمانی که Φ_1 روشن است، خازن C_1 شارژ شد، عمل نمونه برداری از سیگنال ورودی انجام می شود. در فاز Φ_2 ، خازن C_1 به صورت منبع ولتاژ معکوس قرار گرفته، در خازن C_2 دشارژ می شود؛ در واقع، نمونه های گرفته شده به خروجی انتقال می یابد. رابطه خروجی نسبت به ورودی انتگرال گیر در معادله ۵ به دست آمده است.

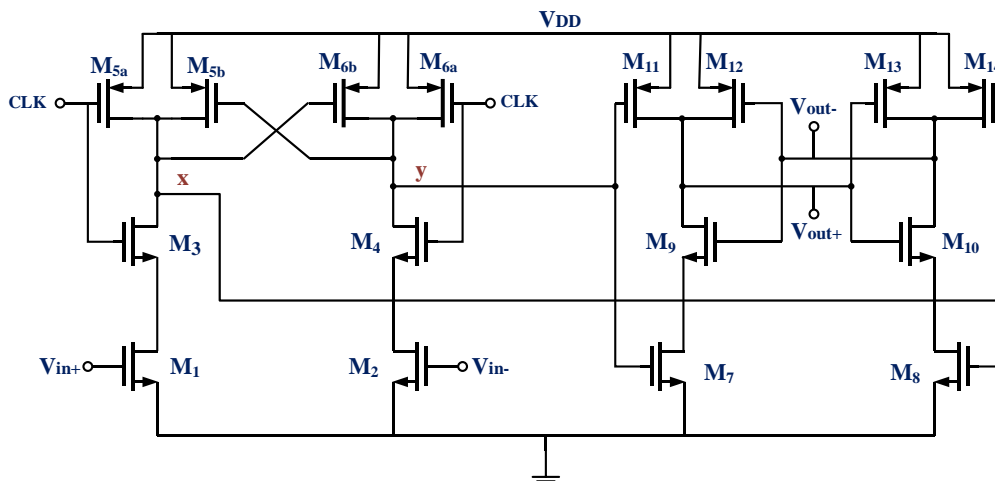
$$C_1 V_1[n] - C_1 V_d[n] = C_2 [V_o[n] + V_d[n] - V_o[n-1] - V_d[n-1]] \quad (2)$$

$$V_o[n] = \frac{C_1}{C_2} V_i[n] + V_o[n-1] \quad (3)$$

$$- \frac{C_1}{C_2} V_d[n] - V_d[n] + V_d[n-1]$$

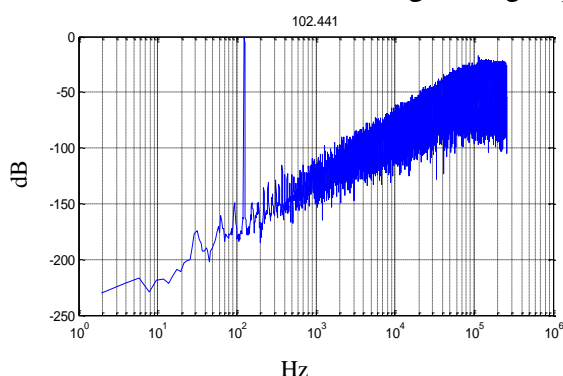
$$V_o[n] = A V_d[n] \quad (4)$$

$$\frac{V_o(z)}{V_i(z)} = \frac{\frac{C_1}{C_2} z^{-1}}{\left[1 + \frac{1}{A} \left(1 + \frac{C_1}{C_2} \right) \right] \left[1 - \frac{\left(1 + \frac{1}{A} \right)}{1 + \frac{1}{A} \left(1 + \frac{C_1}{C_2} \right) z^{-1}} \right]} \quad (5)$$



شکل ۷- ساختار مقایسه کننده استفاده شده در مدولاتور ارائه شده

سیگنال ورودی ۰/۵ کیلوهرتز و فرکانس نمونه برداری ۲۵۶ کیلوهرتز انجام شده است. ساختار مداری مدولاتور نیز در نرم افزار کیدنس با تکنولوژی ۱۸۰ نانومتر CMOS شبیه سازی شده است. همچنین دامنه ورودی های مختلفی به مدار اعمال گردید، سپس اطلاعات خروجی نمونه برداری و به فضای نرم افزار Matlab وارد شد. برای بررسی دقت و عملکرد مدولاتور سیگما دلتای ارائه شده، نسبت سیگنال به نویز آن محاسبه شد که مقدار نسبت سیگنال به نویز با احتساب اعوجاج برابر با ۱۰۲/۴ دسی بل به دست آمده که در شکل (۸) نشان داده شده است.



شکل ۸- شبیه سازی طیف نسبت سیگنال به نویز و اعوجاج

با به دست آوردن نسبت سیگنال به نویز و اعوجاج، تعداد بیت های مؤثر برای مدولاتور محاسبه شده که مقدار آن ۱۶/۷۲ بوده که برای کاربردهای پزشکی دقت مطلوبی است. همچنین محدوده دینامیکی مدولاتور شبیه سازی شده در شکل (۹) نشان داده شده است.

برای مدولاتور ارائه شده در این مقاله، توان مصرفی برابر ۲۲/۶ میکرووات از طریق شبیه سازی به دست آمده است که ۱۴/۴ میکرووات آن مربوط به مقایسه کننده در

سیگنال ac را به دو ورودی مدار تقویت کننده اعمال می کند.

۳-۲- مقایسه کننده

بلوک فعال دیگر مدولاتور سیگما دلتا، مقایسه کننده است. در این مقاله از کوانتایزر ارائه شده در مرجع [۱۲] استفاده شده که در شکل (۶) نشان داده شده است. عملکرد این مقایسه کننده این گونه است که در زمان صفر بودن کلاک، گره x و y به V_{DD} تنظیم می شوند. زمانی که کلاک در حال تغییر وضعیت از صفر به یک است، گره های شارژ شده توسط ترانزیستورهای M_1 و M_2 دچار شارژ می شوند. در واقع، این دو ترانزیستور نقش ورودی مقایسه کننده را دارند. ترانزیستورهای M_{5b} و M_{6b} در طبقه ورودی نقش فیدبک مثبت را ایفا می کنند و ابعاد آنها باید نسبت به ترانزیستورهای M_{5a} و M_{6a} بزرگ تر در نظر گرفته شوند تا ورودی های با مقادیر ناچیز به مقادیر اشباع تقویت شوند. تمامی ترانزیستورهای طبقه خروجی مقایسه کننده شامل M_7 تا M_{14} نقش دیجیتالی دارند و به عنوان لچ SR مورد استفاده قرار می گیرند. همچنین این ترانزیستورها در سرعت های پایین تری کار می کنند. بنابراین، اندازه ابعادشان به دلیل کاهش توان مصرفی، کوچک در نظر گرفته می شوند.

۴- نتایج شبیه سازی

شکل (۷)، سطح مداری مدولاتور مرتبه دوم ارائه شده را نشان می دهد که در آن عناصر فعال، مانند تقویت کننده ها و مقایسه گر به صورت بلوک و عناصر غیرفعال مانند سوئیچ ها و خازن ها نشان داده شده اند. ساختار سیستمی مدولاتور سیگما دلتا توان کم در نرم افزار Matlab با پهنای باند

فرکانسی نزدیک به هم، معیار مناسبی است. معادله ضریب شایستگی به صورت رابطه ۶ است:

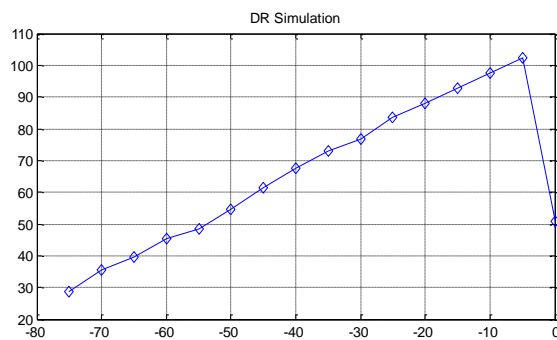
$$FOM = \frac{P_{total}}{2 \times 2^{ENOB} \times BW} \quad (6)$$

پارامترهای مدولاتور ارائه شده به همراه چند مدولاتور دیگر برای مقایسه در جدول ۱ قرار داده شده است که وضعیت عملکرد مدولاتور ارائه شده را نشان می‌دهد. در واقع با توجه به جدول ۱، مشاهده می‌شود که مدولاتور ارائه شده، ضریب شایستگی بهتری نسبت به سایر مدولاتورهای مورد استفاده در کاربردهای پزشکی دارد که همین امر، برتری مدولاتور ارائه شده را می‌رساند.

۵- نتیجه‌گیری

در این مقاله، یک مدولاتور سیگما دلتا مرتبه دوم برای کاربردهای پزشکی ارائه گردید که در آن از تقویت کننده و مقایسه گر با توان کم استفاده شد تا توان مصرفی مدولاتور نیز کاهش پیدا کند. نسبت سیگنال به نویز و اعوجاج مدولاتور، مقدار بسیار بالایی به دست آمد که نتیجه آن تعداد بیت مؤثر زیاد بود که بیانگر دقت بالای مدولاتور پیشنهادی است. ضریب شایستگی مدولاتور پیشنهادی، نشان دهنده عملکرد مطلوب آن است.

تکنولوژی ۱۸۰ نانومتر و بقیه مربوط به دو تقویت کننده عملیاتی به کاررفته در مدولاتور است.



شکل ۱۰- نمودار محدوده دینامیکی مدولاتور ارائه شده

به منظور مقایسه مدولاتورهای سیگما دلتا، ضریب شایستگی معرفی شده است که انرژی مصرفی به ازای هر سطح تشخیص داده شده است. این ضریب، دید خوبی نسبت به مبدل به ما می‌دهد، ولی در آن سطح تراشه در نظر گرفته نمی‌شود که می‌تواند یک ایراد محسوب شود؛ چراکه باعث می‌شود مدولاتورهای با کوانتایزر بزرگ، ضریب شایستگی کمتری داشته باشند، درحالی که این نقص مدولاتور بوده، پیچیدگی مدار افزایش می‌یابد. بنابراین ضریب شایستگی تنها برای مدولاتورهایی در بازه‌های

مراجع

- [۱] ن. معلمیان، ا. فرشیدی و م. رضوانی وردوم، «تحلیل و طراحی یک چهاربرابر کننده ولتاژ دقیق برای به کارگیری به عنوان تقویت کننده در مبدل‌های حوزه زمان و ولتاژ»، مجله مدل سازی در مهندسی، سال ۱۴، شماره ۴۵، ۱۳۹۵، صفحه ۱۲۳-۱۳۱.
- [2] H.Y. Lee, C.M. Hsu, S.C. Huang, Y.W. Shih and C.H. Luo, "Designing low power of sigma delta modulator for biomedical application", Biomedical Engineering: Applications, Basis and Communications, Vol. 17, 2005, pp. 181-185.
- [۳] ع.ا. عروجی و س. حیدری، «طراحی و شبیه سازی یک ترانزیستور SOI-MOSFET چندلایه‌ای برای بهبود اثرات خود گرمایی»، مجله مدل سازی در مهندسی، سال ۸، شماره ۲۳، ۱۳۸۹، صفحه ۱۹-۲۳.
- [۴] ع.ا. عروجی، ا. عنبر حیدری و ز. رضانی، «ترانزیستور اثر میدان فلز-نیمه هادی با ناحیه بدون ناخالصی در طرف درین برای اصلاح چگالی حامل‌ها و کاربردهای توان بالا»، مجله مدل سازی در مهندسی، سال ۱۳، شماره ۴۳، ۱۳۹۴، صفحه ۱۲۱-۱۲۷.
- [5] R.W. Jasutkar, P.R. Bajaj and A.Y. Deshmukh, "GA based low power sigma delta modulator for biomedical applications", In Recent Advances in Intelligent Computational Systems (RAICS), IEEE, September 2011, PP. 772-776.
- [6] L. Zhao, C. Deng, H. Chen, G. Wang and Y. Cheng, "A 1-V 23-μW 88-dB DR Sigma-Delta ADC for high-accuracy and low-power applications", In ASIC (ASICON), 11th International Conference of the IEEE, November 2015.
- [7] C.H. Hsu and K.T. Tang, "A 1V low power second-order delta-sigma modulator for biomedical signal application", In Engineering in Medicine and Biology Society (EMBC), 35th Annual International Conference of the IEEE, July 2013, pp. 2008-2011.

- [8] T.C. Carusone, D.A. Johns and K.W. Martin, "Analog integrated circuit design", workshop on VLSI Signal Processing (1986: Los Angeles, US), No. 621.3. 049.77, 2012.
- [9] J. Joy and K. Kandpal, "Design of a 1V subthreshold comparator for bio-medical over sampled ADCs", In Devices, Circuits and Systems (ICDCS), 3rd International Conference on March 2016, pp. 300-305.
- [10] M. Jose and R. Del Rio, CMOS Sigma-Delta Converters, Wiley Publishing, 2013.
- [11] A.P. Chandrakasan, N. Verma and D.C. Daly, "Ultralow-power electronics for biomedical applications". Annual review of biomedical engineering, Vol. 10, 2008, pp. 247-274.
- [12] J.R. Chiou, C.C. Chang and S.Y. Lee, "Low-power and wide-dynamic-range sigma-delta modulator for an ECG acquisition system", In Bioelectronics and Bioinformatics (ISBB), International Symposium on October 2015, pp 95-98.
- [13] C.P.Hsueh, M.C. Liang, J.H. Hong, and S.Y. Lee, "A 1.6 uW G m-C continuous-time sigma-delta modulator with increasing linearity technology for bio-signal acquisitions", In Bioelectronics and Bioinformatics (ISBB), IEEE International Symposium on April 2014.
- [14] A. Sukumaran and S. Pavan, "Low power design techniques for single-bit audio continuous-time delta sigma ADCs using FIR feedback", "IEEE Journal of Solid-State Circuits", Vol. 49, 2014, pp. 2515-2525.
- [15] J. Garcia, S. Rodriguez and A. Rusu, "A Low-Power CT Incremental 3rd Order Sigma Delta ADC for Biosensor Applications", IEEE Transactions on Circuits and Systems I: Regular Papers, Vol. 60, 2013, pp. 25-36.
- [16] C. De Berti, P. Malcovati, L. Crespi and A. Baschiroto, "A 106 dB A-Weighted DR Low-Power Continuous-Time Sigma Delta Modulator for MEMS Microphones", IEEE Journal of Solid-State Circuits, Vol. 51, 2016, pp.1607-1618.
- [17] A.F. Yeknami and A. Alvandpour, "A 2.1 μ W 76 dB SNDR DT- $\Delta\Sigma$ modulator for medical implant devices", In NORCHIP IEEE, November 2012.
- [18] Z. Yang, L. Yao and Y. Lian, "A 0.5-V 35-uW 85-dB DR Double-Sampled Delta Sigma Modulator for Audio Applications", IEEE Journal of Solid-State Circuits, Vol. 47, 2012, pp. 722-735.
- [19] S. Billa, A. Sukumaran and S. Pavan, "A 280- μ W 24-kHz-BW 98.5 dB SNDR chopped single-bit CT $\Delta\Sigma$ achieving <10-Hz 1/f noise corner without chopping artifacts", in IEEE Int. Solid-State Circuits Conf. (ISSCC) Dig. Tech, 2016, pp. 276-277.
- [20] C.H. Kuo, D.Y. Shi and K.S. Chang, "A Low-Voltage Fourth-Order Cascade Delta-Sigma Modulator in 0.18-um CMOS", IEEE Transactions on Circuits and Systems I: Regular Papers, Vol. 57, 2010, pp.2450-2461.