

طراحی یک رگولاتور خطی تمام‌مجموع با روش FCOC

جهت کاربردهای توان پایین نظامی و پزشکی

پرویز امیری^{۱*}، امین نقاش^۲

۱- استادیار، ۲- دانشجوی کارشناسی ارشد، گروه مهندسی الکترونیک، آزمایشگاه میکروالکترونیک، دانشگاه تربیت دبیر شهید رجایی

(دریافت: ۱۳۹۱/۰۲/۰۳، پذیرش: ۱۳۹۱/۰۸/۰۸)

چکیده

رگولاتورهای خطی کم‌توان در کاربردهای پزشکی، نظامی و مخابراتی، مانند استفاده در گلوله‌های توپ دارای تغذیه داخلی، شبکه مین‌های دریایی، سیستم‌های کم‌مصرف مدارات ماهواره و سیستم‌های قابل کاشت در بدن موجودات اهمیت فراوانی دارند. در این مقاله، یک رگولاتور خطی تمام‌مجموع با تکنیک FCOC ارائه شده است. این رگولاتور را با سه بلوک A، B و C و با پنج بلوک A، B، C، D و E در فناوری $0.13\mu\text{m}$ طراحی و نتیجه‌های آن را توسط نرم‌افزار HSPICE شبیه‌سازی شده است. دامنه نوسانات ولتاژ خروجی به ازاء بیشینه جریان خروجی $20\mu\text{A}$ و فرکانس جریان خروجی 2Hz در مدار سه بلوکه برابر 3.5mV و در مدار پنج بلوکه برابر 1mV است. این رگولاتور عملکرد مناسبی در فرکانس‌های بالا دارد، به گونه‌ای که دامنه نوسانات خروجی به ازاء فرکانس‌های جریان خروجی 1Hz تا 100MHz در مدار سه بلوکه کمتر از 14mV و در مدار پنج بلوکه کمتر از 3.2mV است.

کلیدواژه‌ها: رگولاتور خطی، FCOC، مدار مجتمع CMOS.

Design of an Integrated Linear Regulator by FCOC Method for Military and Medical Low Power Applications

*P. Amiri, A. Naghash

Department of Electronic Engineering, Shahid Rajaee Teacher Training University, Tehran

(Received: 04/22/2012; Accepted: 10/29/2012)

Abstract

Low-Power Linear Regulators are important in medical, communication and military application such as bullets of gun with input supply, Marine network of marine, low-consumption satellite circuits and implantable systems in the alive creature's body. In this paper, a full integrated linear regulator based on the FCOC technique is proposed. The regulator using three blocks A,B,C and five blocks A,B,C,D,E in the TSMC-0.13 μm CMOS technology have been developed. Proposed regulator has been simulated by star-Hspice. Output voltage ripple of three-block design is 3.5mV, while the output current is 20 μA at the frequency of 2Hz. Similarly, of five-block design ripple is 1mV. This regulator has good performance in high frequency. Output voltage ripple in three-block and five-block designs is less than 14mV and 3.2 mV respectively at the frequency of 1-100MHz.

Keywords: Linear Regulator, FCOC, CMOS Integrated Circuit.

* Corresponding author E-mail: pamiri@srttu.edu

۱. مقدمه

است، زیرا یکسری قطعات مدار مثل سلف و خازن باید به صورت گسسته پیاده‌سازی شوند.

با توجه به چالش‌های ذکر شده، روش سومی در مرجع‌های [۱۵-۱۱] ارائه شده که به Flexible Control of Output Current (FCOC) موسوم است و تا حد بسیار مطلوبی مشکلات فوق را رفع کرده است. در این روش با توجه به ولتاژ خروجی ترانزیستورهای عبوردهنده جریان، مقدار هدایتشان کم و زیاد می‌شود و جریان خروجی را کنترل می‌کنند و بدین ترتیب بدون اینکه به مدار کنترلی خاصی نیاز باشد، ولتاژ خروجی تثبیت می‌شود. این روش قابلیت پیاده‌سازی تمام مجتمع مدار را دارد.

در این مقاله رگولاتور به روش FCOC در فناوری ساخت $0.13\mu\text{m}$ طراحی شده است و به این ترتیب صحت عملکرد روش FCOC در فناوری‌های جدید نشان داده شده است. در بخش دوم به تشریح روش FCOC پرداخته شده و در بخش سوم به طراحی دو مدار رگولاتور با روش FCOC پرداخته شده است. در این بخش رگولاتور در سه بلوک A، B و C و پنج بلوک A، B، C، D و E طراحی شده است. همچنین در بخش چهارم نتیجه‌های شبیه‌سازی دو مدار طراحی شده، ارائه شده و به مقایسه ویژگی‌های این دو مدار پرداخته شده است.

۲. روش FCOC در طراحی رگولاتور خطی

در شکل (۱) شماتیک رگولاتور خطی که با تکنیک FCOC کار می‌کند، ارائه شده است. در این رگولاتور ولتاژ خروجی به صورت تثبیت شده نگهداری می‌شود. در عین حال رگولاتور باید بتواند جریان خروجی را فراهم کند.

در شکل (۱) سه بلوک مدار با A، B و C نشان داده شده است، که هر یک از این بلوک‌ها دارای دو ترانزیستور M_p و M_n ، همچنین دارای یک مدار آینه جریان و دو مرجع ولتاژ V_{low} و V_{high} است، که توسط شماتیک شکل (۲) ساخته می‌شوند، به جهت مقایسه با ولتاژ خروجی استفاده می‌شوند. V_{low} ولتاژ مرجع سطح پایین و V_{high} ولتاژ مرجع سطح بالا است.

هنگامی که ولتاژ خروجی از V_{low} کمتر شود، V_{sg} ترانزیستور ورودی M_2 و ترانزیستور M_p کم می‌شود، در نتیجه ترانزیستورهای M_2 و M_p به سمت خاموشی میل می‌کنند و V_{gs} ترانزیستور ورودی M_1 زیاد می‌شود، هدایت آن افزایش می‌یابد و جریان آن زیاد می‌شود. این ترانزیستور به سمت روشن شدن بیشتر میل می‌کند و به دنبال آن جریان ترانزیستور خروجی M_n نیز افزایش می‌یابد. در نتیجه جریان خروجی کل مدار افزایش یافته و سبب تثبیت ولتاژ می‌شود. هرگاه ولتاژ خروجی نسبت به V_{high} بزرگ‌تر شود، ترانزیستور ورودی M_1 خاموش و ترانزیستور ورودی M_2 روشن می‌شود، جریان آن افزایش می‌یابد و به دنبال آن جریان ترانزیستور خروجی M_p نیز زیاد می‌شود و بدین ترتیب جریان اضافی موجود در خروجی توسط ترانزیستور M_p به زمین می‌رسد. در نتیجه جریان کل خروجی کاهش می‌یابد و

هر اقدام غیر مسلحانه‌ای که موجب کاهش آسیب‌پذیری نیروی انسانی، تأسیسات، تجهیزات و تسلیحات در مقابل عملیات آفندی و مخرب دشمن شود، پدافند غیرعامل^۱ است، یعنی مجموعه اقداماتی که مستلزم به‌کارگیری جنگ‌افراز نبوده، ولی با اجرای آن می‌توان از وارد شدن خسارات مالی به تجهیزات جلوگیری کرد و یا میزان این خسارات و تلفات را به حداقل ممکن کاهش داد.

دوران کنونی را دوران انقلاب در میکروالکترونیک نامیده‌اند، زیرا فناوری تسلیحاتی را به شدت تحت تأثیر قرار داده است، به طوری که همه ابعاد و سطوح این فناوری بسیار پیچیده در خصوص طرح‌های نظامی جنبه راهبردی یافته است. پیشرفت سریع علوم و فناوری نظامی در زمینه تولید انواع سلاح‌های آفندی موجب شده است تا بحث پدافند به‌ویژه دفاع غیرعامل توسط انقلاب میکروالکترونیک مورد توجه جدی قرار گیرد. به‌ویژه آنکه سلاح‌های پیشرفته کنترل از راه دور جایگزین اکثر سلاح‌های سنتی شده‌اند، بنابراین امروزه توجه به امر پدافند غیرعامل از طریق میکروالکترونیک اهمیت بیشتری پیدا کرده است.

در این میان مدارات الکترونیکی با خصوصیت توان پایین و فرکانس عملکردی بالا از موضوعات داغ پژوهشی در زمینه دفاعی است. همچنین استفاده از رگولاتورهای خطی در مدارات مختلف کاربرد فراوان دارد. بنابراین طراحی رگولاتورهای کم‌توان در کاربردهای نظامی، مخابراتی و پزشکی اهمیت فراوانی دارد. به‌طور مثال در کاربردهای نظامی می‌توان به گلوله‌های توپ دارای تغذیه داخلی اشاره کرد. تغذیه الکتریکی این گلوله‌ها بعد از شلیک، با عبور هوا از درون ژنراتور تغذیه، تأمین می‌شود و یا در شبکه مین‌های دریایی که به صورت شبکه‌ای کم‌مصرف انتقال پیام را نقطه به نقطه تا مرکز کنترل انجام می‌دهند، استفاده می‌شود. همچنین استفاده از رگولاتورهای کم‌توان در کاربردهای پزشکی مانند سیستم‌های قابل کاشت در بدن موجودات زنده و در کاربردهای مخابراتی مانند سیستم‌های کم‌مصرف مدارات ماهواره که به راندمان بالا نیاز دارند، متداول است [۴-۱].

استفاده از یک رگولاتور در کاربردهای کم‌توان و کم‌حجم مستلزم این است که این رگولاتور بازده بالا و قابلیت مجتمع‌سازی کامل را داشته باشد [۵]. همچنین حفظ پایداری ولتاژ خروجی نیز اهمیت فراوان دارد. در کارهای گذشته جهت حفظ پایداری خروجی از روش مدولاسیون پهنای پالس^۲ [۹-۶] و یا از روش تقسیم جریان توسط کنترل سوئیچ‌ها^۳ استفاده شده است [۱۰]. این روش‌ها مشکلاتی را برای رگولاتور دارد. مهم‌ترین مشکل این روش‌ها طراحی مدارات کنترلی است که پیچیدگی‌ها و دشواری‌های مربوط به خود را دارد. همچنین مسئله مهم دیگر آن عدم پیاده‌سازی تمام مجتمع مدار

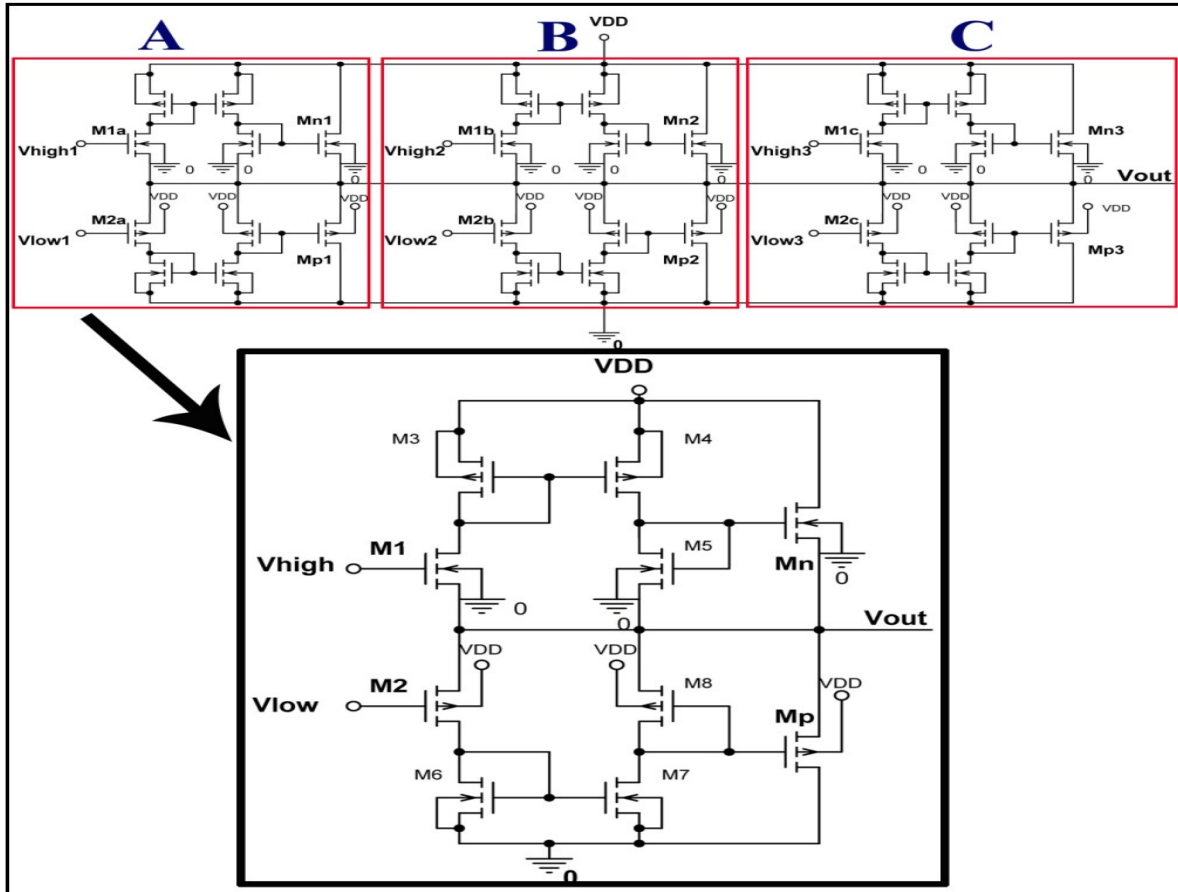
¹ Passive Defense

² Pulse With Modulation (PWM)

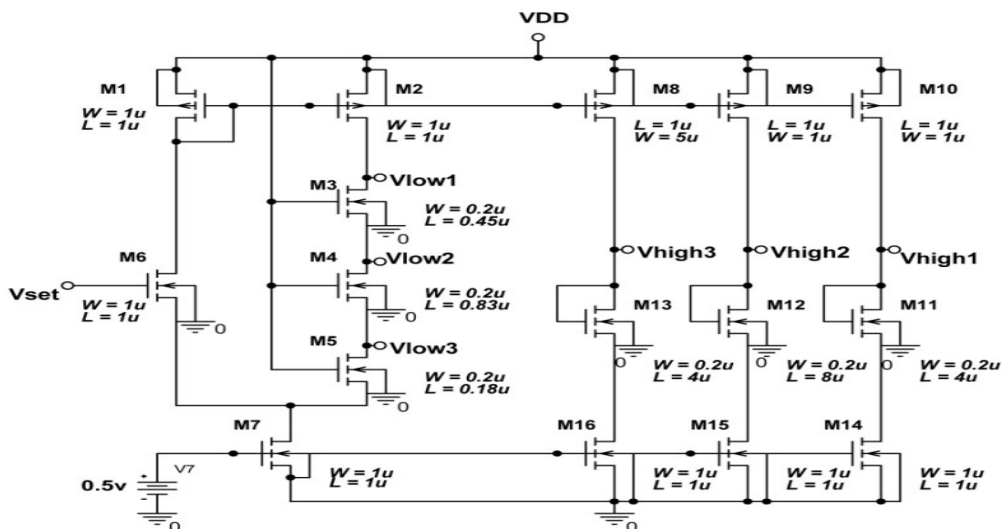
³ Divided Switch with Current Control (DSCC)

ولتاژ خروجی نیز بدین صورت تثبیت می‌ماند. هنگامی که از سه بلوک A، B و C استفاده می‌کنیم، تعداد مسیرهای شارژ و دشارژ جریان را زیاد می‌کنیم. بدین ترتیب ولتاژ خروجی به صورت اتوماتیک توسط کنترل جریان خروجی تثبیت می‌شود. همچنین سه مرجع ولتاژ سطح پایین V_{low1} ، V_{low2} و V_{low3} و سه مرجع ولتاژ سطح بالا V_{high1} ، V_{high2} و V_{high3} توسط مدار شکل (۲) تولید می‌شود. مقدار این شش مرجع ولتاژ، توسط V_{set} تعیین می‌شود. بنابراین با تغییر V_{set} می‌توانیم سطح ولتاژ خروجی را نیز تغییر بدهیم. شکل (۳) عملکرد روش فوق را به صورت کلیدی نمایش داده است.

ولتاژ خروجی نیز بدین صورت تثبیت می‌ماند. هنگامی که از سه بلوک A، B و C استفاده می‌کنیم، تعداد مسیرهای شارژ و دشارژ جریان را زیاد می‌کنیم. بدین ترتیب ولتاژ خروجی به صورت اتوماتیک توسط کنترل جریان خروجی تثبیت می‌شود. همچنین سه مرجع ولتاژ سطح پایین V_{low1} ، V_{low2} و V_{low3} و سه مرجع ولتاژ سطح بالا V_{high1} ، V_{high2} و V_{high3} توسط مدار شکل (۲) تولید می‌شود. مقدار این شش مرجع ولتاژ، توسط V_{set} تعیین می‌شود. بنابراین با تغییر V_{set} می‌توانیم سطح ولتاژ خروجی را نیز تغییر بدهیم. شکل (۳) عملکرد روش فوق را به صورت کلیدی نمایش داده است.



شکل ۱. رگولاتور خطی طراحی شده [۱۲]



شکل ۲. مدار مراجع ولتاژ [۱۲]

مدار کلیدی	حالت شارژ			حالت دشارژ		
ولتاژ خروجی	$V_{low3} > V_{out}$	$V_{low2} > V_{out} < V_{low3}$	$V_{low1} > V_{out} < V_{low2}$	$V_{high1} < V_{out} < V_{low1}$	$V_{high1} < V_{out} < V_{high2}$	$V_{high2} < V_{out} < V_{high3}$

شکل ۳. نمایش کلیدی رگولاتور خطی [۱۲]

ترانزیستورهای Mp بلوک A و B، جریان اضافی خروجی را دشارژ می‌کنند. هرگاه ولتاژ خروجی از $1/3V$ بیشتر شود، هر سه ترانزیستور Mp بلوک‌های A، B و C فعال می‌شوند و جریان خروجی را کاهش می‌دهند. این سه حالت بیان‌کننده حالات دشارژ رگولاتور هستند. همچنین اگر ولتاژ خروجی بین $1V$ تا $1/1V$ باشد، مراجع ولتاژ به‌گونه‌ای طراحی شده‌اند که کلیه ترانزیستورهای خروجی غیرفعال هستند و کمترین جریان به خروجی می‌رسد. بنابراین عمل تثبیت ولتاژ در هفت حالت کاری انجام می‌شود. همچنین مقدار این شش مرجع ولتاژ به ازاء $V_{set} = 1V$ در جدول (۱) مشخص شده است. با تغییر V_{set} ، مقدار این شش مرجع ولتاژ متناسب با آن تغییر می‌کند، بنابراین با تغییر این شش مرجع ولتاژ می‌توانیم ولتاژ تثبیت شده خروجی را تغییر دهیم. سایز ترانزیستورهای خروجی برابر $200 \frac{W}{L}$ است. هرچه مقدار $\frac{W}{L}$ را بیشتر کنیم مقدار دامنه نوسانات خروجی کمتر می‌شود، ولی خازن ورودی ترانزیستورها افزایش می‌یابد که این مسئله سبب کاهش فرکانس جریان خروجی می‌شود.

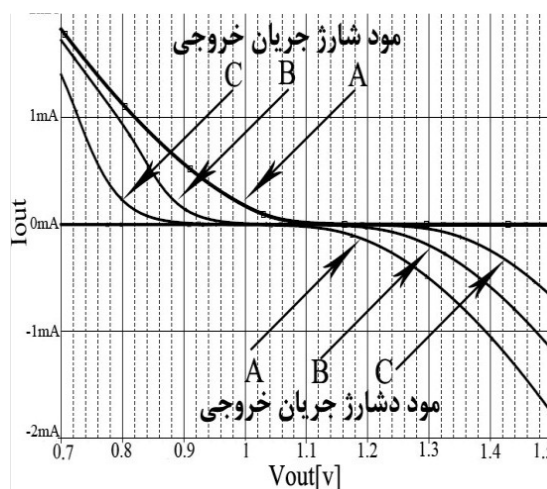
جدول ۱. مقدار مراجع ولتاژ برای رگولاتور خطی با سه بلوک A، B و C

مرجع ولتاژ	مقدار [V]
V_{low1}	۰/۹
V_{low2}	۰/۷۵
V_{low3}	۰/۵۶
V_{high1}	۱/۲
V_{high2}	۱/۳
V_{high3}	۱/۴۵

همچنین با افزایش تعداد بلوک‌ها، تعداد مسیره‌های شارژ و دشارژ جریان به خروجی، تعداد مراجع ولتاژ در مدار بیشتر و مدار به تغییر سطح ولتاژ خروجی حساس‌تر می‌شود. این امر سبب کاهش دامنه نوسانات خروجی و تثبیت بیشتر ولتاژ خروجی می‌شود. به‌همین منظور رگولاتور خطی فوق را در پنج بلوک A، B، C، D و E نیز طراحی کرده‌ایم. جهت تثبیت ولتاژ در رگولاتور پنج بلوک به ده مرجع ولتاژ نیاز است که مقدار این ده مرجع ولتاژ در جدول (۲) مشخص شده است.

۳. رگولاتور خطی طراحی شده در فناوری $0.13 \mu m$

در این مقاله، رگولاتور خطی ذکر شده با تکنیک FCOC در فناوری ساخت $0.13 \mu m$ طراحی شده است. در این طراحی، $V_{DD} = 1/6 V$ و $V_{set} = 1V$ و ولتاژ خروجی برابر ۱ ولت تنظیم شده است. این رگولاتور در سه بلوک A، B و C طراحی شده و شش مرجع ولتاژ آن توسط مدار شکل (۲) تولید شده است. عمل تثبیت ولتاژ در هفت حالت انجام می‌شود که در شکل (۳) نمایش کلیدی این هفت حالت نشان داده شده است. همچنین نمودار شکل (۴) که توسط Spice شبیه‌سازی شده است، نمایش هفت حالت کاری رگولاتور را بر حسب جریان ترانزیستورهای خروجی بیان می‌کند.



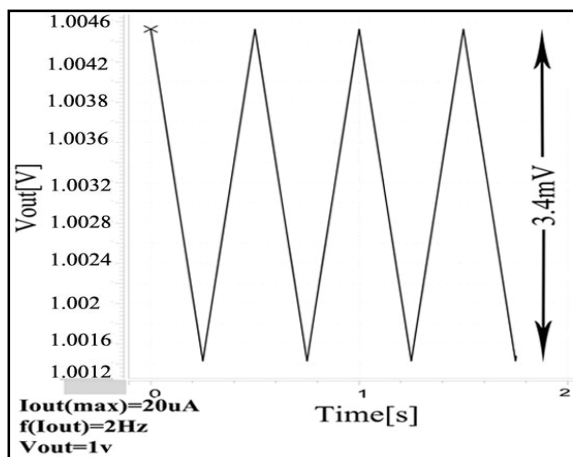
شکل ۴. شبیه‌سازی جریان ترانزیستورهای خروجی در مقابل ولتاژ خروجی

با توجه به شکل (۴)، هرگاه ولتاژ خروجی بین $0.9V$ تا $1V$ باشد، فقط ترانزیستور Mn بلوک A، عمل شارژ جریان را به خروجی انجام می‌دهد و هرگاه ولتاژ خروجی بین $0.8V$ تا $0.9V$ باشد، ترانزیستورهای Mn بلوک A و B، عمل شارژ جریان را به‌عهده می‌گیرند. اگر ولتاژ خروجی از $0.8V$ کمتر شود هر سه بلوک A، B و C جریان خروجی را تأمین می‌کنند. این سه حالت بیان‌کننده حالات شارژ رگولاتور هستند، ولی هرگاه ولتاژ خروجی بین $1/1V$ تا $1/2V$ باشد، ترانزیستور Mp بلوک A، عمل دشارژ جریان از خروجی را انجام می‌دهد و اگر ولتاژ خروجی بین $1/2V$ تا $1/3V$ باشد،

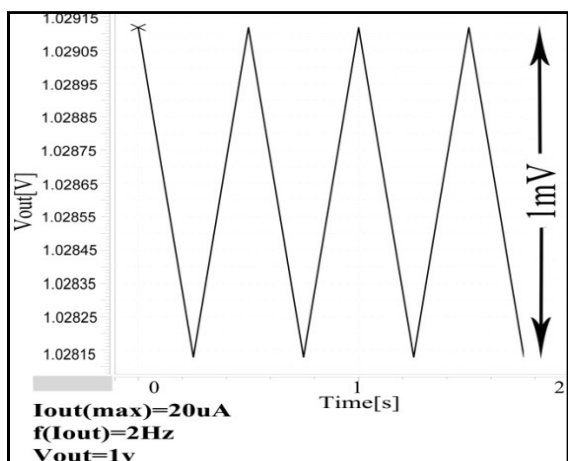
دامنه نوسانات خروجی به ازاء تغییر ولتاژ تغذیه در شکل (۸-۹) نشان داده شده است. شکل (۸) مربوط به تغییرات ولتاژ خروجی در رگولاتور طراحی شده با سه بلوک A، B و C است. هنگامی که ولتاژ تغذیه برابر $0.11 \pm 1/6$ باشد، تغییر ولتاژ خروجی برابر $\Delta V_O = 29 \text{ mV}$ است. شکل (۹) مربوط به تغییرات ولتاژ خروجی در رگولاتور طراحی شده با پنج بلوک A، B، C، D و E است. هنگامی که ولتاژ تغذیه برابر $0.11 \pm 1/6$ باشد، تغییر ولتاژ خروجی برابر $\Delta V_O = 67 \text{ mV}$ است. همانطور که مشاهده می‌کنید، تثبیت ولتاژ خروجی به ازاء تغییرات منبع تغذیه در مدار طراحی شده با سه بلوک نتیجه‌های بهتری نسبت به مدار پنج بلوک دارد.

مهمترین ویژگی این رگولاتور خطی، پایداری ولتاژ در فرکانس‌های بالا است. بنابراین شبیه‌سازی رگولاتور را در فرکانس جریان خروجی $f(I_{out}) = 100 \text{ MHz}$ انجام دادیم. مشاهده شد که مقدار

$V_{out} = 1 \text{ V}$ و دامنه نوسانات در مدار طراحی شده با سه بلوک A، B و C برابر $\Delta V_O = 13 \text{ mV}$ و در مدار طراحی شده با پنج بلوک A، B، C، D و E برابر $\Delta V_O = 3 \text{ mV}$ است. در شکل (۱۱-۱۰) ولتاژ خروجی را برحسب شرایط ذکر شده، مشاهده می‌کنید. در جدول (۳) نتیجه‌های شبیه‌سازی به ازاء فرکانس‌های مختلف جریان خروجی مشاهده می‌شود.



شکل ۶. دامنه نوسانات ولتاژ خروجی رگولاتور طراحی شده با سه بلوک



شکل ۷. دامنه نوسانات ولتاژ خروجی رگولاتور طراحی شده با پنج بلوک

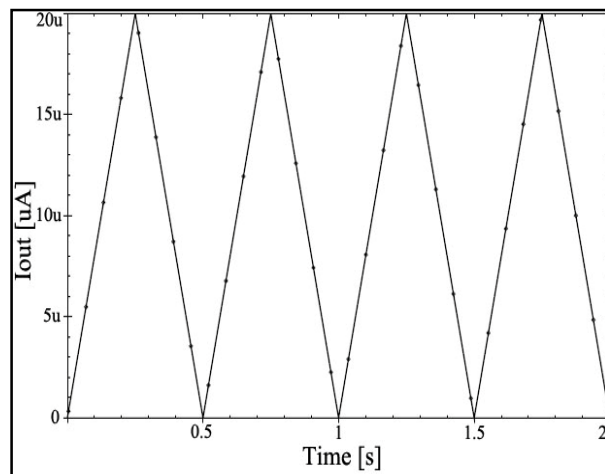
جدول ۲. مقدار مراجع ولتاژ برای رگولاتور خطی با بلوک‌های A، B، C، D و E

مقدار [V]	مراجع ولتاژ
0/185	V_{low1}
0/175	V_{low2}
0/165	V_{low3}
0/155	V_{low4}
0/145	V_{low5}
1/2	V_{high1}
1/3	V_{high2}
1/4	V_{high3}
1/5	V_{high4}
1/6	V_{high5}

۴. نتایج شبیه‌سازی

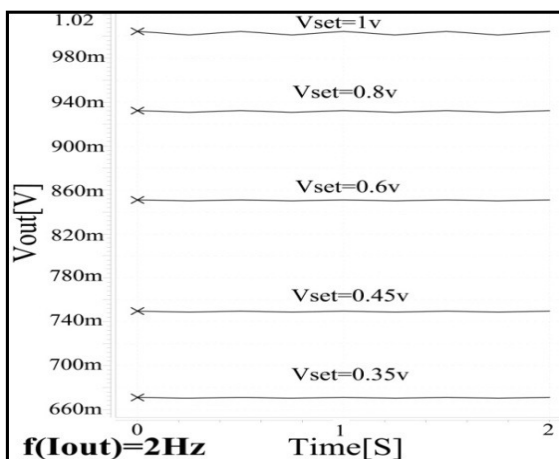
در این قسمت رگولاتور طراحی شده را توسط نرم‌افزار Star-Hspice شبیه‌سازی کردیم. در گام اول ولتاژ خروجی را در مقابل تغییرات جریان بار خروجی بررسی می‌کنیم. در این شرایط $V_{dd} = 1/6 \text{ V}$ و $V_{set} = 1 \text{ V}$ است و به این منظور یک منبع جریان مثلی به خروجی اعمال کردیم تا جریان بار مورد نظر را از رگولاتور دریافت کند. در شکل (۵) جریان بار رگولاتور را مشاهده می‌کنید. فرکانس جریان بار خروجی برابر $f(I_{out}) = 2 \text{ Hz}$ و بیشینه جریان بار خروجی برابر $I_{Omax} = 20 \mu\text{A}$ است.

شکل (۶) ولتاژ خروجی رگولاتور سه بلوک را نشان می‌دهد. مقدار $V_{out} = 1 \text{ V}$ است و دامنه نوسانات آن برابر $\Delta V_O = 3/4 \text{ mV}$ است. همچنین شکل (۷) ولتاژ خروجی رگولاتور پنج بلوک را نشان می‌دهد که مقدار $V_{out} = 1 \text{ V}$ است و دامنه نوسانات آن برابر $\Delta V_O = 1 \text{ mV}$ است، همانطور که در بخش سوم توضیح داده شد، دامنه نوسانات خروجی در مدار با پنج بلوک بهبود یافته است. نتیجه این شبیه‌سازی نشان‌دهنده این است که رگولاتور طراحی شده عملکرد مناسبی در کاربردهای کم‌توان دارد. همچنین هنگامی که تعداد بلوک‌های مدار را افزایش می‌دهیم، دامنه نوسانات خروجی کمتر می‌شود.



شکل ۵. جریان بار

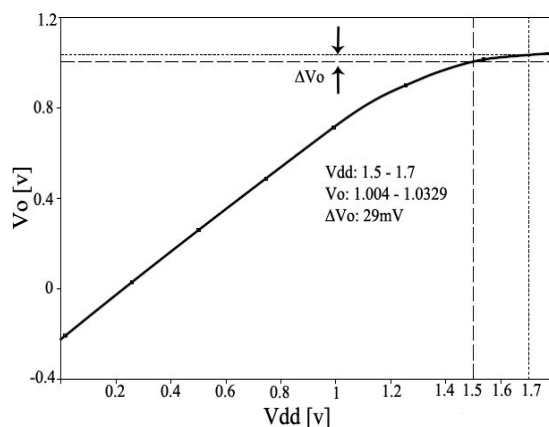
با توجه به نتیجه‌های جدول (۳)، رگولاتور طراحی شده با تکنیک FCOC در فرکانس‌های بالا تثبیت ولتاژ مناسبی دارد. به‌ویژه طراحی این رگولاتور در پهنای بلوک A, B, C, D و E تثبیت ولتاژ خروجی رگولاتور را در فرکانس‌های بالا به‌طور مطلوبی نسبت به حالت سه بلوک بهبود می‌دهد. همانطور که در بخش سوم توضیح داده شد، با تغییر V_{set} سطح ولتاژ مراجع ولتاژ و در نتیجه سطح ولتاژ خروجی نیز تغییر می‌کند. شکل (۱۲) ولتاژ خروجی را در مدار سه بلوک بر حسب تغییر V_{set} نشان می‌دهد. همچنین جدول (۴) خلاصه نتیجه‌های مدار طراحی شده را در مقایسه با مرجع [۱۲] نشان می‌دهد. با توجه به جدول (۴) دامنه نوسانات خروجی در فرکانس‌های مختلف در مدار پنج بلوک نتیجه مطلوب‌تری دارد. از طرفی دامنه نوسانات خروجی به ازاء تغییرات تغذیه در مدار سه بلوک نسبت به مرجع [۱۲] بهبود یافته است. همچنین بازده رگولاتور طراحی شده نیز مطلوب است. با توجه به نتیجه‌های فوق، استفاده این رگولاتور در کاربردهای کم‌توان و فرکانس بالا مناسب است.



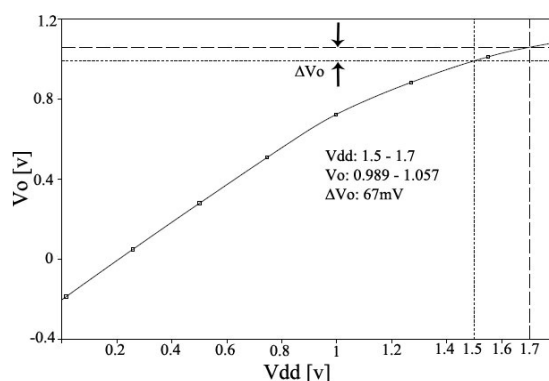
شکل ۱۲. ولتاژ خروجی رگولاتور طراحی شده با سه بلوک A, B, C و به ازاء مقادیر مختلف V_{set}

۵. نتیجه‌گیری

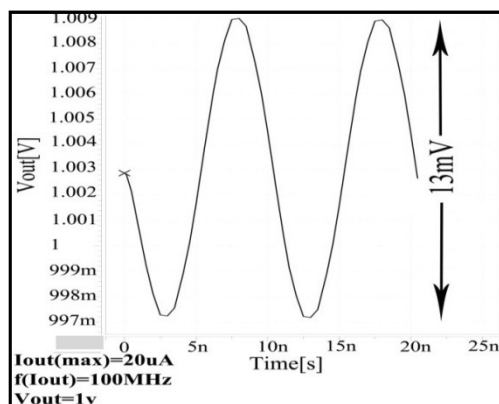
در این مقاله دو رگولاتور خطی تمام مجتمع با تکنیک FCOC در فناوری ساخت $0.13\mu\text{m}$ طراحی شده است. در مدار اول رگولاتور با سه بلوک A, B, C و در مدار دوم رگولاتور فوق با پنج بلوک A, B, C, D و E طراحی شد و مقایسه‌ای بین نتیجه‌های این دو مدار ارائه شد، از این رو جهت نشان دادن صحت عملکرد مدارات ذکر شده را توسط نرم‌افزار HSPICE شبیه‌سازی کردیم. ولتاژ خروجی رگولاتور ۱V و دامنه نوسانات ولتاژ خروجی در فرکانس‌های ۱Hz تا ۱۰۰MHz در مدار طراحی شده با سه بلوک از $3/5\text{mV}$ تا 14mV تغییر می‌کند و در مدار طراحی شده با پنج بلوک از 1mV تا $3/2\text{mV}$ تغییر می‌کند. این نتیجه‌ها، عملکرد بهتر مدار پنج بلوک را نسبت به سه بلوک نشان می‌دهد. با توجه به نتیجه‌های به‌دست آمده و تمام مجتمع بودن مدار، این رگولاتور در کاربردهای ولتاژ پایین، کم‌توان و فرکانس بالا، مانند کاربردهای پزشکی، مخابراتی و نظامی عملکرد بسیار مناسبی را دارا است.



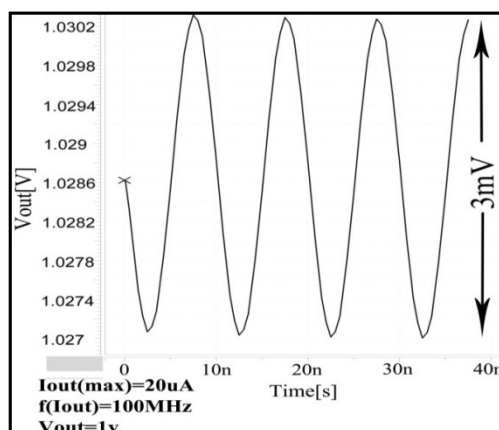
شکل ۸. ولتاژ خروجی به ازاء تغییر ولتاژ تغذیه در رگولاتور با سه بلوک



شکل ۹. ولتاژ خروجی به ازاء تغییر ولتاژ تغذیه در رگولاتور با پنج بلوک



شکل ۱۰. دامنه نوسانات ولتاژ خروجی رگولاتور با سه بلوک



شکل ۱۱. دامنه نوسانات ولتاژ خروجی رگولاتور با پنج بلوک

جدول ۳. دامنه نوسانات خروجی در فرکانس های مختلف

ولتاژ خروجی (V _{out})	۱V									
	۲۰ μA									
بیشینه جریان خروجی (I _{out})										
فرکانس جریان خروجی (f(I _{out}))	۱	۱۰ ^۱	۱۰ ^۲	۱۰ ^۳	۱۰ ^۴	۱۰ ^۵	۱۰ ^۶	۱۰ ^۷	۱۰ ^۸	Hz
دامنه نوسان خروجی (ΔV _o) (رگولاتور خطی با سه بلوک A, B و C)	۳/۵	۳/۵	۳/۵	۳/۵	۳/۵	۴	۵/۲	۱۳	۱۴	mV
دامنه نوسان خروجی (ΔV _o) (رگولاتور خطی با پنج بلوک A, B, C, D و E)	۱	۱	۱	۱/۱۲	۱/۲	۱/۲	۱/۲	۲/۶	۳/۲	mV

جدول ۴. خلاصه نتیجه شبیه سازی

مرجع [۱۲]		رگولاتور طراحی شده در سه بلوک A, B و C	رگولاتور طراحی شده در پنج بلوک A, B, C, D و E
تکنولوژی ساخت	۱/۲ μm	۰/۱۳ μm	۰/۱۳ μm
منبع تغذیه	۵ V	۱/۶ V	۱/۶ V
دامنه نوسانات خروجی f(I _{out})=۱MHz تا ۱۰۰MHz	< ۶/۸ mV	< ۱۴ mV	< ۳/۲ mV
تغییرات ولتاژ خروجی به ازاء تغییرات ولتاژ تغذیه	V _{dd} : ۴/۷ - ۵/۳ V _o : ۲/۸۵۰ - ۲/۹۵۱ ΔV _o = ۱۰۱ mV S _v = $\frac{\Delta V_o}{\Delta V_{dd}} \times 100 = 16/8\%$	V _{dd} : ۱/۵ - ۱/۷ V _o : ۱/۰۳۳ - ۱/۰۰۴ ΔV _o = ۲۹ mV S _v = $\frac{\Delta V_o}{\Delta V_{dd}} \times 100 = 14\%$	V _{dd} : ۱/۵ - ۱/۷ V _o : ۰/۹۸۹ - ۱/۰۵۷ ΔV _o = ۶۷ mV S _v = $\frac{\Delta V_o}{\Delta V_{dd}} \times 100 = 34\%$
محدوده جریان خروجی	I _{out} < ۵/۷ mA ΔV _o < ۱۵۰ mV	I _{out} < ۱ mA ΔV _o < ۸۸ mV	I _{out} < ۱ mA ΔV _o < ۴۷ mV
توان ورودی و خروجی	به ازاء I _{out} = ۵/۷ mA P _i = ۲۹/۵۳ mW P _o = ۱۷/۱ mW بازده = ۵۸٪	به ازاء I _{out} = ۱ mA P _i = ۱/۷۹۶ mW P _o = ۰/۹۷ mW بازده = ۵۴٪	به ازاء I _{out} = ۱ mA P _i = ۲/۳۷۲ mW P _o = ۰/۹۸۱ mW بازده = ۴۱٪

۶. مراجع

[8] Matinez, H.; Conesa, A. "Linear-Assisted DC-DC Converter Based on CMOS Technology."; Power Electronics Specialists Conference 2008, 3735 – 3740.

[9] Yu, Pu.; Ishida, K.; Ryu, Y.; Okuma, Y.; Po-Hung, Ch.; Watanabe, K.; Sakurai, T.; Takamiya, M. "A 1-V Input, 0.2-V to 0.47-V Output Switched-Capacitor DC-DC Converter with Pulse Density and Width Modulation (PDWM) for 57% Ripple Reduction."; IEEE Solid-State Circuits Conference 2010, 1-4.

[10] Sakiyama, S.; Kajiwar, J.; Kinoshita, M.; Satomi, K.; Ohtani, K.; Matsuzawa, A. "An On-Chip High-Efficiency and Low-Noise DC/DC Converter Using Divided Switches with Current Control Technique."; Solid-State Circuits Conference 1999, 156–157.

[11] Sunaga, K.; Endoh, T.; Sakuraba, H.; Masuoka, F. "An On-Chip 96.5% Current Efficiency CMOS Linear Regulator."; IEEE Design Automation Conference 2001, 297-301.

[12] Endoh, T.; Sunaga, K.; Sakuraba, H.; Masuoka, F. "An On-Chip 96.5% Current Efficiency CMOS Linear Regulator Using a Flexible Control Technique of Output Current."; IEEE J. Solid-State Circuits 2001, 36, 34-39.

[13] Endoh, T.; Nakamura, K.; Masuoka, F. "A New Voltage Down Converter (VDC) with Low Ratio of Consuming Current to Load Current for ULSI."; IEICE Transaction on Electronics 1997, J80-C-1, 3, 117-118.

[14] Endoh, T.; Nakamura, K.; Masuoka, F. "Evaluation of the Voltage Down Converter (VDC) with Low Ratio of Consuming Current to Load Current in DC/AC Operation Mode."; IEICE Transaction on Electronics 1998, E81-C, 6, 968-974.

[15] Endoh, T.; Nakamura, K.; Masuoka, F. "A High Performance Voltage Down Converter (VDC) Using New Flexible Control Technology of Driving Current."; IEICE Transaction on Electronics 1998, E81-C, 12, 1905-1912.

[1] Lee, S. H.; Lee, S.; Song, H.; Lee, H. S. "Wireless Sensor Network Design for Tactical Military Applications Remote Large-Scale Environments."; Military Communications Conference 2009, 1-7.

[2] Chen, C.; Lee, H.; Chen, S. L.; Huang, H. Y.; Luo, C. H. "Low-Power 2.4-GHz Transceiver in Wireless Sensor Network for Bio-Medical Applications."; Biomedical Circuits and Systems Conference 2007, 239-242.

[3] Crepaldi, P.; Pimenta, T.; Moreno, R.; Rodriguez, E. "A CMOS Linear Power Supply for a Wireless Biomedical Sensor."; Proc. IEEE Medical Measurements and Applications Conference 2010, 97-101.

[4] Lowy, M.; Chin, C. Y.; Tiemann, J. J. "Ultra-Low Power Consumption Military Communication Systems."; Military Communications Conference, 1991, 30-36

[5] Nielsen, L. S.; Niessen, C.; Sparso, J.; van Berkel, K. "Low-Power Operation Using Self-Timed Circuits and Adaptive Scaling of the Supply Voltage."; IEEE Transactions on Very Large Scale Integration (VLSI) Systems 1994, 2, 391-397.

[6] Stratakos, A. J.; Sanders, S. R.; Brodersen, R. W. "A Low-Voltage CMOS DC-DC Converter for a Portable Battery-Operated System."; IEEE Power Electronics Specialists Conference 1994, 619–626.

[7] Namgoong, W.; Yu, M.; Meng, T. "A High-Efficiency Variable-Voltage CMOS Dynamic DC-DC Switching Regulator"; IEEE Solid-State Circuits Conference 1997, 380–381.