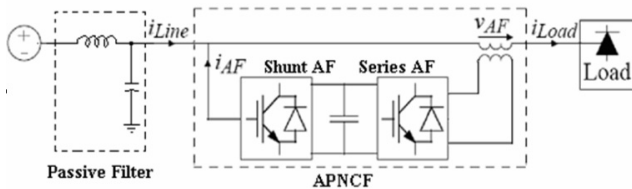
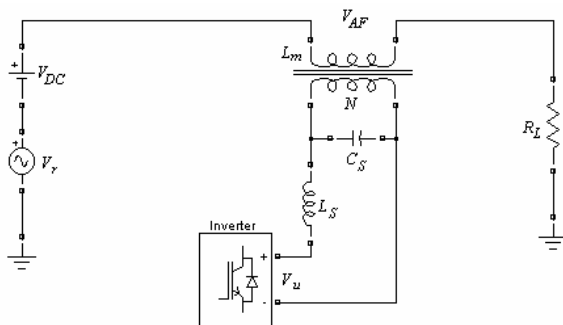


یک روش جدید برای کاهش ریپل ولتاژ DC توسط فیلتر فعال

سید محمد دهقان دهنوی، علی یزدیان ورجانی و مصطفی محمدیان



شکل ۱: ساختار فیلتر فعال حذف نویز قدرت.



شکل ۲: ساختار فیلتر فعال سری برای کاهش ریپل ولتاژ بار.

شده است. با این روش هارمونیک‌های جریان و ولتاژ توسط مبدل‌های PWM و با پاسخ دینامیکی سریع، جبران‌سازی می‌شوند. با وجود عبور جریان DC بالا از شبکه، جریان عبوری از سوئیچ‌ها، پایین و محدود به دامنه نوسانات جریان می‌باشد.

قابلیت دسترسی به میکروکنترلرها و DSP‌های ارزان قیمت، استفاده از آنها را در کنترل مبدل‌های الکترونیک قدرت افزایش داده است. این باعث پیاده‌سازی توابع کنترلی پیچیده تنها به وسیله نرم‌افزار و در نتیجه افزایش قابلیت اطمینان و کاهش قیمت شده است. در این مقاله از روش‌های کنترلر دیجیتال مدل مرجع (MRC) و کنترلر تکراری (Repetitive) جهت کنترل فیلتر فعال سری و از کنترلر Deadbeat برای کنترل فیلتر فعال موازی استفاده گردیده است.

در ادامه این مقاله، روش کاهش ریپل ولتاژ بار توسط فیلتر فعال سری و کاهش ریپل جریان منبع توسط فیلتر فعال موازی شرح داده شده است و نحوه مدل‌سازی و کنترل آنها تشریح گردیده است. سپس نتایج شبیه‌سازی برای شرایط مختلف نشان داده شده است و در نهایت نتایج آزمایشگاهی از نمونه ساخته‌شده، مورد بررسی قرار گرفته است.

۲- کاهش ریپل ولتاژ بار توسط APNCF

روش پیشنهادی، برای کاهش ریپل ولتاژ بار در شبکه DC، تزریق ولتاژ معکوس با ریپل ولتاژ، برای حذف آن می‌باشد. این عمل توسط یک فیلتر فعال سری صورت می‌گیرد که شکل ۲ ساختار آن را نمایش می‌دهد. فیلتر فعال سری مورد استفاده شامل یک اینورتر منبع ولتاژی، یک فیلتر LC و یک ترانسفورماتور با نسبت سیم‌پیچی N است. V_{DC} ولتاژ DC بدون ریپل شبکه می‌باشد و V_r نمایانگر ریپل ولتاژ می‌باشد. هدف تزریق ولتاژ V_{AF} به صورتی است که ولتاژ بار بدون ریپل و برابر با V_{DC} شود بنابراین V_{AF} باید برابر با V_r باشد.

چکیده: وجود نوسانات و ریپل ولتاژ و جریان در شبکه‌های DC باعث عملکرد نادرست سیستم‌های تغذیه‌شونده توسط این شبکه‌ها می‌شوند، بنابراین کاهش ریپل ولتاژ و جریان در شبکه‌های DC از اهمیت بالایی برخوردار است. در این مقاله یک روش نوین برای حذف ریپل ولتاژ DC در سیستم‌های توان بالا، با استفاده از فیلتر فعال حذف نویز قدرت^۱ APNCF به همراه فیلتر ایستا ارائه گردیده است. در این روش از یک سیستم ترکیبی شامل فیلتر فعال سری برای کاهش ریپل ولتاژ بار و فیلتر فعال موازی برای کاهش ریپل جریان در طرف منبع، به همراه فیلتر ایستا استفاده شده است. نتایج شبیه‌سازی و آزمایشگاهی درستی عملکرد روش پیشنهادی را در شرایط ماندگار و گذرا نشان می‌دهند.

کلیدواژه: حذف نویز فعال، ریپل ولتاژ، شبکه DC، فیلتر فعال قدرت.

۱- مقدمه

شبکه‌های DC در سیستم‌های مخابراتی و خطوط حمل و نقل برقی کاربرد دارد. وجود نوسانات ولتاژ و جریان در این خطوط باعث عملکرد نادرست دستگاه‌های الکتریکی موجود روی این شبکه‌ها می‌شود. با استفاده از فیلترهای ایستا می‌توان این نوسانات را کاهش داد ولی این فیلترها تنها بخشی از این نوسانات را کاهش می‌دهند و دارای پاسخ دینامیکی کند و حجم و قیمت زیاد هستند.

در سال‌های اخیر از فیلترهای فعال برای حذف نوسانات جریان و ولتاژ در سیستم‌های DC استفاده شده است. در سیستم‌های HVDC برای حذف هارمونیک‌های ولتاژ و جریان تولیدی توسط مبدل‌های AC-DC، فیلتر فعال به کار رفته است [۱] تا [۳]. همچنین در منابع تغذیه مغناطیسی^۲ که برای تغذیه بارهای با خاصیت سلفی زیاد مانند شتاب‌دهنده‌های یونی به کار می‌روند برای کاهش ریپل جریان، از فیلتر فعال استفاده گردیده است [۴] تا [۶]. مزیت فیلترهای فعال، پاسخ دینامیکی سریع، قابلیت حذف رنج وسیعی از هارمونیک‌های ولتاژ و جریان، و حجم و قیمت کمتر نسبت به فیلترهای ایستا می‌باشد.

در این مقاله یک روش جدید برای حذف ریپل ولتاژ DC در سیستم‌های توان بالا، با استفاده از فیلتر فعال حذف نویز قدرت ارائه گردیده است که شکل ۱ ساختار کلی آن را نمایش می‌دهد. در این روش از فیلترهای فعال سری و موازی به همراه فیلتر ایستا جهت حذف نوسانات ولتاژ و جریان به طور هم‌زمان در سیستم‌های توان بالا استفاده

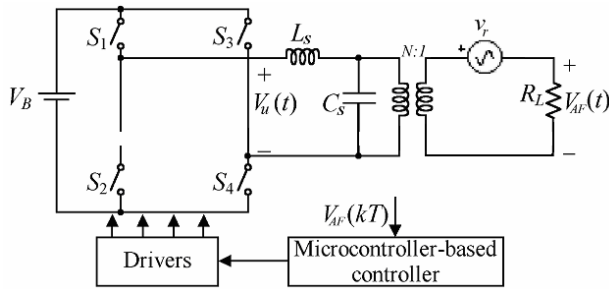
این مقاله در تاریخ ۲۱ آذر ماه ۱۳۸۴ دریافت و در تاریخ ۳۱ اردیبهشت ماه ۱۳۸۶ بازنگری شد. این تحقیق توسط مرکز تحقیقات مخابرات ایران طی قرارداد ۵۰۰۳۶۷۸/۵۰ پشتیبانی مالی شده است.

سید محمد دهقان دهنوی، بخش مهندسی برق، دانشکده فنی و مهندسی، دانشگاه تربیت مدرس، تهران (email: dehghansm@modares.ac.ir).

علی یزدیان ورجانی، بخش مهندسی برق، دانشکده فنی و مهندسی، دانشگاه تربیت مدرس، تهران (email: yazdian@modares.ac.ir).

مصطفی محمدیان، بخش مهندسی برق، دانشکده فنی و مهندسی، دانشگاه تربیت مدرس، تهران (email: mohamadian@modares.ac.ir).

1. Active Power Noise Cancellation Filter
2. Magnet Power Supply



شکل ۵: مدار معادل AC فیلتر فعال سری.

$$Z_m(s) = \frac{L_S S / N^2}{L_S C_S S^2 + 1} + r \quad (5)$$

که V_u ولتاژ خروجی اینورتر و f_{min} پایین‌ترین فرکانس مربوط به ریبیل ولتاژ می‌باشد. مدل AC فیلتر فعال سری به صورت شکل ۴ قابل تعریف است. مشاهده می‌شود ولتاژ ثانویه ترانسفورماتور علاوه بر ولتاژ V_u به ولتاژ ریبیل شبکه (V_r) نیز وابسته می‌باشد. البته با توجه به اینکه $Z_m \ll R_L$ می‌باشد، V_r تأثیر چندانی روی V_{AF} ندارد و می‌توان آن را از مدل حذف نمود.

۳-۲ مدل‌سازی فیلتر فعال سری با در نظر گرفتن اینورتر

با توجه به استفاده از کنترل دیجیتال، باید مدل گسسته فیلتر فعال سری را با توجه به مدل اینورتر به دست آورد. شکل ۵ مدار معادل AC فیلتر فعال و شبکه DC را نمایش می‌دهد.

معادلات حالت پیوسته فیلتر فعال سری برابر است با

$$\begin{aligned} \dot{x}_c(t) &= Ax_c(t) + BV_u(t) \\ y(t) &= Cx_c(t) + DV_u(t) \end{aligned} \quad (6)$$

که

$$\begin{aligned} x_c(t) &= \begin{bmatrix} v_c(t) \\ v_c(t) \end{bmatrix} \\ A &= \begin{bmatrix} \cdot & \cdot \\ -\omega_p^2 & -2\zeta_p \omega_p \end{bmatrix}, \quad B = \begin{bmatrix} \cdot \\ \omega_p^2 \end{bmatrix} \\ C &= [1/N \quad \cdot], \quad D = [0 \quad \cdot] \end{aligned} \quad (7)$$

که ω_p و ζ_p به ترتیب فرکانس طبیعی و ضریب میرایی هستند

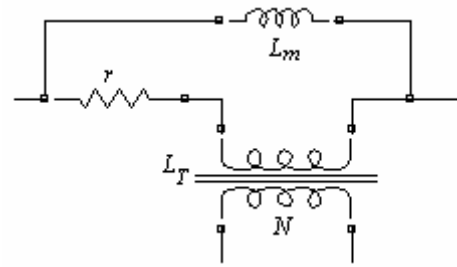
$$\omega_p = \frac{1}{\sqrt{L_S C_S}} \quad (8)$$

$$\zeta_p = \frac{1}{2N^2 R_L} \sqrt{\frac{L_S}{C_S}} \quad (9)$$

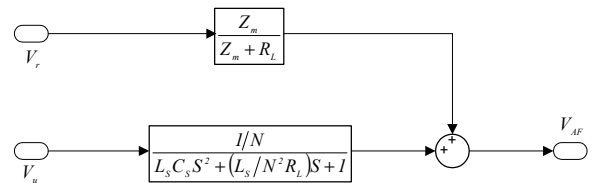
در (۶)، V_u می‌تواند سه مقدار V_B ، $-V_B$ و 0 را داشته باشد. اگر از روش مدولاسیون پهنای پالس سینوسی (SPWM) برای سوئیچینگ اینورتر استفاده شود، در هر پریود نمونه‌برداری T با قطع و وصل سوئیچ‌ها، مقدار V_u مقدار V_B یا $-V_B$ را در مدت $\Delta T(k)$ به صورت شکل ۶ در دو فاصله زمانی مساوی خواهد داشت.

معادلات حالت به صورت گسسته برابر خواهد بود با

$$\begin{aligned} X(k+1) &= e^{AT} X(k) + \int_{(T-\Delta T)/\tau}^{(T+\Delta T)/\tau} e^{A(T-\tau)} B V_B d\tau \\ &+ \int_{(\tau T-\Delta T)/\tau}^{(\tau T+\Delta T)/\tau} e^{A(T-\tau)} B V_B d\tau \end{aligned} \quad (10)$$



شکل ۳: سلف DC موازی با ترانسفورمر و مقاومت سری r.



شکل ۴: مدل AC فیلتر فعال سری.

برای جبران‌سازی مؤلفه‌های ناخواسته ولتاژ بار، ابتدا از ولتاژ طرف منبع نمونه‌برداری شده و با عبور از یک فیلتر بالاگذر، ولتاژ مرجع برای تزریق به شبکه DC توسط ترانسفورماتور خاص به دست می‌آید. یک کنترل دیجیتال با قابلیت بالا برای تولید دقیق این ولتاژ مرجع نیاز می‌باشد. در این مقاله از دو کنترلر دیجیتال مدل مرجع و تکراری برای این منظور استفاده شده است.

۱-۲ ساختار ترانسفورمر

سیم‌پیچ ثانویه ترانسفورماتور به صورت سری به باس ولتاژ DC متصل شده است و چه فیلتر فعال کار کند و چه کار نکند جریان بار همواره از ترانسفورماتور عبور می‌کند بنابراین جریان اصلی بار (جریان DC) باعث بایاس DC هسته ترانسفورماتور و حتی اشباع آن می‌شود [۶]. برای کاهش بایاس مغناطیسی، می‌توان از یک سلف به صورت موازی با ترانسفورمر استفاده کرد (شکل ۳). در این روش سلف به صورت فاصله هوایی‌دار طراحی می‌شود و جریان DC از آن عبور می‌کند و ترانسفورمر برای تزریق ولتاژ پیاده‌سازی می‌گردد. برای اینکه جریان DC از ترانسفورمر عبور نکند باید مقاومت اهمی ترانسفورمر از مقاومت اهمی سلف، خیلی بزرگتر باشد که برای اطمینان از عملکرد درست، یک مقاومت کوچک r ، به صورت سری با ترانسفورمر قرار گرفته است.

۲-۲ مدل‌سازی فیلتر فعال سری

با صرف نظر از اندوکتانس نشتی ترانسفورمر و با فرض کوچک بودن مقاومت سری r و سلف‌های L_m و L_s

$$r \ll (L_m 2\pi f_{min} \parallel R_L) \quad (1)$$

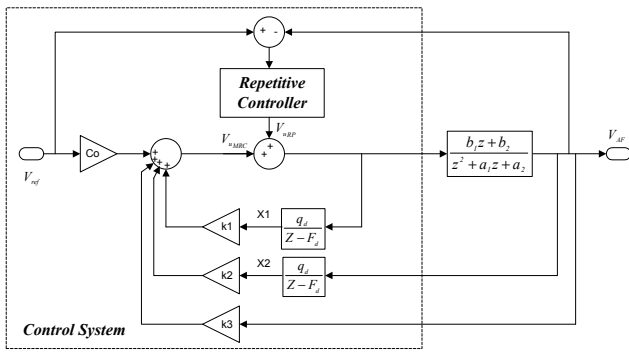
$$L_m \ll L_T \quad (2)$$

$$L_S \ll N^2 L_m \quad (3)$$

و با توجه به شکل‌های ۲ و ۳ تابع تبدیل ولتاژ ثانویه ترانس نسبت به ولتاژ اینورتر برابر خواهد بود با

$$\begin{aligned} V_{AF}(s) &= \frac{1/N}{L_S C_S S^2 + (L_S / N^2 R_L) S + 1} V_u(s) \\ &+ \frac{Z_m}{Z_m + R_L} V_r(s) \end{aligned} \quad (4)$$

که



شکل ۷: سیستم کنترلی فیلتر فعال سری.

$$V_u(n) = V_{uMRC}(n) + V_{uRP}(n) \quad (20)$$

که V_{uMRC} خروجی کنترلر مرجع و V_{uRP} خروجی کنترلر تکراری می‌باشد. هدف از کنترلر مدل مرجع، اصلاح ساختار سیستم است به طوری که تابع تبدیل سیستم حلقه بسته برابر با تابع تبدیل مدل مرجع (یک تابع تبدیل دلخواه) گردد [۷]. این مدل مرجع می‌تواند به گونه‌ای انتخاب شود که باعث بهبود پاسخ دینامیکی یا افزایش پایداری سیستم حلقه بسته گردد. تابع تبدیل مدل مرجع مورد استفاده در اینجا برابر است با

$$W_m(s) = \frac{W_{Zm}(s)}{W_{Rm}(s)} = \frac{\omega_m^r}{S^r + 2\zeta_m \omega_m S + \omega_m^2} \quad (21)$$

ω_m و ζ_m فرکانس طبیعی و ضریب میرایی مدل مرجع می‌باشند. تابع تبدیل گسسته مدل مرجع با استفاده از روش ZOH^1 قابل محاسبه است [۸]

$$W_m(z) = \frac{c_r z + c_r}{z^r + d_r z + d_r} \quad (22)$$

با توجه به شکل ۷، بر اساس کنترلر مدل مرجع داریم [۹]

$$V_{uMRC}(n) = K^T X(n) + c_o V_{ref}(n) \quad (23)$$

که V_{ref} ولتاژ مرجع می‌باشد که با عبور ولتاژ طرف منبع از فیلتر بالاگذر تولید شده است. C_o پارامتر کنترل مستقیم و $K^T = [k_x \ k_v \ k_r]$ بردار پارامترهای کنترل و X بردار متغیرهای حالت هستند

$$X^T = [x_x \ x_v \ V_{AF}] \quad (24)$$

که x_x و x_v متغیرهای کمکی می‌باشند و طبق روابط زیر بدست می‌آیند

$$x_x(n+1) = F_d x_x(n) + q_d V_u(n) \quad (25)$$

$$x_v(n+1) = F_d x_v(n) + q_d V_{AF}(n) \quad (26)$$

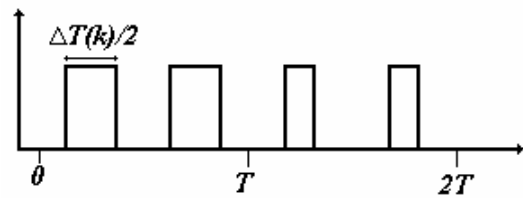
که F_d و q_d یک جفت کنترل‌پذیر می‌باشند

$$(Z - F_d)^{-1} q_d = \frac{\alpha(Z)}{\Lambda(Z)} \quad (27)$$

$$\alpha(z) = [Z^{m-r}, Z^{m-1}, \dots, Z, 1]^T \quad m \geq 2 \quad (28)$$

$$\Lambda(s) = \Lambda_o(s) W_{Zm}(z) = Z^{m-1} + \lambda_{m-r} Z^{m-r} + \dots + \lambda_1 Z + \lambda_0 \quad (29)$$

m مرتبه سیستمی است که باید کنترل شود. در مدل فیلتر فعال سری مورد استفاده، $m = 2$ است بنابراین با توجه به (۲۷) داریم



شکل ۶: الگوی PWM سینوسی.

اگر فرکانس سوئیچینگ n_p برابر فرکانس نمونه‌برداری باشد (SMPWM)، معادلات حالت برابر است با

$$X(k+1) = e^{AT} X(k) + \int_{(T-\Delta T(k))/\tau_{n_p}}^{(T+\Delta T(k))/\tau_{n_p}} e^{A(T-\tau)} B V_B d\tau + \int_{T/\tau_{n_p} + (T-\Delta T(k))/\tau_{n_p}}^{T/\tau_{n_p} + (T+\Delta T(k))/\tau_{n_p}} e^{A(T-\tau)} B V_B d\tau + \dots + \int_{(\tau_{n_p}-1)T/\tau_{n_p} + (T-\Delta T(k))/\tau_{n_p}}^{(\tau_{n_p}-1)T/\tau_{n_p} + (T+\Delta T(k))/\tau_{n_p}} e^{A(T-\tau)} B V_B d\tau \quad (11)$$

که با صرف نظر از ترم‌های بالاتر از ΔT^r ، در بسط سری توان رابطه فوق به صورت زیر ساده می‌گردد

$$X(k+1) = e^{AT} X(k) + \frac{1}{\tau_{n_p}} \left(\sum_{i=0}^{\tau_{n_p}-1} e^{\frac{\tau_{n_p}-1-i}{\tau_{n_p}} AT} \right) B V_B \Delta T(k) \quad (12)$$

$$X(k+1) = \begin{bmatrix} g_{11} & g_{1r} \\ g_{r1} & g_{rr} \end{bmatrix} X(k) + \begin{bmatrix} h_1 \\ h_r \end{bmatrix} \Delta T(k) \quad (13)$$

$$\begin{bmatrix} g_{11} & g_{1r} \\ g_{r1} & g_{rr} \end{bmatrix} = e^{AT}$$

$$\begin{bmatrix} h_1 \\ h_r \end{bmatrix} = \frac{1}{\tau_{n_p}} \left(\sum_{i=0}^{\tau_{n_p}-1} e^{\frac{\tau_{n_p}-1-i}{\tau_{n_p}} AT} \right) B V_B$$

در این صورت تابع تبدیل گسسته برای خروجی فیلتر فعال سری برابر است با

$$V_{AF}(z) = \frac{b_r z + b_r}{z^r + a_r z + a_r} V_u(z) \quad (14)$$

در رابطه فوق

$$V_u(k) = \frac{\Delta T(k)}{T} \quad (15)$$

$$b_1 = \frac{h_1 T}{N} \quad (16)$$

$$b_r = \frac{(h_r g_{rr} - h_1 g_{rr}) T}{N} \quad (17)$$

$$a_1 = -(g_{11} + g_{rr}) \quad (18)$$

$$a_r = g_{11} g_{rr} - g_{1r} g_{r1} \quad (19)$$

رابطه (۱۴) نمایانگر تابع تبدیل گسسته فیلتر فعال سری است که در طراحی کنترلر دیجیتال مورد استفاده قرار خواهد گرفت.

۲-۴ کنترل ولتاژ APNCF

شکل ۷ سیستم کنترلی فیلتر فعال سری را نشان می‌دهد که شامل دو کنترلر مدل مرجع و کنترلر تکراری می‌باشد. ولتاژ اعمالی به اینورتر PWM برابر است با

سیستم کنترل مدل مرجع پاسخ دینامیکی و حاشیه پایداری مطلوبی دارد ولی در مقابل بارهای غیر خطی متناوب THD^۲ بالایی از خود نشان می‌دهد. به همین دلیل یک کنترلر تکراری به سیستم کنترل اضافه شده است. رابطه کنترلر تکراری به صورت زیر تعریف می‌شود [۱۱]

$$V_{urp} = c_r e_r(n+1-l) + Q_r V_{urp}(n-l) \quad (38)$$

$$e_r(n) = V_{ref}(n) - V_{AF}(n) \quad (39)$$

که c_r بهره کنترلر تکراری و l تعداد نمونه در یک پریود از مؤلفه اصلی سیگنال مرجع می‌باشد. Q_r نیز یک مقدار ثابت خیلی نزدیک به یک است.

۳- کاهش ریپل جریان منبع توسط APNCF

چنانچه بار شبکه، تزریق‌کننده جریان هارمونیک باشد این جریان در طرف منبع با عبور از مقاومت باس بار، می‌تواند باعث تولید ریپل ولتاژ شود. بنابراین باید ریپل جریان طرف منبع را حذف یا کاهش داد. برای این موضوع روش تزریق جریان معکوس ریپل، توسط فیلتر فعال موازی نشان داده شده در شکل ۸، پیشنهاد می‌گردد. در این شکل V_{DC} ، V_{line} و V_r به ترتیب ولتاژ باس بار، مؤلفه DC ولتاژ و مؤلفه ریپل ولتاژ می‌باشند. جهت کاهش نوسانات جریان طرف منبع، از جریان طرف بار نمونه‌برداری شده و با عبور آن از یک فیلتر بالاگذر جریان مرجع برای تزریق به شبکه به دست می‌آید. روش کنترلی پیشنهادی برای کنترل جریان اینورتر استفاده از کنترل Deadbeat می‌باشد.

۳-۱ مدل‌سازی فیلتر فعال موازی

در این فیلتر، جریان اینورتر به صورت زیر محاسبه می‌گردد

$$i_{af}(s) = \frac{V_{line}(s) - V_{av}(s)}{L_a s + 1/C_a s} \quad (40)$$

که V_{line} ولتاژ باس DC شبکه، V_{av} ولتاژ خروجی اینورتر و L_a ، سلف هموارکننده می‌باشند. خازن C_a برای جلوگیری از عبور جریان DC از اینورتر استفاده شده است و مقدار ظرفیت آن باید به گونه‌ای انتخاب شود که در فرکانس ریپل، امپدانس حاصل از آن در مقایسه با امپدانس حاصل از L_a ناچیز باشد.

$$L_a s \gg \frac{1}{C_a s} \quad (41)$$

$$C_a \gg \frac{1}{L_a (\pi f_{min})^2} \quad (42)$$

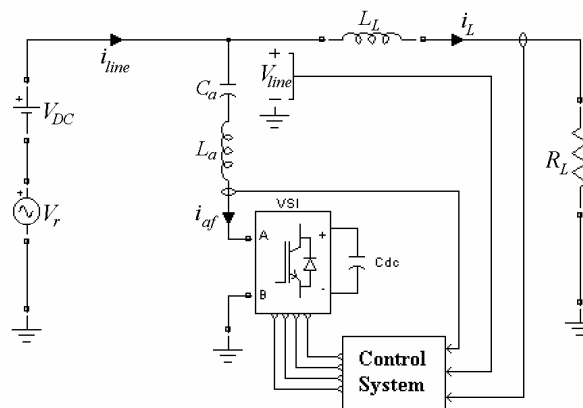
که f_{min} پایین‌ترین فرکانس مربوط به ریپل ولتاژ یا جریان می‌باشد. با توجه با فرضیات فوق، (۴۰) به صورت زیر ساده می‌گردد

$$i_{af}(s) = \frac{V_r(s) - V_{av}(s)}{L_a s} \quad (43)$$

V_r ریپل ولتاژ باس DC می‌باشد که با عبور ولتاژ باس DC از یک فیلتر بالاگذر قابل محاسبه است

$$V_r(s) = V_{line}(s) - V_{DC}(s) \quad (44)$$

که V_{DC} مؤلفه DC ولتاژ است. معادله (۴۳) در حوزه زمان گسسته به صورت زیر تبدیل می‌شود [۹]



شکل ۸: ساختار فیلتر فعال موازی برای کاهش ریپل جریان منبع.

$$(z - F_d)^{-1} q_d = \frac{1}{z + \lambda_o} \quad (30)$$

$$F_d = e^{-\lambda_o T} \quad (31)$$

$$q_d = (1 - e^{-\lambda_o T}) \frac{1}{\lambda_o} \quad (32)$$

تابع تبدیل سیستم حلقه بسته شامل مدل فیلتر فعال سری و کنترلر مدل مرجع به صورت زیر می‌باشد

$$G_{MRC}(z) = \frac{c_o (z - F_d)(b_1 z + b_r)}{Gr} \quad (33)$$

$$Gr = (z^2 + a_1 z + a_r)(z - F_d - k_r q_d) - (k_r (z - F_d) + k_r q_d)(b_1 z + b_r)$$

پارامترهای $[k_r, k_r, k_r]$ باید طوری انتخاب شوند که با حذف بعضی از صفر و قطب‌های تابع تبدیل سیستم حلقه بسته، این تابع تبدیل برابر با تابع تبدیل مدل مرجع گردد.

با توجه به اینکه ممکن است نتوان بردار K را به گونه‌ای محاسبه کرد که تابع تبدیل سیستم حلقه بسته، کاملاً برابر با تابع تبدیل مدل مرجع گردد، از یک الگوریتم تطبیقی برای محاسبه و انتخاب بهینه این پارامترها استفاده می‌شود [۱۰].

$$e(n) = V_{AFm}(n) - V_{AF}(n) \quad (34)$$

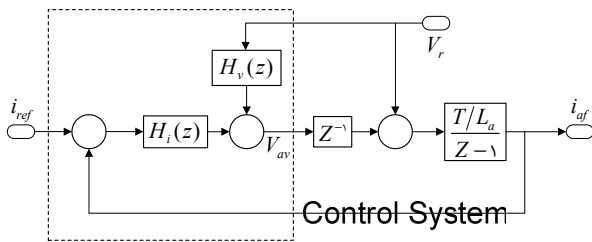
که V_{AFm} خروجی تابع مدل مرجع و e مقدار خطا می‌باشد. بنابراین بردار K برابر است با

$$K(n+1) = K(n) - \mu \nabla_a (E[e(n)^2]) \quad (35)$$

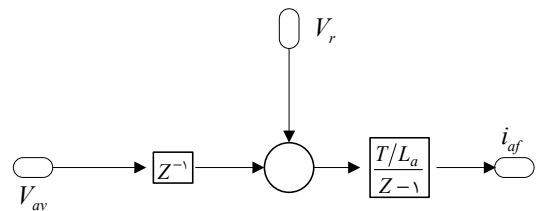
که $E[e(n)^2]$ مقدار متوسط مربع سیگنال خطا و ∇_a نماینگر گرادین و μ اندازه پله^۱ می‌باشد. با استفاده از روش حداقل مربعات خطا (LMS)، رابطه فوق به صورت زیر ساده می‌گردد [۷]

$$K(n+1) = K(n) - \mu e(n) \frac{\partial e(n)}{\partial K} \quad (36)$$

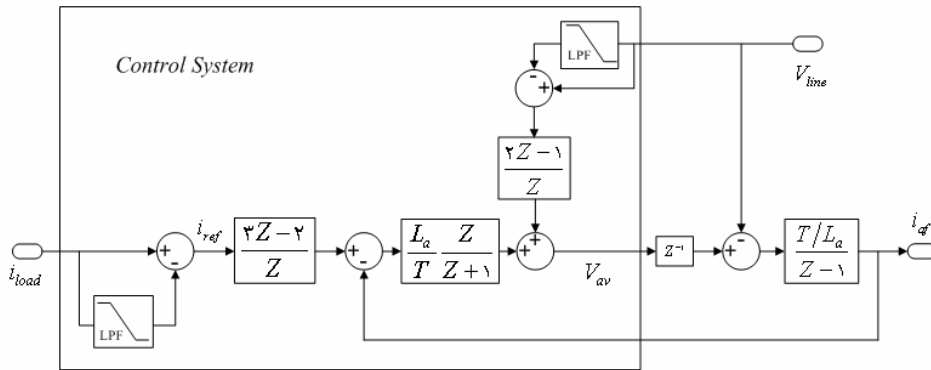
$$K(n+1) = K(n) - \mu e(n) \begin{bmatrix} 1 & a_1 & a_r \\ \cdot & b_1 & b_r \\ -b_1 & b_1 F_d - b_r & b_r F_d \end{bmatrix} \begin{bmatrix} V_{AF}(n-1) \\ V_{AF}(n-2) \\ V_{AF}(n-3) \end{bmatrix} \quad (37)$$



شکل ۱۰: سیستم کنترل جریان APNCF.



شکل ۹: مدل گسسته فیلتر فعال موازی.



شکل ۱۱: سیستم کنترل جریان فیلتر فعال موازی.

بنابراین تابع تبدیل H_v برابر است با

$$H_v(z) = \frac{2Z-1}{Z} \quad (50)$$

برای پیاده‌سازی H_i می‌توان به جای آنکه جریان اینورتر را ضریب یک از جریان مرجع قرار داد از رابطه زیر استفاده کرد [۱۳]

$$\frac{i_{af}(z)}{i_{ref}(z)} = \frac{1}{Z^2} \quad (51)$$

بنابراین تابع تبدیل H_i برابر است با

$$H_i(z) = \frac{(L_a/T)Z}{Z+1} \quad (52)$$

قراردادن تابع تبدیل حلقه بسته برابر با Z^{-2} باعث می‌شود تا جریان اینورتر با تأخیر زمانی برابر با $2T$ ، جریان مرجع را دنبال کند

$$i_{af}(n) = i_{ref}(n-2) \quad (53)$$

برای رفع این مشکل می‌توان جریان مرجع را با استفاده از تقریب پیش‌بینی کرد

$$\begin{aligned} i_{ref}(n+2) &= 2i_{ref}(n+1) - i_{ref}(n) \\ &= 3i_{ref}(n) - 2i_{ref}(n-1) \end{aligned} \quad (54)$$

بنابراین جریان مرجع را باید در تابع تبدیل زیر ضرب کرد

$$H_r(z) = \frac{3Z-2}{Z} \quad (55)$$

شکل ۱۱ بلوک دیاگرام کلی سیستم کنترل جریان را نمایش می‌دهد.

۴- شبیه‌سازی

روش پیشنهادی در این مقاله، به وسیله نرم‌افزار MATLAB و Simulink [۱۴] شبیه‌سازی شده است. برای کاهش ریبیل ولتاژ طرف بار از فیلتر فعال سری و برای کاهش ریبیل جریان طرف منبع از فیلتر فعال موازی استفاده شده است. شکل ۱۲ مدل شبیه‌سازی شده را نمایش

$$i_{af}(n+1) = \frac{T}{L_a}(V_{av}(n) - V_r(n)) + i_{af}(n) \quad (45)$$

که T ، پریود نمونه‌برداری می‌باشد. با توجه به تأخیر زمان محاسبات، تابع Z^{-1} به مدل اضافه می‌شود [۱۲] و مدل گسسته سیستم به صورت شکل ۹ تبدیل می‌گردد.

۳-۲ کنترل جریان APNCF

شکل ۱۰ بلوک دیاگرام فیلتر فعال موازی به همراه مدل سیستم کنترل را نمایش می‌دهد. هدف محاسبه توابع تبدیل H_v و H_i می‌باشد به طوری که جریان اینورتر، جریان مرجع را دنبال کند. تابع تبدیل سیستم حلقه بسته شامل فیلتر فعال موازی و سیستم کنترل جریان، برابر است با

$$i_{af} = \frac{(T/L_a)H_i(z)}{Z^2 - Z + (T/L_a)H_i(z)} i_{ref}(z) - \frac{(T/L_a)(H_v(z) - Z)}{Z^2 - Z + (T/L_a)H_i(z)} V_r(z) \quad (46)$$

در شرایط ایده‌آل، جریان اینورتر به V_r وابستگی ندارد و تنها ضریبی از جریان مرجع باشد. بنابراین با توجه به رابطه فوق داریم

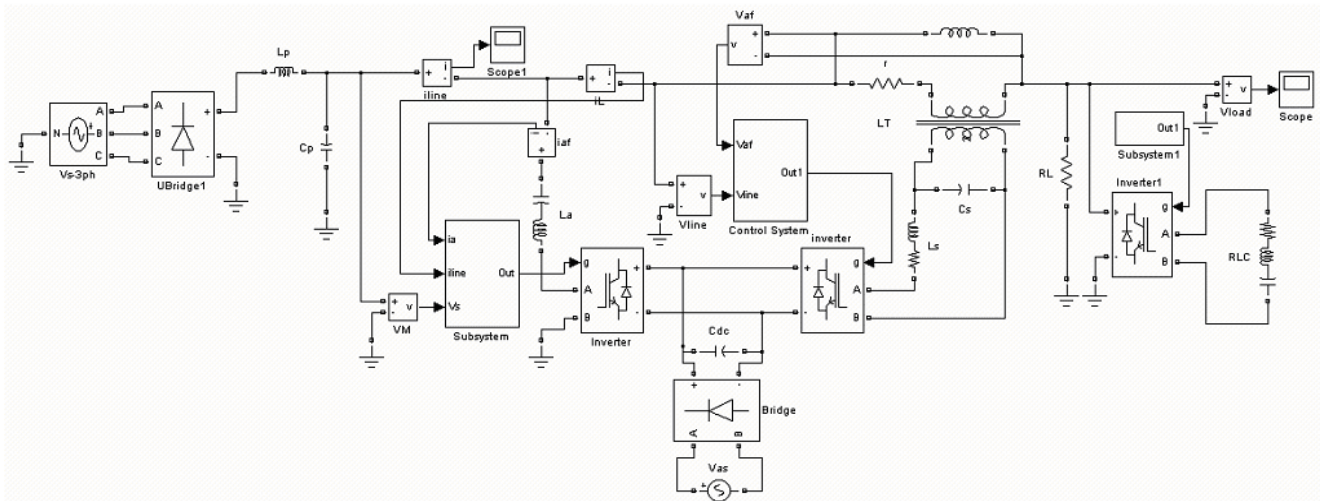
$$H_{i_{ideal}}(z) = (L_a/T)(Z^2 - Z) \quad (47)$$

$$H_{v_{ideal}}(z) = Z \quad (48)$$

پیاده‌سازی توابع کنترلی فوق، با توجه به اینکه درجه صورت از مخرج بزرگتر است غیرممکن می‌باشد بنابراین این توابع برای پیاده‌سازی باید اصلاح و تقریب گردند.

برای پیاده‌سازی $H_{v_{ideal}}$ ، باید مقدار V_r در زمان نمونه‌برداری بعدی در دسترس باشد که این امر امکان ندارد. به همین دلیل از یک تقریب استفاده می‌شود [۱۳]

$$V_r(n+1) \approx 2V_r(n) - V_r(n-1) \quad (49)$$



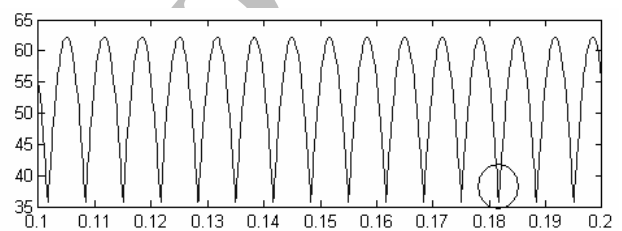
شکل ۱۲: مدل شبیه‌سازی در Simulink.

جدول ۱: پارامترهای شبیه‌سازی فیلتر فعال حذف نویز قدرت.

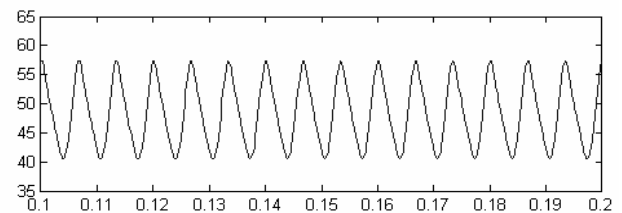
مقدار	المان
۱ mH	L_s
۲۵ uF	C_s
۱۰۲ ohm	R_L
۶۳ V	V_s
۱۰۰۵۰ Hz	F_s
-۱۳/۷۵	K_v
۱۴/۳۲	K_r
۰	K_f
۰/۰۰۸۵	Q_d
۰/۷۱۸۹	F_d
۱	C_o
۰/۱	C_r
۱ mH	L_p
۲۰۰۰ uF	C_p
۱۰۰۰ uF	C_{dc}
۵۱ mH	L_a
۵۰۰۰ uF	C_a
۰ - ۰/۵ S	t

شبیه‌سازی به مدت ۲۵ سیکل شبکه AC تغذیه‌کننده شبکه DC صورت گرفته است. در زمان $t = ۰/۲$ ثانیه فیلتر سری و در زمان $t = ۰/۳۵$ ثانیه فیلتر موازی وارد مدار شده است. شکل ۱۵ ولتاژ بار را نمایش می‌دهد و شکل‌های ۱۶ و ۱۷ به ترتیب طیف فرکانسی ولتاژ بار قبل و بعد از ورود فیلتر سری را به نمایش گذاشته‌اند. مشاهده می‌گردد که ضریب ریبیل از حدود ۱۹ درصد به ۰/۷۵ درصد کاهش یافته است.

شکل ۱۸ جریان منبع را نمایش می‌دهد. ملاحظه می‌گردد که با ورود فیلتر فعال سری، با کاهش ریبیل ولتاژ بخش کمی از ریبیل جریان کاهش یافته است، چرا که بخش عمده ریبیل جریان به دلیل بار تولیدکننده هارمونیک (اینورتر با بار سلفی) می‌باشد که با ورود فیلتر موازی این ریبیل به شدت کاهش یافته است. شکل‌های ۱۹ و ۲۰ به ترتیب طیف فرکانسی جریان منبع قبل و بعد از ورود فیلتر موازی را به نمایش گذاشته‌اند. مشاهده می‌گردد که ضریب ریبیل از حدود ۳۲ درصد به ۳/۱ درصد کاهش یافته است.



شکل ۱۳: ولتاژ خروجی بدون فیلتر پسیو.



شکل ۱۴: ولتاژ خروجی با فیلتر پسیو.

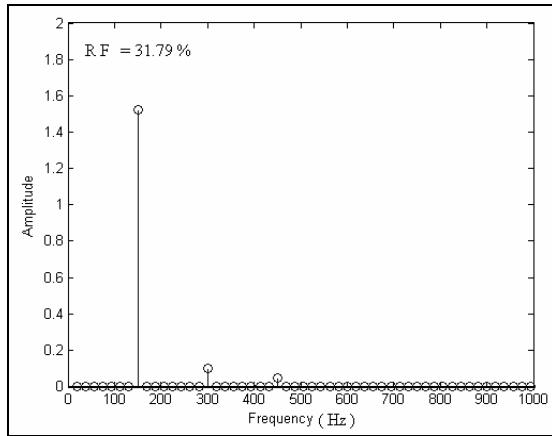
می‌دهد. با توجه به سطح ولتاژ ۴۸ ولت مورد استفاده در سیستم‌های مخابراتی از یک منبع سه‌فاز و یکسوساز سه‌فاز برای تولید ولتاژ ۴۸ ولت DC استفاده شده است. برای اینکه ریبیل ولتاژ دارای دامنه قابل توجهی باشد از یکسوساز نیم‌موج استفاده شده است. بار شامل یک بار اهمی به همراه یک اینورتر با بار RLC برای ایجاد جریان هارمونیک می‌باشد. جدول ۱ پارامترهای شبیه‌سازی را نمایش می‌دهد.

برای اندازه‌گیری میزان نوسانات و مقایسه نتایج شبیه‌سازی‌ها، از معیار اندازه‌گیری ضریب ریبیل^۱ استفاده شده است [۱۵]

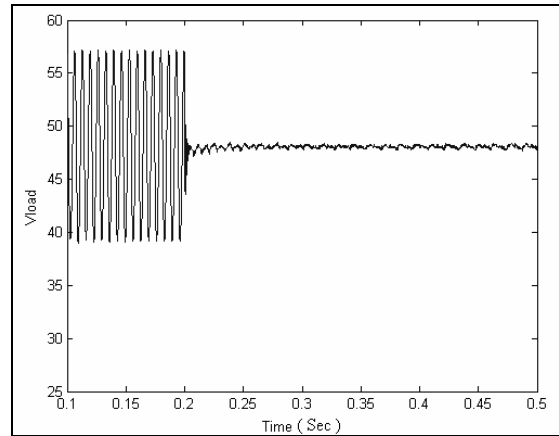
$$RF = \frac{V_{AC}}{V_{DC}} = \frac{\sqrt{\sum_{i=1}^n V_i^2}}{V_{DC}} \times 100\% \quad (56)$$

در اینجا V_{AC} پیک ولتاژ ریبیل در نظر گرفته شده است. در مدار شبیه‌سازی‌شده، از فیلتر پسیو تنها برای حذف بخش کوچکی از ریبیل استفاده شده است. شکل‌های ۱۳ و ۱۴ شبیه‌سازی ولتاژ خروجی بدون و با فیلتر پسیو را نشان می‌دهد. همان‌طور که مشاهده می‌شود فیلتر پسیو علاوه بر کاهش دامنه ریبیل ولتاژ، تغییرات تیز ولتاژ را نیز حذف کرده است.

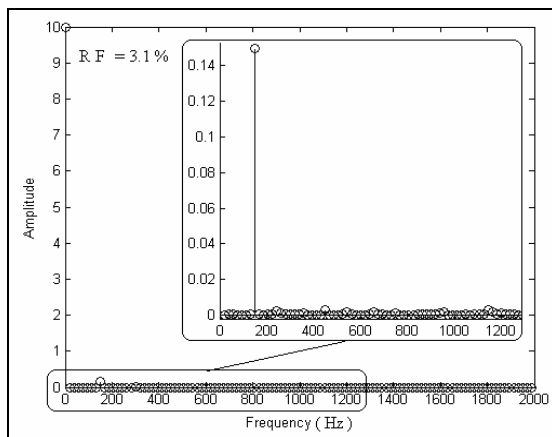
1. Ripple Factor



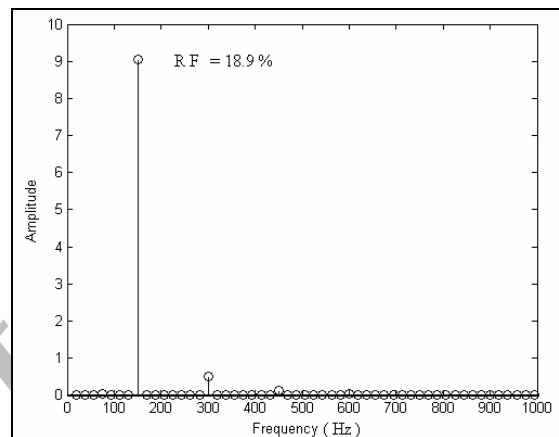
شکل ۱۹: طیف فرکانسی جریان منبع (قبل از ورود فیلتر فعال موازی).



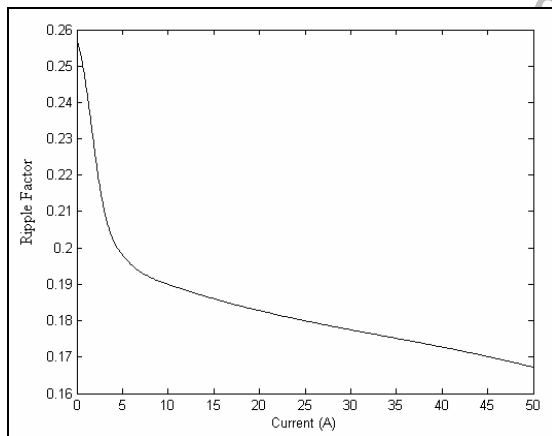
شکل ۱۵: ولتاژ بار (کاهش ریبیل یافته توسط فیلتر حذف نویز قدرت).



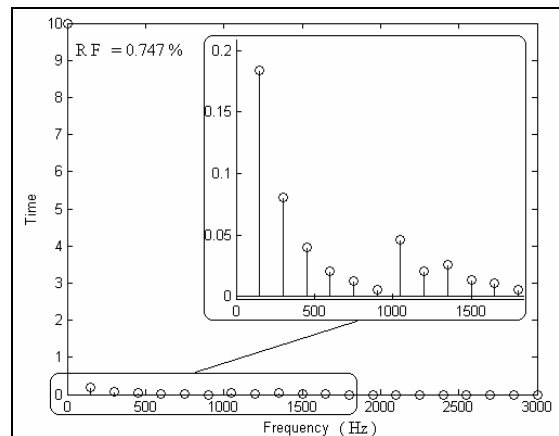
شکل ۲۰: طیف فرکانسی جریان منبع (بعد از ورود فیلتر فعال موازی).



شکل ۱۶: طیف فرکانسی ولتاژ بار (قبل از ورود فیلتر فعال سری).



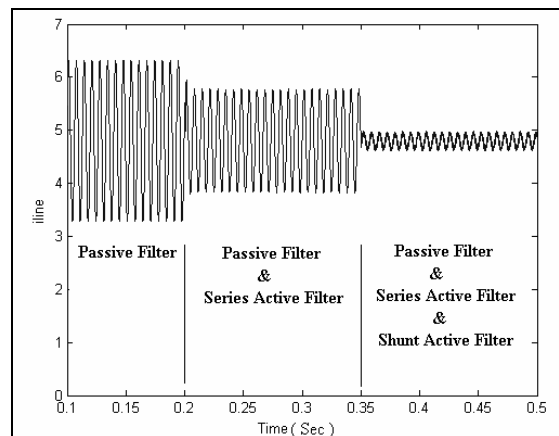
شکل ۲۱: ضریب ریبیل ولتاژ بار بر حسب جریان بار.



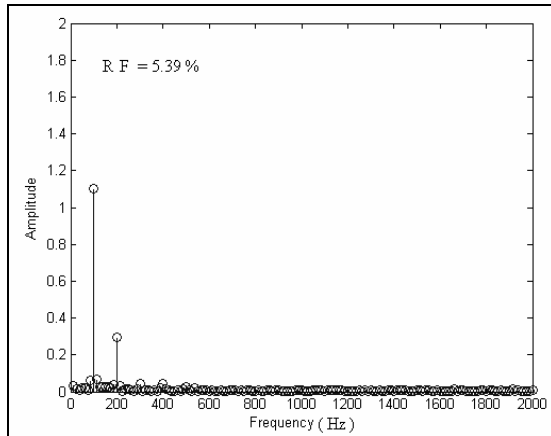
شکل ۱۷: طیف فرکانسی ولتاژ بار (بعد از ورود فیلتر فعال سری).

شکل ۲۱ ضریب ریبیل ولتاژ بار را بر حسب جریان بار نمایش داده است. مشاهده می‌شود عملکرد فیلتر فعال حذف نویز قدرت در بارهای بزرگتر، بهتر می‌باشد.

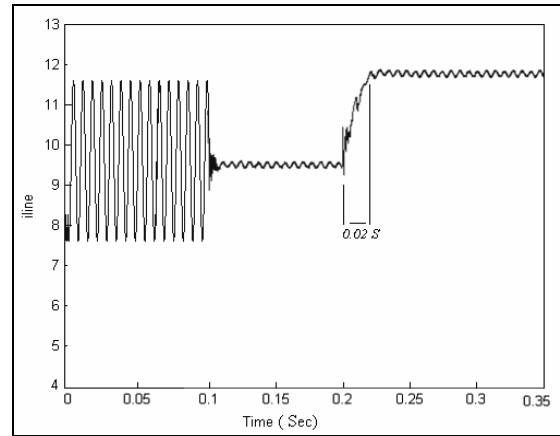
همچنین پاسخ دینامیکی روش پیشنهادی در مقابل تغییر پله‌ای بار بررسی شده است. در این شبیه‌سازی مقدار بار از ۵ اهم به ۴/۲ اهم در زمان ۰/۲ ثانیه تغییر داده شده است (معادل تغییر جریان متوسط DC از ۹/۶ به ۱۱/۷ آمپر). شکل ۲۲ جریان منبع در شرایط تغییر بار را نشان می‌دهد. مشاهده می‌گردد فیلتر فعال در مدت زمان ۰/۲ ثانیه که برابر با سه پرپود از ریبیل جریان می‌باشد توانسته است خود را با شرایط جدید تطبیق دهد.



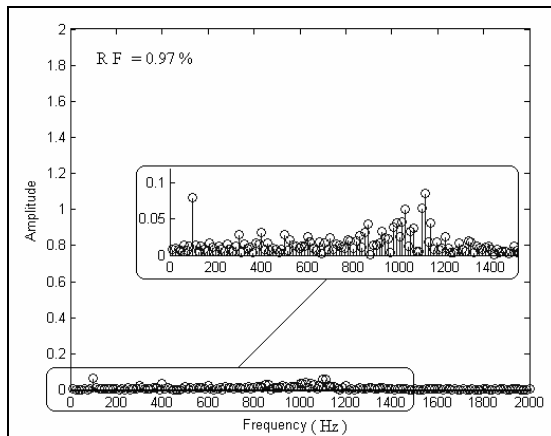
شکل ۱۸: جریان منبع (کاهش ریبیل یافته توسط فیلتر حذف نویز قدرت).



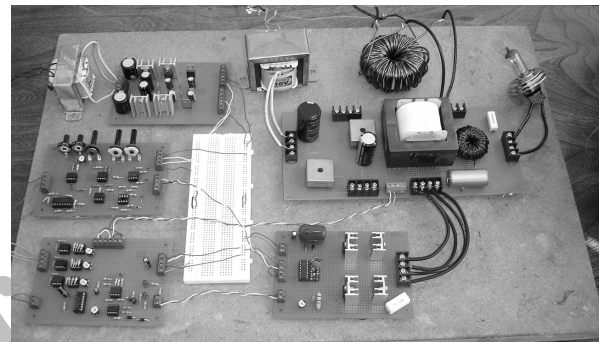
شکل ۲۵: طیف فرکانسی ولتاژ بار (قبل از ورود فیلتر فعال).



شکل ۲۲: جریان منبع در شرایط تغییر بار.



شکل ۲۶: طیف فرکانسی ولتاژ بار (بعد از ورود فیلتر فعال).



شکل ۲۳: مدار نمونه آزمایشگاهی ساخته شده بر اساس روش پیشنهادی.

مؤلفه‌های ریبیل فرکانس پایین، مؤلفه‌های ریبیل فرکانس بالا به ولتاژ بار اضافه شده است که ناشی از فرکانس سوئیچینگ می‌باشد.

۶- نتیجه‌گیری

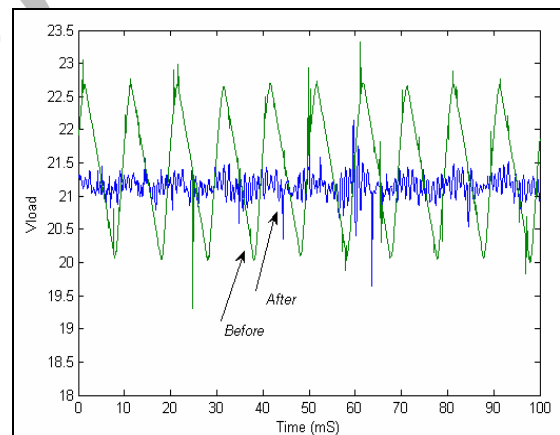
در این مقاله یک روش جدید برای حذف ریبیل ولتاژ شبکه DC بر اساس از فیلتر فعال حذف نویز قدرت ارائه شده است. در این روش از یک سیستم ترکیبی شامل فیلترهای فعال قدرت سری و موازی به همراه فیلتر ایستا استفاده شده است. از سیستم کنترل دیجیتال برای کنترل اینورترهای PWM منبع ولتاژی به کار رفته در فیلترهای فعال استفاده شده است. نتایج شبیه‌سازی درستی عملکرد روش پیشنهادی را نشان داد به طوری که ضریب ریبیل ولتاژ بار برای شرایط مختلف به کمتر از یک و ضریب ریبیل جریان منبع نیز همواره بیش از ۹۰ درصد کاهش یافته است. در نمونه آزمایشگاهی ساخته شده نیز فیلتر فعال توانست ضریب ریبیل ولتاژ بار از حدود ۵/۵ درصد به کمتر از یک درصد کاهش دهد.

۷- تشکر و قدردانی

این تحقیق تحت حمایت مالی مرکز تحقیقات مخابرات ایران بوده است، بدین وسیله از این مرکز تشکر می‌گردد.

مراجع

- [1] W. Zhang et al., "Active DC filter for HVDC system: test installation in Konti-Skan DC link at Lindome converter station," *IEEE Trans. on Power Delivery*, vol. 8, no. 3, pp. 1599-1606, Jul. 1993.
- [2] L. J. Xiao and L. Zhang, "Harmonic cancellation for HVDC systems using a notch filter controlled active DC filter," in *IEE Proceedings Gener. Transm. Distrib.*, vol. 147, no. 3, pp. 176-181, May 2000.



شکل ۲۴: ولتاژ بار (قبل و بعد از ورود فیلتر فعال).

۵- نتایج آزمایشگاهی

یک نمونه آزمایشگاهی ۲۵۰ واتی برای باس ۴۸ ولتی DC و بار حداکثر ۵ آمپری، بر اساس روش پیشنهادی ساخته شد. کنترل فیلتر فعال ساخته شده توسط یک پردازشگر کنترل دیجیتال مرکزی (DCCP) شامل یک کامپیوتر شخصی و یک کارت اکتساب داده، انجام گرفته است. شکل ۲۳، تصویر مدار نمونه ساخته شده را به نمایش گذاشته است.

عملکرد نمونه ساخته شده بر روی خروجی یک یکسوساز دیودی تک‌فاز بررسی گردیده است. شکل ۲۴ ولتاژ بار قبل و بعد از وارد کردن فیلتر فعال را نشان می‌دهد. مشاهده می‌گردد که فیلتر فعال توانسته است ریبیل ولتاژ را به صورت مطلوبی کاهش دهد. شکل‌های ۲۵ و ۲۶ به ترتیب طیف فرکانسی ولتاژ بار قبل و بعد از ورود فیلتر فعال را نمایش می‌دهند. ملاحظه می‌گردد ضریب ریبیل از حدود ۵/۵ درصد به کمتر از یک درصد کاهش یافته است. در شکل ۲۶ مشاهده می‌گردد با وجود کاهش دامنه

سید محمد دهقان تحصیلات خود را در مقطع کارشناسی الکترونیک در سال ۱۳۸۲ از دانشگاه آزاد اسلامی واحد یزد و در مقطع کارشناسی ارشد قدرت در سال ۱۳۸۴ از دانشگاه تربیت مدرس تهران به پایان رسانده است و هم‌اکنون دانشجوی مقطع دکتری قدرت دانشگاه تربیت مدرس می‌باشد. زمینه‌های تحقیقاتی مورد علاقه ایشان عبارتند از: مبدل‌های الکترونیک قدرت، ادوات FACTS، کنترل دور موتورهای الکتریکی و DG‌های بر اساس اینورتر.

علی یزدیان ورجانی تحصیلات خود را در مقاطع کارشناسی از دانشگاه صنعتی شریف در سال ۱۳۶۸ و کارشناسی ارشد و دکتری در سال‌های ۱۳۷۳ و ۱۳۷۷ از دانشگاه ولنگونگ استرالیا همگی در رشته برق به پایان رسانده است و هم‌اکنون عضو هیئت علمی بخش برق و کامپیوتر دانشکده فنی دانشگاه تربیت مدرس می‌باشد. زمینه‌های تحقیقاتی مورد علاقه ایشان عبارتند از: ادوات FACTS، کیفیت توان، رله و حفاظت و امنیت اطلاعات و ارتباطات.

مصطفی محمدیان تحصیلات خود را در مقطع کارشناسی برق در سال ۱۳۶۸ از دانشگاه امیرکبیر، در مقطع کارشناسی ارشد برق در سال ۱۳۷۱ از دانشگاه تهران و در مقطع دکتری برق در سال‌های ۱۳۷۶ از دانشگاه کلگری کانادا به پایان رسانده است. دکتر محمدیان از سال ۱۳۸۴ به عنوان استادیار دانشکده مهندسی برق دانشگاه تربیت مدرس مشغول به فعالیت می‌باشد. زمینه‌های تحقیقاتی مورد علاقه ایشان عبارتند از: مدل‌سازی، تحلیل، طراحی و کنترل سیستم‌های الکترونیک قدرت و کنترل دور موتورهای الکتریکی.

- [3] D. Zhao, J. Chen, Z. Wang, and Y. Wang, "An approximate inverse system control based active DC filter applied in HVDC," in *Proc. 35th Annual IEEE Power Electronic Specialists Conf.*, vol. 1, pp. 765-770, Germany, Jun. 2004.
- [4] Y. Wang, G. Joos, and H. Jin, "DC-side shunt-active power filter for phase-controlled magnet-load power supplies," *IEEE Trans. on Power Electronics*, vol. 12, no. 5, pp. 765-771, Sep. 1997.
- [5] G. Xiao, Y. Pei, K. Li, and Z. Wang, "A novel control approach to the DC active power filter used in low ripple and large stable/pulse power supply," in *Proc. 34th Annual IEEE Power Electronic Specialists Conf.*, vol. 4, pp. 1489-1493, Jun. 2003.
- [6] K. Li, G. Xiao, J. Liu, and Z. Wang, "New control scheme for series DC active power filter coupled by transformers applied to high performance magnet power supplies," in *Proc. Power Electronic and Motion Control Conf.*, vol. 2, pp. 462-467, Aug. 2004.
- [7] P. A. Ioannou and J. Sun, *Robust Adaptive Control*. Englewood Cliffs, NJ: Prentice-Hall, 1996.
- [8] K. J. Astrom and B. Wittenmark, *Computer - Controlled Systems: Theory and Design*. Upper Saddle River, NJ: Prentice-Hall, 1997.
- [9] C. Rech, H. Grundling, H. Pinheiro, "A modified discrete control law for UPS application," in *Proc. 31th Annual IEEE Power Electronic Specialists Conf.*, vol. 3, pp. 1476 - 1481, 2000.
- [10] H. A. Grundling, E. G. Carati, and J. R. Pinheiro, "A robust model reference adaptive controller for UPS applications," in *Proc. IEEE Industrial Electronics Conf.*, vol. 2, pp. 901-905, Nov. 1997.
- [11] C. Rech, H. Pinheiro, and H. Grundling, "Comparison of digital control techniques with repetitive integral action for low cost PWM inverters," *IEEE Trans. on Power Electronics*, vol. 18, no. 1, pt. 2, pp. 401-410, Jan. 2003.
- [12] M. Sedighy, S. B. Dewan, and F. P. Dawson, "A robust digital current control method for active power filters," *IEEE Trans. on Industry Applications*, vol. 36, no. 4, pp. 1158-1164, Jul./Aug. 2000.
- [13] L. Malesani, P. Mattavelli, and S. Buso, "Robust dead-beat current control for PWM rectifiers and active filters," *IEEE Trans. on Industry Applications*, vol. 35, no. 3, pp. 613-620, May/June. 1999.
- [14] The MathWorks, Inc. Using Simulink. Version 6, 2004.
- [15] M. H. Rashid, *Power Electronics: Circuits, Devices and Applications*, 3rd ed., Upper Saddle River, NJ: Pearson Education, 2003.

Archive of SID