

Optimal Coordination of Overcurrent Relays in Distribution Systems Connected to the Microgrid Using Active Superconducting Fault Current Limiter

Ahmad Ghafari¹, Mohsen Saniei¹, Morteza Razaz¹, Alireza Saffarian¹

¹ Dept. of Electrical Engineering, Shahid Chamran University of Ahvaz, Ahvaz, Iran

Abstract:

Active superconducting fault current limiter (ASFCL) is a new type of FCLs which can limit the fault current at different levels. It also has a particular ability to compensate for voltage series in the electrical power systems. In this paper, an optimal coordination method is proposed to calculate both optimal setting parameters of overcurrent relays (OCRs) and limiting the impedance of ASFCL. The optimal parameters of OCRs are obtained using the maximum pickup current and minimum trip time method. In the next step, by applying a new DG unit to the microgrid, the optimal limiting impedance of ASFCL is obtained so that all OCRs could be coordinated without changing the relay setting parameters. Using MATLAB software, a typical distribution system connected to a microgrid with ASFCL is simulated and the simulation results are evaluated in terms of the fault current limitation and OCRs coordination. Simulation results confirm the appropriate performance of the proposed ASFCL for the above-mentioned purposes.

Keywords: Fault current limiter, Overcurrent relay, Optimum coordination, Microgrid, Distributed Generation.

هماهنگی بهینه رله‌های اضافه‌جریان موجود در شبکه‌های توزیع متصل شده به

ریزشبکه با استفاده از محدودساز جریان خطای ابرسانای اکتیو

احمد غفاری^۱، محسن صنیعی^{۲*}، مرتضی رزاز^۳، علیرضا صفاریان^۴

۱- دانشجوی دکتری، دانشکده مهندسی برق - دانشگاه شهید چمران اهواز - اهواز - ایران

a-ghafari@phdstu.scu.ac.ir

۲- دانشیار، دانشکده مهندسی برق - دانشگاه شهید چمران اهواز - اهواز - ایران

m.saniei@scu.ac.ir

۳- دانشیار، دانشکده مهندسی برق - دانشگاه شهید چمران اهواز - اهواز - ایران

razaz_m@scu.ac.ir

۴- استادیار، دانشکده مهندسی برق - دانشگاه شهید چمران اهواز - اهواز - ایران

a.saffarian@scu.ac.ir

چکیده: محدودساز جریان خطای ابرسانای اکتیو (ASFCL) نمونه جدیدی از محدودسازهای جریان خطا بوده که به محدودسازی جریان خطا در سطوح مختلف قادر است. همچنین، این نوع محدودساز دارای قابلیت ویژه جبران‌سازی سری ولتاژ در شبکه‌های قدرت است. در این مقاله، یک روش هماهنگی بهینه با محاسبه هر دوی پارامترهای تنظیم رله‌های اضافه‌جریان و امیدانس محدودسازی ASFCL پیشنهاد شده است. پارامترهای بهینه رله‌ها با استفاده از روش جریان پیک‌آپ ماکزیمم و زمان عملکرد مینیمم محاسبه می‌شوند. در مرحله بعد با اعمال یک واحد جدید DG به ریزشبکه، امیدانس محدودسازی بهینه ASFCL برای حفظ هماهنگی رله‌های اضافه‌جریان بدون تغییر پارامترهای تنظیم رله‌ها به دست می‌آید. با استفاده از نرم‌افزار متلب، یک سیستم توزیع نمونه متصل شده به یک ریزشبکه به همراه ASFCL شبیه‌سازی و نتایج شبیه‌سازی از لحاظ محدودسازی جریان خطا و هماهنگی OCRها ارزیابی می‌شوند. نتایج شبیه‌سازی عملکرد مناسب ASFCL پیشنهادی را برای اهداف ذکر شده تأیید می‌کند.

واژه‌های کلیدی: محدودساز جریان خطا، رله اضافه‌جریان، هماهنگی بهینه، ریزشبکه، تولید پراکنده

۱- مقدمه

افزایش سطح اتصال کوتاه در شبکه‌های قدرت شده است [۱]. افزایش جریان خطا به آسیب دیدن تجهیزات سیستم قدرت نظیر کلیدهای قدرت و کابل‌های فشارقوی و نیز اختلال در هماهنگی حفاظتی بین رله‌های حفاظتی موجود در شبکه منجر می‌شود [۲].

افزایش واحدهای تولیدی انرژی الکتریکی و توسعه ریزشبکه‌ها^۱ در سال‌های اخیر باعث بروز مشکلاتی نظیر

با گسترش شبکه‌های الکتریکی، تلاش‌های گسترده‌ای برای کاهش سطح اتصال کوتاه در جهان، آغاز شد و اندیشمندان و پژوهشگران شروع به مطالعه و تحقیق درباره تهیه و ساخت تجهیزاتی برای محدودسازی جریان خطا کردند [۳]. با کشف ابرساناهای دمای بالا، مدارهای

^۱ تاریخ ارسال مقاله: ۱۳۹۹/۰۱/۲۵

تاریخ پذیرش مقاله: ۱۳۹۹/۰۸/۱۷

نام نویسنده مسئول: محسن صنیعی

نشانی نویسنده مسئول: ایران - اهواز - دانشگاه شهید چمران اهواز - دانشکده برق

امپدانس محدودسازی ASFCL و بدون تغییر پارامترهای تنظیم بهینه به دست آمده در مرحله قبل انجام می‌شود. در واقع مبدل ASFCL در این حالت باید در مقداری تنظیم شود که جریان خط را در مقدار قبل از اعمال واحد جدید DG کاهش دهد.

از مزایای روش پیشنهادی نسبت به روش‌های قبل و با حضور FCL‌های متداول به موارد زیر اشاره می‌شود:

در ASFCL پیشنهادی، با اعمال ولتاژ سری به شبکه اصلی، جریان خط در سطوح مختلف و به صورت پیوسته تنظیم می‌شود. در واقع با کنترل ولتاژ خروجی مبدل ASFCL امپدانس محدودسازی تنظیم شدنی است و جریان خط در سطوح دلخواه تنظیم می‌شود.

در صورت وقوع خط در شبکه پایین دست FCL‌های متداول، امپدانس محدودسازی بزرگی را ایجاد می‌کنند که می‌تواند سبب برهم خوردن هماهنگی حفاظتی رله‌های بین شبکه اصلی و ریزشبکه و نیز رله‌های موجود در ریزشبکه شود [۱۶].

در صورت خروج واحد DG از شبکه و وقوع خط در شبکه بالادست، ایجاد امپدانس محدودسازی توسط محدودسازهای مقاومتی سبب برهم خوردن هماهنگی حفاظتی رله‌ها می‌شود که با تنظیم مناسب ASFCL و با ایجاد ولتاژ سری صفر در این حالت، هماهنگی حفاظتی در این شرایط نیز برقرار می‌شود.

۲- مدل‌سازی و اصول عملکرد ASFCL

۲-۱- ساختار یک ASFCL سه‌فاز

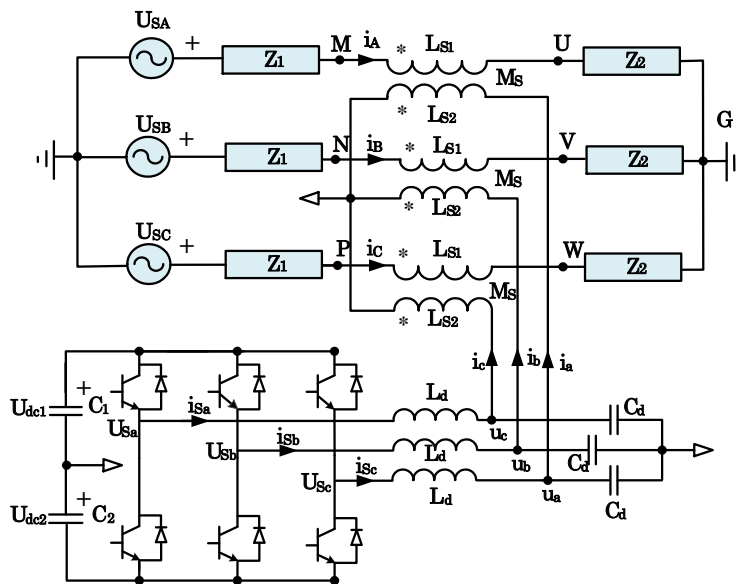
شکل (۱) ساختارمداری یک ASFCL را در یک مدار سه‌فاز نشان می‌دهد. مطابق شکل (۱)، ASFCL از ترانسفورماتورهای ابررسانا با هسته هوا و منبع ولتاژ کنترل‌شونده تشکیل شده است. به دلیل نبود تلفات آهنی و اشباع مغناطیسی و نیز کاهش در سایز و وزن از ترانس هسته هوا به جای ترانس با هسته آهن استفاده شده است. سیم‌پیچ اولیه ترانسفورماتور به صورت سری با شبکه و سیم‌پیچ ثانویه آن به خروجی مبدل متصل می‌شود.

مختلفی برای محدودسازی جریان خط از جمله محدودسازهای ابررسانای مقاومتی، عبور شار، القائی، شار نامتعادل و هسته آهنی اشباع‌شده پیشنهاد شدند [۸-۴].

اصول کلی عملکرد تمامی این تجهیزات به این صورت است که در حالت عادی، مقاومت کمی در برابر عبور جریان از خود نشان می‌دهند؛ ولی پس از وقوع اتصال کوتاه و در لحظات اولیه شروع خطا، مقاومت آنها افزایش می‌یابد و از بالا رفتن جریان اتصال کوتاه جلوگیری می‌کنند [۹].

محدودساز جریان خطی ابررسانای اکتیو نوع جبران‌ساز سری ولتاژ یک نمونه جدیدی از محدودسازها است که قابلیت کاهش جریان اتصال کوتاه را در سطوح از پیش تعریف شده دارد [۱۰-۱۲].

همچنین، با افزایش سطح اتصال کوتاه، فاصله زمانی مناسب بین عملکرد رله‌های اصلی و پشتیبان کاهش می‌یابد و هماهنگی حفاظتی بین رله‌های موجود در شبکه دچار اختلال می‌شود [۱۴]. در این مقاله از ASFCL برای محدودسازی جریان خطا و هماهنگی حفاظتی رله‌های اضافه‌جریان در یک شبکه متصل شده به ریزشبکه استفاده شده است. در روش پیشنهادی، بهینه‌سازی با انتخاب هر دوی پارامترهای تنظیم رله و امپدانس محدودسازی انجام می‌شود. در ابتدا پارامترهای بهینه رله‌ها برای هماهنگی حفاظتی در شبکه متصل شده به ریزشبکه به دست می‌آید، سپس در صورت تغییری در ریزشبکه (مثل اضافه‌شدن واحدهای جدید DG)، هماهنگی رله‌ها بدون تغییر پارامترهای تنظیم رله‌ها و با تنظیم مناسب ASFCL حفظ خواهد شد. برای بررسی اثر ASFCL در هماهنگی حفاظتی رله‌های اضافه‌جریان، به شبیه‌سازی یک سیستم توزیع نمونه متصل شده به ریزشبکه پرداخته و هماهنگی حفاظتی رله‌های اضافه‌جریان در دو حالت قبل از اعمال واحد جدید DG^۳ و پس از اعمال آن انجام می‌شود. برای هماهنگی حفاظتی بهینه در حالت اول، تابع هدف را زمان عملکرد رله‌ها با حفاظت اصلی در نظر گرفته و مقادیر بهینه تنظیمات رله‌ها شامل ضریب تنظیم زمانی (TDS)^۴ و جریان پیک آپ^۵ (I_{pick-up}) محاسبه می‌شوند. در مرحله بعد و پس از اعمال واحد جدید DG، هماهنگی حفاظتی با تنظیم بهینه



شکل (۱): مدل مداری ASFCL در یک سیستم سه فاز [۱۱]

افزایش می‌یابد.

$$\hat{I}_{Af} = \frac{\hat{U}_{SA} + j\omega M_S \hat{I}_a}{Z_1 + j\omega L_{S1}} \quad (4)$$

مطابق رابطه (۴) ملاحظه می‌شود جریان خط در حالت خطا با تنظیم دامنه و فاز جریان \hat{I}_a کنترل‌پذیر است. امپدانس محدودسازی مطابق رابطه (۵) به دست می‌آید.

$$Z_{ASCC} = j\omega L_{S1} - \frac{j\omega M_S \hat{I}_a (Z_1 + j\omega L_{S1})}{\hat{U}_{SA} + j\omega M_S \hat{I}_a} \quad (5)$$

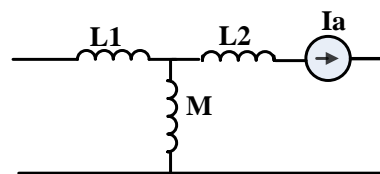
در این صورت ۲ مد عملکردی برای محدودسازی تعریف می‌شود [۱۷]:

مد ۱: این مد، مدت زمان تشخیص خطا و عملکرد مبدل را شامل می‌شود. جریان خطا در این مد مطابق رابطه (۶) به دست می‌آید.

$$\hat{I}_{Af-1} = \frac{\hat{U}_{SA} + j\omega L_{S1} \hat{I}_A}{Z_1 + j\omega L_{S1}} \quad (6)$$

مد ۲: این مد مدت زمان عملکرد مبدل تا رفع خطا و عملکرد بریکرها را شامل می‌شود. در این حالت، با تنظیم اندازه و زاویه فاز \hat{I}_a می‌توان محدودسازی را انجام داد. از رابطه (۴) مشاهده می‌شود اگر زاویه فاز \hat{I}_a در این مد به مقدار ۹۰ درجه تنظیم شود، محدودسازی به بیشترین مقدار خود خواهد رسید. در این حالت، با تغییر اندازه جریان نیز

مبدل منبع ولتاژ متصل شده به ثانویه ترانس ابرسانا معادل یک منبع جریان کنترل‌شونده در نظر گرفته می‌شود. شکل (۲) مدار معادل ترانس ابرسانا با هسته هوا و مبدل منبع ولتاژ معادل فاز A را نشان می‌دهد [۱۱].



شکل (۲): مدار معادل ترانس ابرسانا هسته هوا به همراه مبدل فاز A [۱۲]

ولتاژ اولیه ترانس از رابطه (۱) به دست می‌آید

$$\hat{U}_A = j\omega L_{S1} \hat{I}_A - j\omega M_S \hat{I}_a \quad (1)$$

$$L_{S1} = L_1 + M_S \quad (2)$$

که این ولتاژ در حالت عملکرد نرمال باید به مقدار صفر جبران شود. بنابر مقدار جریان ثانویه ترانس در حالت کار نرمال مطابق رابطه (۳) است.

$$\hat{I}_a = \frac{L_{S1}}{M_S} \hat{I}_A = \frac{L_{S1}}{M_S} \left(\frac{\hat{U}_{SA}}{Z_1 + Z_2} \right) \quad (3)$$

در صورت وقوع خطا جریان خطا از مقدار \hat{I}_A به \hat{I}_{Af}

$$\begin{cases} L_d \frac{di_{sd}}{dt} = \omega L_d i_{sq} + u_{sd} - u_d \\ L_d \frac{di_{sq}}{dt} = -\omega L_d i_{sd} + u_{sq} - u_q \\ L_d \frac{di_{s0}}{dt} = u_{s0} - u_0 \end{cases} \quad (10)$$

می‌توان میزان محدودسازی جریان را تغییر داد. اندازه جریان خطا در این مد از رابطه (۷) محاسبه می‌شود.

$$|\hat{I}_{Af-2}| = \frac{|\hat{U}_{SA} - \omega M_S \hat{I}_d|}{|Z_1 + j\omega L_{S1}|} \quad (7)$$

۲-۲- دیاگرام کنترلی مبدل ASFCL

با توجه به شکل (۱)، معادلات ولتاژ و جریان در خروجی مبدل و ثانویه ترانسفورماتورهای ASFCL به صورت روابط زیر به دست می‌آیند:

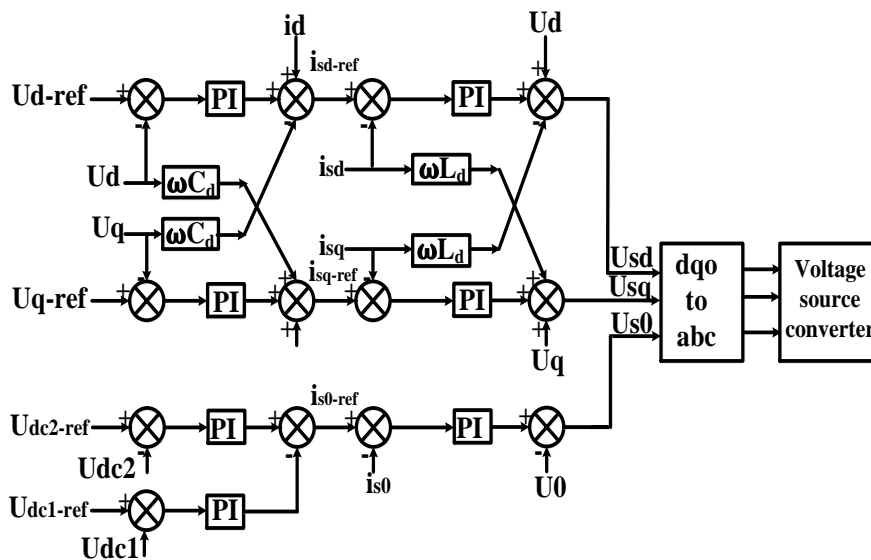
$$\begin{cases} C_d \frac{du_d}{dt} = \omega C_d u_q + i_{sd} - i_d \\ C_d \frac{du_q}{dt} = -\omega C_d u_d + i_{sq} - i_q \\ C_d \frac{du_0}{dt} = i_{s0} - i_0 \end{cases} \quad (11)$$

$$\begin{cases} L_d \frac{di_{sa}}{dt} = u_{sa} - u_a \\ L_d \frac{di_{sb}}{dt} = u_{sb} - u_b \\ L_d \frac{di_{sc}}{dt} = u_{sc} - u_c \end{cases} \quad (8)$$

$$\begin{cases} C_d \frac{du_a}{dt} = i_{sa} - i_a \\ C_d \frac{du_b}{dt} = i_{sb} - i_b \\ C_d \frac{du_c}{dt} = i_{sc} - i_c \end{cases} \quad (9)$$

بر اساس معادلات (۸-۱۱) سیستم کنترلی متشکل از یک استراتژی دو حلقه‌ای با حلقه بیرونی ولتاژ و حلقه داخلی جریان است. شکل (۳) دیاگرام کنترلی برای عملکرد مبدل و ایجاد ولتاژ مناسب را در مدهای نرمال و خطا نشان می‌دهد. بر طبق شکل (۳)، مشاهده می‌شود جریان مرجع محور ۰ (i_{s0-ref}) براساس اختلاف بین ولتاژهای لینک DC $U_{dc} = U_{dc1} + U_{dc2}$ تولید می‌شوند. با توجه به $C_1 \frac{du_{dc1}}{dt} + C_2 \frac{du_{dc2}}{dt} = 0$ جهت ثابت ماندن ولتاژ لینک DC باید خازن‌های لینک DC قسمت متغیر U_{dc2} و U_{dc1} باید در خلاف جهت هم باشند [۱۵].

معادلات فوق در قاب مرجع dq0 به صورت زیر محاسبه می‌شوند:

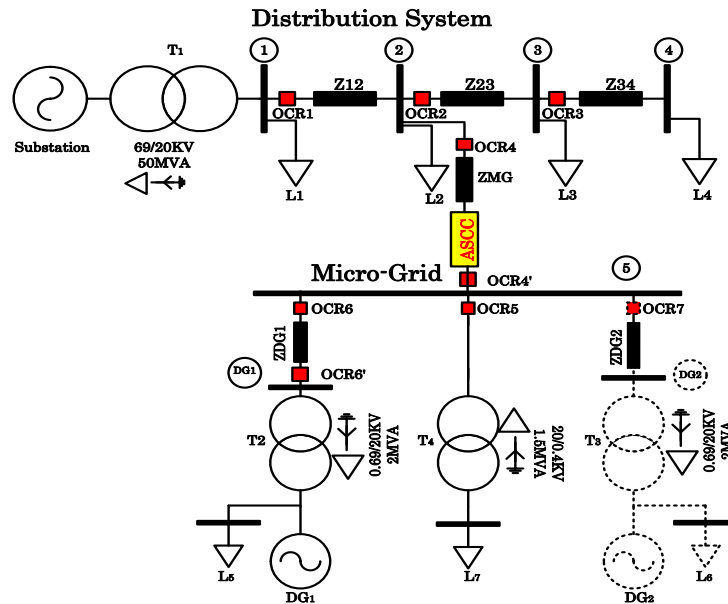


شکل (۳): دیاگرام کنترلی برای عملکرد مبدل ASFCL [۱۵]

۳- روش هماهنگی رله‌های اضافه‌جریان

برای بررسی روش پیشنهادی در هماهنگی حفاظتی بهینه رله‌های اضافه‌جریان، از یک شبکه توزیع متصل شده به ریزشبكة مطابق شکل (۴) استفاده شده است.

بر طبق حالت عملکرد مدار اصلی و مد عملکردی ASFCL، سیگنال‌های جریان مرجع $i_{abc-ref}$ مشخص می‌شوند. سپس براساس معادلات مدهای عملکردی مختلف ولتاژهای مرجع $u_{abc-ref}$ به دست می‌آیند و در نهایت سیگنال‌های ولتاژ مرجع مبدل $u_{dq0-ref}$ محاسبه می‌شوند.



شکل (۴): مدل سیستم توزیع متصل شده به ریزشبكة [۱۶]

گونه‌ای تنظیم شود که در لحظه وقوع خطا رله عمل کند و اضافه‌بار به عملکرد رله منجر نشود. این جریان بین دو مقدار ماکزیمم جریان بار و مینیمم جریان اتصال کوتاه عبوری از رله تنظیم شدنی است. مقدار TDS از ۰/۱ تا ۱۱ برای سریع‌ترین و کندترین عملکرد تنظیم شدنی است. همچنین CTI^۱ فاصله زمانی بین عملکرد رله اصلی و پشتیبان بوده که رنج پذیرفتنی آن بین ۰/۲ تا ۰/۵ است. برای شبکه نشان داده شده در شکل (۴) دو سناریو در نظر گرفته می‌شود:

۱- هماهنگی حفاظتی با تنظیم بهینه پارامترهای رله: در این حالت، ریزشبكة به شبکه بالادستی، متصل و OCRهای شبکه اصلی هماهنگ می‌شوند. همچنین هماهنگی بین OCRهای شبکه اصلی و ریزشبكة حاصل می‌شود. در این حالت، پارامترهای تنظیم بهینه رله‌ها محاسبه می‌شوند.

۲- هماهنگی حفاظتی با تنظیم بهینه محدودساز جریان: در این حالت، DG جدید به شبکه اعمال می‌شود و

مشخصه عملکردی رله‌های معکوس زمانی به صورت روابط زیر بیان می‌شوند [۱۸].

$$t_{primary} = \left(\frac{A}{M_{primary}^p - 1} + B \right) * TDS_{primary} \quad (12)$$

$$t_{back-up} = \left(\frac{A}{M_{back-up}^p - 1} + B \right) * TDS_{back-up} \quad (13)$$

$$M = \frac{I_F}{I_{Pick-up}} \quad (14)$$

$$CTI = t_{back-up} - t_{primary} \quad (15)$$

که در این معادلات A، B و P ثابت‌هایی هستند که بسته به نوع رله متفاوت‌اند. $I_{Pick-up}$ و TDS به ترتیب جریان پیک آپ رله و ضریب تنظیم زمانی‌اند که رله با این دو پارامتر تنظیم می‌شود. جریان پیک آپ رله باید به

در این حالت، شرط (۱۹) با تعریف زمان عملکرد رله‌ها به صورت رابطه (۲۰) بیان می‌شود.

$$\left(\frac{TDS_1 \times A}{(I'_1/I_{1Pickup})^n - 1}\right) \geq \left(\frac{TDS_2 \times A}{(I_2/I_{2Pickup})^n - 1}\right) + CTI \quad (20)$$

با جایگزینی زمان عملکرد رله R_2 و نیز تبدیل نامساوی به مساوی برای برقراری شرایط بهینه و رسیدن به زمان مینیمم داریم:

$$\left(\frac{TDS_1 \times A}{(I'_1/I_{1Pickup})^n - 1}\right) = T_2 + CTI \quad (21)$$

بر طبق رابطه (۲۱)، TDS رله اول به صورت زیر محاسبه می‌شود:

$$TDS_1 = \frac{(T_2 + CTI) \times ((I'_1/I_{1Pickup})^n - 1)}{A} \quad (22)$$

با تعریف $d = T_2 + CTI$ زمان عملکرد رله R_1 به صورت رابطه (۲۳) به دست می‌آید:

$$T_1 = d \times \frac{(I'_1/I_{1Pickup})^n - 1}{(I_1/I_{1Pickup})^n - 1} \quad (23)$$

$$\begin{cases} I'_1 = X \times I_1 \\ \frac{I_1}{I_{1Pickup}} = \tilde{I} \end{cases} \quad (24)$$

$$T_1 = d \times \frac{(X\tilde{I})^n - 1}{(\tilde{I})^n - 1} \quad (25)$$

بر طبق رابطه (۲۵)، مشاهده می‌شود برای تنظیم T_1 در حداقل خود \tilde{I} باید مینیمم شود و I_{Pickup} باید در مقدار ماکزیمم خود انتخاب شود؛ بنابراین، اساس انتخاب پارامترهای بهینه در گام اول، انتخاب مقدار ماکزیمم جریان تنظیمی رله‌ها است.

شکل (۶) فلوجارت روند محاسبه پارامترهای بهینه رله‌های اضافه‌جریان را برای هماهنگی حفاظتی رله‌های موجود در شبکه‌ای مانند شکل (۵) با N رله نشان می‌دهد.

امپدانس بهینه ASFCL برای برقراری هماهنگی حفاظتی بدون تغییر پارامترهای تنظیم رله محاسبه می‌شود.

۳-۱- هماهنگی حفاظتی با تعیین پارامترهای

بهینه

مسئله بهینه‌سازی در رله‌های اضافه‌جریان به دست آوردن زمان عملکرد مینیمم برای رله‌های حفاظت اصلی است؛ بنابراین، تابع هدف به صورت رابطه (۱۶) تعریف می‌شود.

$$OF = \min \sum_{k=1}^N T_i \quad (16)$$

که در این رابطه، T_i زمان عملکرد رله i به‌عنوان حفاظت اصلی در حالت وقوع خطا در محل رله است. شرایط مسئله شامل مقادیر حداکثر و حداقل برای پارامترهای تنظیم رله‌اند که در روابط زیر بیان شده‌اند.

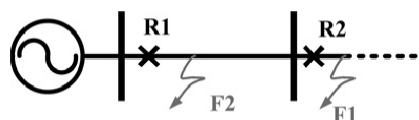
$$TDS_{i \min} < TDS_i < TDS_{i \max} \quad (17)$$

$$I_{Pick-up}^{\min} < I_{Pick-up}^i < I_{Pick-up}^{\max} \quad (18)$$

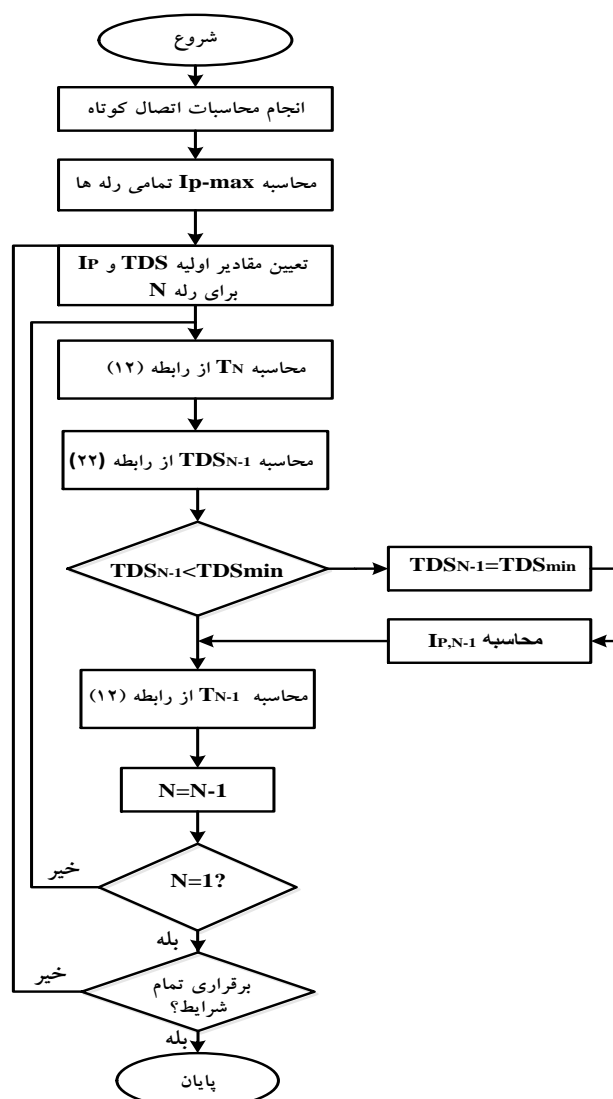
همچنین زمان عملکرد رله پشتیبان باید دارای تأخیر زمانی مناسب نسبت به رله اصلی باشد که به صورت شرط زیر در نظر گرفته می‌شود:

$$T_j \geq T_j + CTI \quad (19)$$

فرض کنید خطا مطابق شکل (۵)، در نقطه F_1 رخ می‌دهد و رله R_2 به‌عنوان حفاظت اصلی و R_1 پشتیبان عمل می‌کند.



شکل (۵): شبکه نمونه برای حفاظت اصلی و پشتیبان [۱۹]



شکل (۶): فلوچارت محاسبه پارامترهای بهینه OCRها

مقدار I_{Pickup} جدید به دست می‌آید. این روند برای تمامی رله‌ها تکرار می‌شود تا در نهایت با برقراری تمامی شرایط بر طبق روابط (۱۷-۱۹) هماهنگی حفاظتی تمامی رله‌ها حاصل شود.

۳-۲- هماهنگی حفاظتی با استفاده از ASFCL

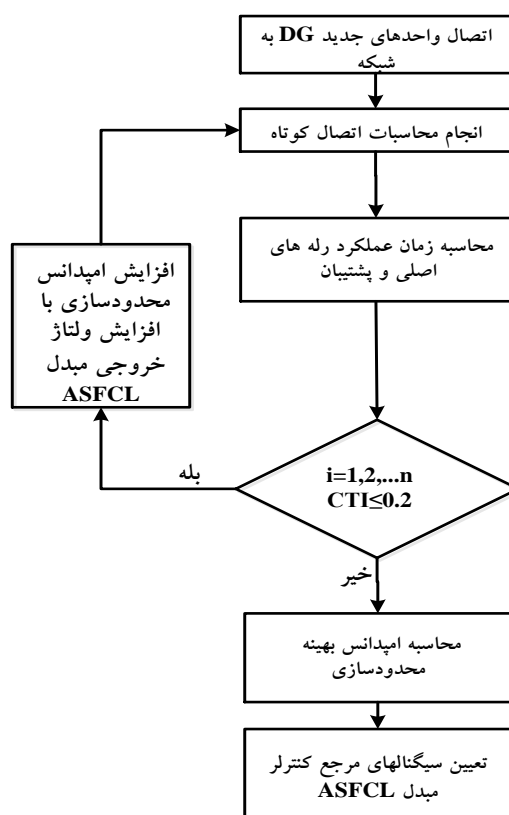
جریان خطای سیستم و سطح اتصال کوتاه با اعمال DGهای جدید افزایش می‌یابند. با توجه به اینکه OCRها مشخصه زمان معکوس دارند، زمان عملکرد رله‌ها با افزایش جریان اتصال کوتاه کاهش می‌یابد. در این شرایط، رله‌های اصلی به هماهنگی با رله‌های پشتیبان قادر نیستند؛ بنابراین،

روند محاسبات به این صورت است که در ابتدا محاسبات اتصال کوتاه انجام می‌شوند و جریان‌های عبوری از رله‌های اصلی و پشتیبان با وقوع خطا در باس بارهای سیستم به دست می‌آیند. با استفاده از مینیمم جریان اتصال کوتاه و ماکزیمم جریان بار عبوری از هر رله $I_{Pickup-max}$ برای هر رله محاسبه می‌شود. در ابتدا برای هماهنگی حفاظتی، مقادیر اولیه I_{Pickup} و TDS آخرین رله (رله N) به ترتیب در مقدار ماکزیمم و مینیمم خود تنظیم می‌شوند. پس از آن، با استفاده از رابطه (۲۲) مقدار TDS رله N-1 به عنوان پشتیبان رله N به ازای I_{Pickup} ماکزیمم محاسبه می‌شود. در صورتی که TDS از مقدار مینیمم خود کمتر شود، TDS در مقدار مینیمم قرار داده می‌شود و

جدید DG، محاسبات اتصال کوتاه انجام می‌شوند و زمان تریپ تمامی رله‌های اصلی و پشتیبان به دست می‌آید. پس از آن، مقدار CTI تمامی رله‌ها محاسبه می‌شود و در صورتی که مقدار CTI کمتر از حداقل پذیرفته شده خود باشد، امیدانس محدودسازی ASFCL با افزایش ولتاژ خروجی مبدل افزایش می‌یابد. این روند تا جایی ادامه می‌یابد که CTI تمامی رله‌ها در بازه مجاز خود قرار بگیرند.

تنظیم دوباره OCRها برای هماهنگی حفاظتی، لازم است. در این حالت، با تنظیم مناسب ASFCL سطح جریان اتصال کوتاه کاهش خواهد یافت؛ به گونه‌ای که CTI موردنیاز OCRها به حالت قبل از خطا برگردد. دیگرام تنظیم بهینه ASFCL برای هماهنگی حفاظتی رله‌ها پس از اعمال واحد جدید DG به ریزشبکه در شکل (۷) نشان داده شده است.

بر طبق شکل (۷)، در ابتدا پس از اعمال واحدهای



شکل (۷): فلوچارت تنظیم بهینه ASFCL با اعمال واحدهای جدید DG

شبیه‌سازی و روش هماهنگی بهینه پیشنهادی بررسی می‌شود. پس از آن، سیستم توزیع نشان داده شده در شکل (۴)، شبیه‌سازی می‌شود و نتایج هماهنگی حفاظتی در سه حالت قبل از اعمال واحد جدید DG، پس از اعمال واحد جدید DG و بدون حضور ASFCL و با اعمال واحد جدید DG و در حضور ASFCL مقایسه می‌شوند.

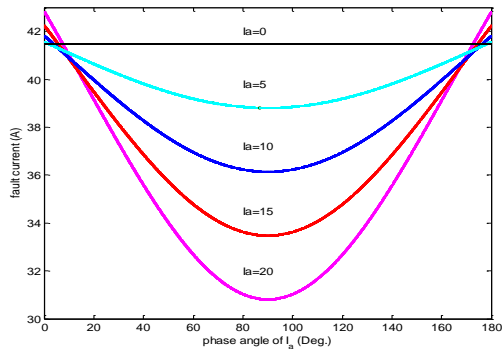
۴- بررسی نتایج شبیه‌سازی

در این بخش، ابتدا برای بررسی عملکرد ASFCL در محدودسازی جریان خطا سیستم سه‌فاز نشان داده شده در شکل (۱)، شبیه‌سازی و اثر تنظیمات مختلف ASFCL مطابق با مدهای تعریفی بر میزان محدودسازی جریان خطا بررسی می‌شود.

در قسمت دوم، ابتدا برای بررسی هماهنگی حفاظتی رله‌های اضافه‌جریان اصلی و پشتیبان، سیستم ۸ باسه،

۴-۱- تست محدودسازی جریان خطا

ترانس ابرسانا (\hat{I}_a) در میزان محدودسازی جریان خطا نشان داده شده است.



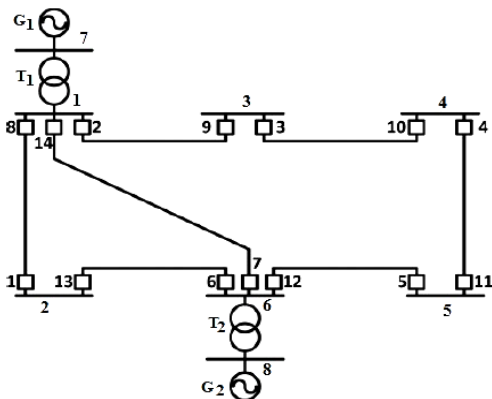
شکل (۱۰): اثر زاویه فاز جریان \hat{I}_a در میزان محدود سازی جریان خطا

مطابق شکل (۱۰)، مشاهده می شود در زاویه ۹۰ درجه به ازای اندازه های جریان مختلف، محدودسازی در بیشترین مقدار خود خواهد بود و با افزایش اندازه جریان، میزان کاهش جریان خطا بیشتر خواهد شد.

۴-۲- هماهنگی حفاظتی رله های اضافه جریان

۴-۲-۱- بررسی روش هماهنگی در سیستم ۸ باسه

در این بخش، هماهنگی رله های موجود در سیستم ۸ باسه در شکل (۱۱)، برای تست روش پیشنهادی، با مقادیر پارامترهای لیست شده در جدول (۲) بررسی می شود.



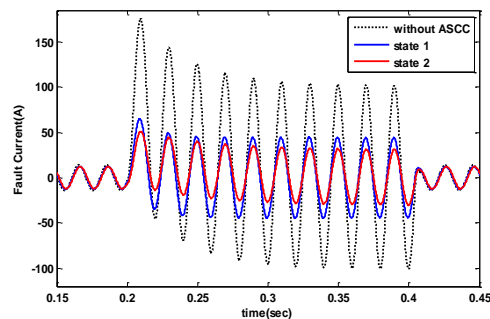
شکل (۱۱): دیاگرام تک خطی سیستم ۸ باسه [۱۰]

سیستم سه فاز نشان داده شده در شکل (۱) را با پارامترهای سیستم جدول (۱) در نظر بگیرید.

جدول (۱): مقادیر پارامترهای سیستم شبیه سازی شده

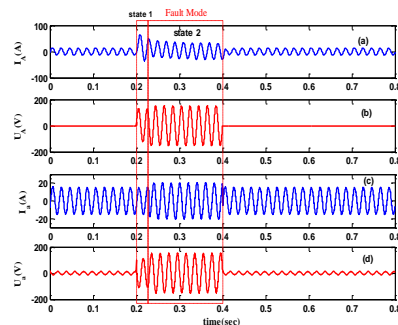
پارامتر	مقدار
$[U_{SA}]$	220(V)
$[U_{DC}]$	600(V)
$[Z_1]$	$0.19 + 2.16 i (\Omega)$
$[Z_2]$	$15 + 2 i (\Omega)$
$[L_{S2} \text{ و } L_{S1}]$	[10, 9] (mH)
$[L_d \text{ و } C_d]$	(mH), Cd=30 (μF)
$[C_2 \text{ و } C_1]$	2000 (μF)

در شکل (۸) جریان خطا بدون حضور ASFCL و با حضور آن در مدهای ۱ و ۲ نشان داده شده است.



شکل (۸): جریان خطا بدون ASFCL و با حضور ASFCL

مشاهده می شود با حضور ASFCL جریان خطا در حد پذیرفتنی کاهش یافته و این میزان کاهش در مد ۲ بیشتر است. اگر زمان تشخیص خطا و عملکرد مبدل ۲۰ میلی ثانیه فرض شود، در این مدت ASFCL در مد ۱ عمل می کند و پس از تشخیص خطا مبدل برای محدودسازی به میزان مناسب، در مد ۲ تنظیم می شود. در شکل (۹) ولتاژهای اولیه و ثانویه ترانس و نیز جریان جبران سازی و جریان خطا با این فرض نشان داده شده است.



شکل (۹): پارامترهای ASFCL در مدهای نرمال و خطا

در شکل (۱۰)، اثر زاویه فاز و اندازه جریان ثانویه

جدول (۲): مقادیر پارامترهای سیستم ۸ باسه

پارامترهای سیستم	مقادیر
ژنراتور ۱ و ۲ (G_1, G_2)	$S_n=150MVA, V_n=10KV, X_g=15\%$
ترانسفورماتور ۱ و ۲	$S=150MVA, 10/150KV, U_k=4\%$
خط ۱	$0.004+0.05j (\Omega/Km), L=100Km$
خط ۲	$0.0057+0.0714j (\Omega/Km), L=70Km$
خط ۳	$0.005+0.0563j (\Omega/Km), L=80Km$
خط ۴	$0.005+0.045j (\Omega/Km), L=100Km$
خط ۵	$0.0045+0.0409j (\Omega/Km), L=110K$
خط ۶	$0.0044+0.05j (\Omega/Km), L=90Km$
خط ۷	$0.005+0.05j (\Omega/Km), L=100Km$

خطا در محل رله اصلی، انجام و جریان‌های خطا در محل رله‌های اصلی و پشتیبان محاسبه شده‌اند. بر طبق جدول (۳)، مشاهده می‌شود با تنظیم مناسب جریان پیک آپ رله‌ها و ضریب تنظیم زمانی، مقدار فاصله زمانی عملکرد تمامی رله‌های اصلی و پشتیبان در رنج پذیرفتنی خود قرار گرفته و هماهنگی حفاظتی بین تمامی رله‌ها برقرار شده است.

تمامی خطوط با رله‌های اضافه‌جریان جهتی با مشخصه معکوس نرمال و با ثابت‌های $A=0.14, P=0.02$ و $B=0$ محافظت می‌شوند. مقدار ضریب تنظیم زمانی بین ۰/۱ تا ۱/۱ و مقدار مجاز فاصله زمانی بین عملکرد رله اصلی و پشتیبان بین ۰/۲ و ۰/۵ در نظر گرفته می‌شود. جدول (۳) نتایج هماهنگی حفاظتی رله‌های موجود را در شکل (۱۱) نشان می‌دهد. محاسبات اتصال کوتاه با وقوع

جدول (۳): نتایج هماهنگی حفاظتی رله‌های اضافه‌جریان در سیستم ۸ باسه شکل ۱

رله اصلی	رله پشتیبان	I_F (اولیه)	I_F (پشتیبان)	TDS(اولیه)	I_{Pickup} (اولیه)	t_p	t_b	CTI
R ₁	R ₆	۲۶۶۶/۳	۲۶۶۶/۳	۰/۱	۴۲۰	۰/۳۷	۰/۶	۰/۲۳
R ₂	R ₁	۵۳۷۴/۸	۸۰۴/۷	۰/۲	۸۷۵	۰/۷۵	۱/۰۳	۰/۲۸
R ₂	R ₇	۵۳۷۴/۸	۱۴۱۶	۰/۲	۸۷۵	۰/۷۵	۰/۹۶	۰/۲۱
R ₃	R ₂	۳۳۲۵/۶	۳۳۲۵/۶	۰/۱۵	۴۸۰	۰/۵۳	۱	۰/۴۷
R ₄	R ₃	۲۲۱۷/۱	۲۲۱۷/۱	۰/۱	۴۸۰	۰/۴۵	۰/۶۷	۰/۲۲
R ₅	R ₄	۱۳۳۴/۳	۱۳۳۴/۳	۰/۱	۱۸۰	۰/۳۴	۰/۶۸	۰/۳۴
R ₆	R ₅	۴۹۷۵	۴۰۳/۶	۰/۱۵	۴۸۰	۰/۴۴	۰/۸۶	۰/۴۲
R ₆	R ₁₄	۴۹۷۵	۱۵۳۳	۰/۱۵	۴۸۰	۰/۴۴	۰/۸۹	۰/۴۵
R ₇	R ₅	۴۲۴۷/۶	۴۰۳/۶	۰/۱۵	۴۸۰	۰/۴۷	۰/۸۶	۰/۳۹
R ₇	R ₁₃	۴۲۴۷/۶	۸۶۱	۰/۱۵	۴۸۰	۰/۴۷	۰/۹۵	۰/۴۸
R ₈	R ₇	۴۹۷۳/۲	۱۵۳۱/۵	۰/۱۵	۴۸۰	۰/۴۴	۰/۸۹	۰/۴۵
R ₈	R ₉	۴۹۷۳/۲	۴۰۳/۲	۰/۱۵	۴۸۰	۰/۴۶	۰/۸۶	۰/۴
R ₉	R ₁₀	۱۴۲۰/۹	۱۴۲۰/۹	۰/۱	۱۸۰	۰/۳۳	۰/۶۴	۰/۳۱
R ₁₀	R ₁₁	۲۳۱۳/۵	۲۳۱۳/۵	۰/۱	۴۸۰	۰/۴۳۸	۰/۸۷۶	۰/۴۳۸
R ₁₁	R ₁₂	۳۴۷۴/۳	۳۴۷۴/۳	۰/۲	۴۸۰	۰/۶۳۹	۱/۰۲	۰/۳۸۱
R ₁₂	R ₁₃	۵۳۷۷	۸۰۵/۵	۰/۲	۹۰۰	۰/۷۷	۱/۰۶	۰/۲۹
R ₁₂	R ₁₄	۵۳۷۷	۱۵۳۳	۰/۲	۹۰۰	۰/۷۷	۱/۱۹	۰/۴۲
R ₁₃	R ₈	۲۴۷۵/۷	۲۴۷۵/۷	۰/۱	۴۲۰	۰/۳۸۸	۰/۶۳	۰/۲۴۲
R ₁₄	R ₁	۴۲۴۶/۴	۸۰۴/۷	۰/۱۵	۴۸۰	۰/۶۳	۱/۰۶	۰/۴۳
R ₁₄	R ₉	۴۲۴۶/۴	۴۰۳/۲	۰/۱۵	۴۸۰	۰/۶۳	۰/۸۶	۰/۲۳

بر طبق مقادیر جدول (۶)، مشاهده می‌شود با تنظیم مناسب پارامترهای رله‌ها بر طبق جدول (۵)، فاصله زمانی بین تمامی رله‌های اصلی و پشتیبان در حد مجاز خود قرار گرفته و در نتیجه، هماهنگی حفاظتی بین تمامی رله‌ها برقرار است.

حالت ۲: پس از اعمال DG2 و بدون حضور ASFCL در این حالت، فرض می‌شود تنظیمات تمامی رله‌ها مطابق تنظیمات پایه باشند. زمان عملکرد رله‌ها در این حالت در جدول (۷) نشان داده شده است. مشاهده می‌شود در این حالت، با اعمال واحد جدید DG و در نتیجه، افزایش سطح اتصال کوتاه، CTI بیشتر رله‌های موجود در ریزش شبکه و نیز رله‌های بین شبکه اصلی و ریزش شبکه، (R4- R5- R4) و R4- R1, R2- R4, R3 از مقدار مجاز خود خارج شده‌اند و هماهنگی بین این رله‌ها از دست رفته است.

جدول (۷): عملکرد رله‌های اضافه‌جریان پس از اعمال DG2

و بدون FCL

مکان	رله	TDS	M	t	CTI
باس ۲	R ₁	۰/۱	۲/۲۲۶	۰/۱۰۹	-
	R ₄ '	۰/۳	۸/۲۲۸	۰/۰۴۷	-
	R ₆ '	۱/۴	۳/۷	۰/۰۵۷	۰/۰۲۳
باس ۳	R ₂	۰/۲	۲/۱۲۴	۰/۲۴۳	-
	R ₁	۰/۱	۱/۲۶۲	۰/۶۷۲	۰/۴۲۹
	R ₄ '	۰/۳	۳/۰۹	۰/۱۲۸	۰/۱۱۵
باس ۴	R ₃	۰/۱	۱/۴۹۸	۰/۳۲۵	-
	R ₂	۰/۲	۱/۴۵۴	۰/۷۲۴	۰/۳۹۹
باس ۵	R ₄	۱/۵	۴/۲۵۴	۰/۴۹۱	-
	R ₁	۰/۱	۱/۴۸۷	۰/۳۳	۰/۱۶۱
	R ₆ '	۱/۴	۴/۳	۰/۴۵	-
باس ۶	R ₅	۱	۸/۵۴	۰/۱۵	-
	R ₄	۱/۵	۱/۳۷۴	۶/۷۷	۶/۶۲
باس DG1	R ₆	۱	۲۵/۹۴	۰/۱۰۴	-
	R ₄	۱/۵	۴/۱۹	۰/۵	۰/۳۹۶

حالت ۳: پس از اعمال DG2 و با حضور ASFCL در این حالت، با فرض وقوع خطا در باس ۲ نمودار جریان خطا بدون اعمال و با اعمال واحد جدید DG2 مطابق شکل (۱۲) است.

۴-۲-۲- هماهنگی حفاظتی در شبکه متصل شده به ریزش شبکه

در این بخش، با استفاده از استاندارد IEC، محاسبات اتصال کوتاه در سیستم توزیع شکل (۴) با مقادیر پارامترهای لیست شده در جدول (۴) انجام شده‌اند.

جدول (۴): مقادیر پارامترهای سیستم توزیع و ریزش شبکه

پارامترهای سیستم	مقادیر
منبع اصلی	$kQ=1000MVA, U_{nQ}=69KV, S$
ترانسفورماتور (T ₁)	$S=50MVA, 69/20KV, U_k=20.5\%$
Z ₁₂ -Z ₃₄	$2.75+4.15j$
Z _{MG}	$2.15+3.24j$
L1-L4	$S=20MVA, PF=0.94$
DG ₁	$S_{rG}=1.5MVA, U_{rG}=690V, d=0.18"X$
T ₂ and T ₃	$S=2MVA, 0.69/20KV, U_k=6\%$
T ₄	$S=1.5MVA, 20/0.4KV, U_k=6.5\%$
Z _{DG1}	$0.081+0.057j$
Z _{DG2}	$0.162+0.114j$
L ₅ and L ₆	$S=1.2MVA, PF=0.95$
L ₇	$S=0.9MVA, PF=0.97$

رله‌های اضافه‌جریان از نوع خیلی معکوس استاندارد IEEE با مقادیر ثابت‌های $A=3/922$ و $P=2$ و $B=0/982$ و محدوده پذیرفتنی CTI بین ۰/۲ و ۰/۵ در نظر گرفته می‌شوند. نتایج شبیه‌سازی برای بررسی هماهنگی حفاظتی رله‌ها در ۳ حالت مختلف بررسی می‌شوند:

حالت ۱: قبل از اعمال DG2

جدول (۵) تنظیمات رله‌های اضافه‌جریان را بر طبق روش ارائه شده در بخش سوم نشان می‌دهد.

جدول (۵): مقادیر پارامترهای تنظیم رله‌های اضافه‌جریان

رله	جریان بار	نسبت CT	جریان پیک آپ	TDS
R ₁	۸۹۵	۱۰۰:۵	۴۰/۸۷۵	۰/۱
R ₂	۴۹۸/۳	۱۰۰:۵	۲۴/۶۵	۰/۲
R ₃	۲۲۵/۵	۱۰۰:۵	۲۰/۰۱	۰/۱
R ₄	۳۱	۱۰۰:۵	۱۲/۵	۱/۵
R ₄ '	۳۲/۲	۱۰۰:۵	۱/۹۷	۰/۳
R ₅	۱۵	۱۰۰:۵	۲/۱۲	۱
R ₆	۱۶	۱۰۰:۵	۲/۱۲	۱
R ₆ '	۱۹/۶	۱۰۰:۵	۲/۱۳۷	۱/۴

هماهنگی بهینه رله‌های اضافه‌جریان موجود در شبکه‌های توزیع متصل شده به ریزشبکه با استفاده از.....

بر طبق شکل (۱۴)، مشاهده می‌شود با تنظیم مناسب ASFCL جریان خطا تا مقدار قبل از اعمال DG₂ کاهش یافته است. در نهایت، مقادیر زمان‌های عملکرد رله‌ها در حالت اعمال واحد جدید DG و با حضور ASFCL و تنظیمات آن بر طبق روش پیشنهادی در جدول (۸) نشان داده شده‌اند.

جدول (۸): عملکرد رله‌های اضافه‌جریان پس از اعمال DG2

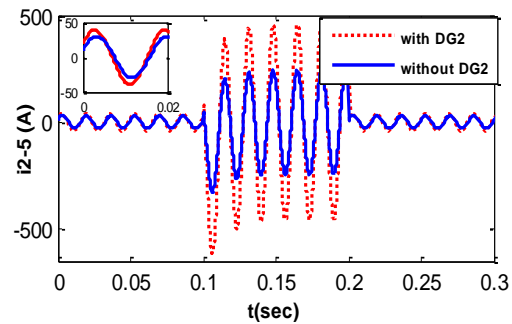
و با حضور ASFCL

مکان	رله	TDS	M	t	CTI
باس ۲	R ₁	۰/۱	۲/۲۲	۰/۱۰۹	-
	R' ₄	۰/۳	۵/۳۸	۰/۰۷	-
	R' ₆	۱/۴	۳/۹۵	۰/۵۱	۰/۴۴
باس ۳	R ₂	۰/۲	۲/۱۱	۰/۲۴۷	-
	R ₁	۰/۱	۱/۲۶۳	۰/۶۷	۰/۴۲۳
	R' ₄	۰/۳	۱/۹	۰/۴۸	۰/۲۳۳
باس ۴	R ₃	۰/۱	۱/۴۹۸	۰/۳۲	-
	R ₂	۰/۲	۱/۴۵	۰/۷۲	۰/۴
باس ۵	R ₄	۱/۵	۴/۴	۰/۴	-
	R ₁	۰/۱	۱/۲۳	۰/۷۷	۰/۳
باس ۶	R ₅	۱	۱۰/۲۱	۰/۱۴	-
	R ₄	۱/۵	۴	۰/۵۴	۰/۴
باس DG1	R ₆	۱	۱۲/۶۱	۰/۱۲۳	-
	R ₄	۱/۵	۳/۹	۰/۵۶	۰/۴۳۷

بر طبق جدول (۸)، مشاهده می‌شود تنظیم مناسب ASFCL مطابق با شکل (۱۳) توانسته است هماهنگی حفاظتی تمامی رله‌ها را با اضافه‌شدن واحد جدید DG و بدون تغییر پارامترهای تنظیم رله برقرار سازد.

۴-۲-۳- عملکرد رله‌ها در حالت منفصل از شبکه

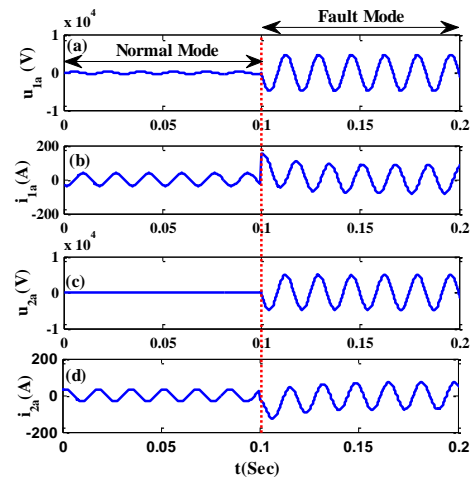
با توجه به اینکه نسبت جریان پیک آپ به جریان خطا در شبکه اصلی (بدون حضور ریزشبکه) تغییر چندانی ندارد، رله‌های موجود در شبکه اصلی با همان تنظیمات قبل هماهنگ خواهند شد. در ریزشبکه به دلیل تفاوت چشمگیر جریان خطا در حالت متصل به شبکه و جزیره‌ای، نسبت جریان خطا به جریان پیک آپ در تابع عملکرد رله کاهش



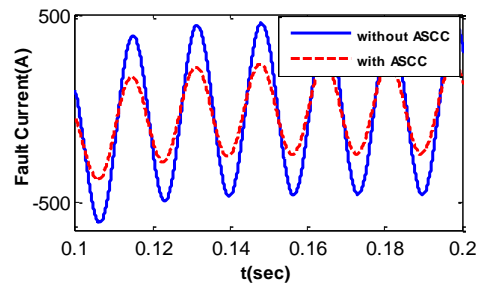
شکل (۱۲): جریان خطا بدون اعمال DG2 و با اعمال DG2

بر طبق شکل (۱۲)، مشاهده می‌شود اعمال واحد جدید DG سبب افزایش جریان خطا می‌شود که این امر به برهم زدن هماهنگی حفاظتی رله‌ها و نیز آسیب‌رساندن به کلیدهای قدرت و تجهیزات حفاظتی منجر می‌شود.

شکل (۱۳) نمودارهای مربوط به جریان‌ها و ولتاژهای اولیه و ثانویه ASFCL را برای عملکرد محدودسازی و شکل (۱۴) جریان خطا با حضور ASCC و تنظیمات آن مطابق شکل (۱۳) را نشان می‌دهد.



شکل (۱۳): تنظیمات ASFCL برای هماهنگی حفاظتی



شکل (۱۴): جریان خطا بدون و با حضور ASFCL

هماهنگی حفاظتی تمامی رله‌ها بدون تغییر پارامترهای تنظیم بهینه رله‌ها حاصل می‌شود. بهبود پروفیل ولتاژ و کنترل توان راکتیو نیز از جمله قابلیت‌های استفاده از ASFCL در سیستم‌های قدرت‌اند که در مقالات بعد بررسی خواهند شد.

مراجع

- [1] A. Khodadoost, R. Mohammadi, G. B. Gharehpetian, "FCL Optimal Sizing Considering Different Microgrid Operational and Economical Consideration Mode Using Bat Algorithm", Computational Intelligence in Electrical Engineering Journal, Vol. 8, No. 1, March 2017.
- [2] A. Korashy, S. Kamel, T. Alquthami, F. Jurado, "Optimal Coordination of Standard and Non-Standard Direction Overcurrent Relays Using an Improved Moth-Flame Optimization", IEEE Access, Vol. 8, No.1, May 2020.
- [3] A. Darabi, M. Bagheri, G. B. Gharehpetian, "Highly sensitive microgrid protection using overcurrent relays with a novel relay characteristic", IET Renewable Power Generation, Vol. 14, No. 7, May 2020.
- [4] M. Song, Y. Tang, Y. Zhou, L. Ren, L. Chen, S. Cheng, "Electromagnetic characteristics analysis of air core transformer used in voltage compensation type active SFCL", IEEE Transactions on Applied Superconductivity, Vol. 20, No. 3, June 2010.
- [5] L. Liang, Z. Yan, X. Nie, Y. Hu, K. Luo, Y. Wang, "Experiment of current limiting behavior based on air-core superconducting transformer and inductor-capacitor series resonant limiter", IEEE Transactions on Applied Superconductivity, Vol. 29, No. 2, March 2019.
- [6] T. H. Han, S. C. Ko, S. H. Lim, "Fault Current Limiting Characteristics of Transformer-Type Superconducting Fault Current Limiter Due to Winding Direction of Additional Circuit", IEEE Transactions on Applied Superconductivity, Vol. 28, No. 3, April 2018.
- [7] M. Abdel-Salam, A. Abdallah, R. Kamel, M. Hashem, "Improvement of Protection Coordination for a Distribution System Connected to a Microgrid using Unidirectional Fault Current Limiter", Ain Shams Engineering Journal, Vol.8, No.3, September 2017.
- [8] Z. Zheng, X. Xiao, C. Huang, C. Li, "Enhancing Transient Voltage Quality in a Distribution Power System With SMES-Based DVR and SFCL", IEEE Transactions on Applied Superconductivity, Vol. 29, No. 2, March 2019.
- [9] S. H. Lim, S. T. Lim, "Analysis on Coordination of Over-Current Relay Using Voltage Component in a Power Distribution System With a SFCL", IEEE Transactions on Applied Superconductivity, Vol. 29, No. 5, Aug. 2019.
- [10] J. Shi, M. Liao, X. Zhou, Z. Xia, L. Zhang, "Integrated Control Method for the Active Superconducting Current Controller", IEEE

زیادی پیدا خواهد کرد که این امر موجب افزایش زمان تریپ رله‌ها و ناهماهنگی بین رله‌های اصلی و پشتیبان خواهد شد.

جدول (۹) نتایج عملکرد رله‌های ریزشبهک در حالت جدا از شبکه را بدون تغییر پارامترهای تنظیم و با تغییر جریان پیک آب رله‌ها نشان می‌دهد.

جدول (۹): تنظیمات رله‌های ریزشبهک در حالت جدا از شبکه

نوع تنظیم	رله	TDS	I_{pickup}	M	t	CTI
بدون تغییر تنظیمات	R_6	۱	۲/۲	۱/۷۹	۱/۸۸	-
	R_7	۱/۴	۲/۱۳۷	۱/۲۲	۱۱/۵	۹/۶۲
با تغییر جریان پیک آب	R_6	۱	۰/۸۵	۴/۴۸	۰/۳	-
	R_7	۱/۴	۰/۸۵	۳/۰۷	۰/۷۹	۰/۴۹

نتایج جدول ۹ نشان می‌دهند با کاهش جریان پیک آب رله‌ها متناسب با جریان عبوری از آنها هماهنگی حفاظتی رله‌های موجود در ریزشبهک برقرار می‌شود.

۵- نتیجه‌گیری

در این مقاله از یک محدودساز جریان ابرسانای اکتیو (ASFCL) برای کاهش جریان خطا در سطوح از پیش تعریف شده و هماهنگی بهینه رله‌های اضافه‌جریان موجود در یک شبکه توزیع متصل شده به ریزشبهک استفاده شد. نتایج نشان دادند تنظیم مناسب ASFCL جریان خطا را حتی در لحظات اولیه وقوع خطا در مقدار مناسبی کاهش می‌دهد و با تنظیم اندازه و زاویه فاز جریان خروجی مبدل ASFCL، جریان خطا در سطوح بیشتر کاهش داده می‌شود. همچنین با روش انتخاب ماکزیمم جریان پیک آب رله، هماهنگی بهینه برای حصول مینیمم زمان عملکرد رله‌ها حاصل شد. نتایج هماهنگی در سه حالت قبل از اعمال واحد جدید به ریزشبهک، پس از اعمال و بدون حضور ASFCL و پس از اعمال و با حضور ASFCL ارزیابی شدند. نتایج نشان دادند با اعمال واحدهای جدید DG به ریزشبهک، هماهنگی بین رله‌های موجود در ریزشبهک و نیز رله‌های بین شبکه اصلی و ریزشبهک، مختل و با تنظیم مناسب ASFCL و اعمال امپدانس بهینه محدودسازی،

- Current Limiter: An Efficient Interface Between the Microgrid and Main Network", IEEE Transactions on Power Systems, Vol. 28, No. 2, May 2013.
- [17] A. Ghafari, M. Hosseinzadeh and O. Rahat, "Analysis of an active superconducting current controller (ASCC) considering the transient stability and OCR operation in transmission and distribution systems", Journal of Electrical Engineering and Technology (JEET), Vol. 11, No. 1, May 2016.
- [18] A. Ghafari, M. Razaz, S. G. Seifossadat and M. Hosseinzadeh, "Protective coordination of main and back-up overcurrent relays with different operating modes of active super-conducting current controller", Maejo International Journal of Science and Technology, Vol. 8, No. 3, December 2014.
- [19] A. Mahari, H. Seyedi, "An analytic approach for optimal coordination of overcurrent relays", IET Generation, Transmission & Distribution, Vol. 7, No. 7, July 2013.
- [20] T. Soleymani Aghdam, H. Kazemi Karegar and H. H. Zeineldin, "Optimal Coordination of Double-Inverse Overcurrent Relays for Stable Operation of DGs", IEEE Transactions on Industrial Informatics, Vol. 15, No. 1, Jan 2019.
- Transactions on Applied Superconductivity, Vol. 29, No. 2, March 2019.
- [11] J. Wang, L. Zhou, J. Shi, and Y. Tang, "Experimental investigation of an active superconducting current controller", IEEE Transactions on Applied Superconductivity, Vol. 21, No. 3, June 2011.
- [12] L. Chen, J. Tang, J. Shi, Z. Sun, "Simulations and experimental analyses of the active superconducting fault current limiter", Physica C, Vol. 459, No. 2, August 2007.
- [13] A. Esmaeili Dahej, S. Esmaeili, H. Hojabri, "Co-Optimization of Protection Coordination and Power Quality in Microgrids Using Unidirectional Fault Current Limiters", IEEE Transactions on Smart Grid, Vol. 9, No. 5, Sept. 2018.
- [14] E. Dehghanpour, H. Kazemi, R. Kheirollahi, T. Soleymani, "Optimal coordination of directional overcurrent relays in Microgrids by using cuckoo-linear optimization algorithm and fault current limiter", IEEE Transactions on Smart Grid, Vol. 9, No. 2, March 2018.
- [15] L. Chen, Y. Tang, J. Shi, Z. Li, L. Ren, and S. Cheng, "Control strategy for three-phase four-wire PWM converter of integrated voltage compensation type active SFCL", Physica C, Vol. 470, No. 3, February 2010.
- [16] T. Ghanbari, E. Farjah, "Unidirectional Fault

¹ Microgrid

² Active Superconducting Fault Current Limiter

³ Distributed Generation

⁴ Time Dial Setting

⁵ Pickup Current

⁶ Coordination Time Interval