

A Modified Step-Up Transformerless Inverter with Common-Ground Based on Semi-Quasi-Z-Source Topology

Meraj Noroozi¹, Ph.D. Student, Farhad Haghjoo², Associate Professor, Hamid Javadi³, Associate Professor.

1- Department of Electrical Engineering, Shahid Beheshti University, Tehran, Iran.

Email: me_noroozi@sbu.ac.ir

2- Department of Electrical Engineering, Shahid Beheshti University, Tehran, Iran.

Email: f_haghjoo@sbu.ac.ir (Corresponding author)

3- Department of Electrical Engineering, Shahid Beheshti University, Tehran, Iran.

Email: h_javadi@sbu.ac.ir

Abstract: There is an increasing demand for low-cost single-phase DC–AC inverters in many applications such as PV systems. These systems may be used without the transformer to improve efficiency and make the whole system lighter, smaller, and easier to install. With the transformerless topology, the system efficiency may be increased by about 2%, and the related cost may be decreased by about 25%. There are large leakage currents in transformerless topologies, especially in photovoltaic systems, where safety issues and electromagnetic interference problems often occur. To overcome such disadvantages, common-ground topologies can be used as they can minimize the leakage current of the transformerless inverter ones. The transformerless semi-quasi-Z-source inverter (SqZS) with the common-ground structure offers many advantages over conventional single-phase inverters. Leakage current elimination, higher power density, fewer components, and low-cost features make it an attractive option as a micro-inverter in photovoltaic applications. The basic topology of SqZSI is especially suitable for a PV module in low-voltage applications as a low-cost micro-inverter with high-voltage SiC switching devices. However, the unity voltage gain is one of the disadvantages of SqZS inverters, which is referred to as a drawback. In other words, the conventional structure of SqZS is not capable of stepping up the voltage, and the maximum amplitude of AC voltage that can be extracted is equal to the input DC voltage. This paper proposes a modified structure for single-phase inverters (MSqZS) to achieve voltage boost capability. The voltage boost is achieved in a single-stage conversion just by adding an additional series DC blocking capacitor to the basic inverter. It also maintains the common-ground feature. Nonlinear sinusoidal modulation (NLSPWM) is modified to allow the SqZS basic structure to achieve high voltage gain. Although the proposed inverter is modified in topology and modulation, it is not more complex than the basic SqZSI. The proposed inverter has the least number of components among the similar step-up common-ground topologies. In this paper, the closed-loop control is proposed to improve the performance of the MSqZS under variable input voltage, as well as output load and compensation for the undesired and non-ideal effect of the parasitic elements. In addition, the proposed inverter is capable of generating reactive power. Also, the design consideration for series capacitor is analysed for proper capacitor selection. The simulation and experimental results under various closed-loop and open-loop scenarios comply with the IEEE Std 1547 and verify the appropriate performance of the proposed inverter.

Keywords: Impedance source inverter, voltage boost, series capacitor, common-ground, transformerless, photovoltaic micro-inverter

Submit date: 2021/07/12

Accepted date: 2021/12/05

Corresponding author Name: Farhad Haghjoo

Corresponding author address: Department of Electrical Engineering, Shahid Beheshti University, Tehran, Iran.

اینورتر افزایشدهنده بدون ترانسفورماتور اصلاح شده با زمین مشترک بر پایه مبدل Semi-Quasi-Z-Source

نوع مطالعه: پژوهشی

معراج نوروزی^۱، دانشجوی دکتری، فرهاد حق جو^۲، دانشیار، حمید جوادی^۳، دانشیار

۱- دانشکده مهندسی برق- پردیس شهید عباسپور- دانشگاه شهید بهشتی، تهران، ایران

me_noroozi@sbu.ac.ir

۲- دانشکده مهندسی برق- پردیس شهید عباسپور- دانشگاه شهید بهشتی، تهران، ایران

f_haghjoo@sbu.ac.ir

۳- دانشکده مهندسی برق- پردیس شهید عباسپور- دانشگاه شهید بهشتی، تهران، ایران

h_javadi@sbu.ac.ir

چکیده: اینورتر نیمه شبه-منبع امپدانس^۱ (SqZS) با ساختار زمین مشترک و بدون ترانسفورماتور مزایای زیادی نسبت به دیگر اینورترهای تک فاز فراهم می کند. حذف جریان نشتی، چگالی انرژی زیاد، تعداد عناصر کم و قیمت پایین، آن را به یک گزینه جذاب به عنوان میکرو-اینورتر در کاربردهای فوتوولتائیک تبدیل می کند. با این وجود، بهره ولتاژ واحد یکی از معایب اینورتر (SqZS) است. به عبارت دیگر اینورتر پایه (SqZS) قابلیت افزایش ولتاژ را ندارد و بیشینه ولتاژ^۲ (AC) قابل استحصال برابر با ولتاژ^۳ (DC) ورودی است. بنابراین در این مقاله اینورتر اصلاح شده با قابلیت افزایش ولتاژ با عنوان^۴ (MSqZS) پیشنهاد شده است. اینورتر پیشنهادی، ساختاری اصلاح شده از اینورتر پایه (SqZS) است که با اضافه نمودن خازن سری ضمن حفظ خاصیت زمین مشترک، امکان دستیابی به بهره ولتاژ بالاتر از یک (حالت بوست) را فراهم می گردد. مدولاسیون پهنای پالس سینوسی غیرخطی^۵ (NLSPWM) به نحوی اصلاح می شود که امکان بهره مندی از قابلیت نهفته در ساختار پایه (SqZS) جهت دستیابی به بهره ولتاژ بالاتر فراهم می گردد. اینورتر پیشنهادی قادر به تغذیه بارهای با ضریب توان کمتر از یک بوده و قابلیت تزریق توان راکتیو را نیز دارد. نتایج حاصل از شبیه سازی ها و آزمایش های عملی در حالت های حلقه باز و حلقه بسته، صحت عملکرد اینورتر پیشنهادی را تأیید می کنند.

واژه های کلیدی: اینورتر نیمه شبه منبع امپدانس، افزایش ولتاژ، خازن سری، مدولاسیون پهنای پالس سینوسی غیرخطی، ساختار بدون ترانسفورماتور، میکرو اینورتر فوتوولتائیک.

تاریخ ارسال مقاله: ۱۴۰۰/۰۴/۲۱

تاریخ پذیرش مقاله: ۱۴۰۰/۰۹/۱۴

نام نویسنده ی مسئول: فرهاد حق جو

نشانی نویسنده ی مسئول: دانشکده مهندسی برق- پردیس شهید عباسپور- دانشگاه شهید بهشتی، تهران، ایران.

۱- مقدمه

ولتاژ را نداشته و بیشینه دامنه ولتاژ (AC) قابل استحصال در این ساختار، نهایتاً برابر با ولتاژ (DC) ورودی است.

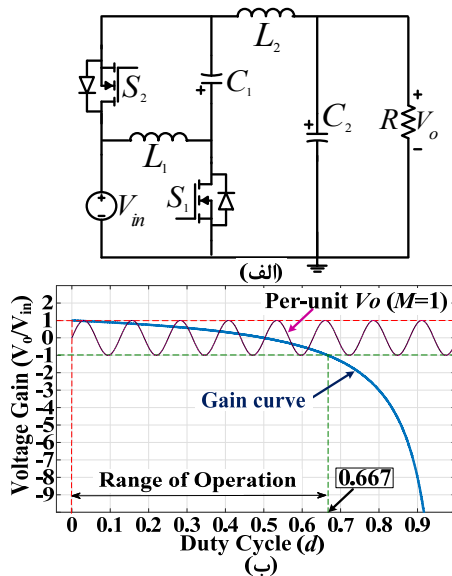
به دلیل اینکه ولتاژ خروجی تولیدی توسط پنل خورشیدی به اندازه کافی زیاد نیست، افزایش ولتاژ با بهره زیاد در کاربرد خورشیدی یک ضرورت محسوب شده (Sarikhani et al., 2020) و لذا دستیابی به افزایش ولتاژ در اینورترهای خورشیدی یکی از اهدافی است که در مراجع مختلف به آن پرداخته شده است. به عنوان نمونه در (Ding et al., 2013) چند ساختار شامل سلول‌هایی متشکل از سلف ها و خازن‌های سوئیچ شونده جهت دستیابی به بهره ولتاژ بالا در عمل ارائه شده است. در مرجع (Hu et al., 2019) با تجمیع مبدل بوست و اینورتر تمام پل به عنوان یک ساختار تجمیع شده، اینورتری با قابلیت افزایش ولتاژ و بدون ترانسفورماتور پیشنهاد شده و لیکن در ساختار تجمیع شده مذکور، از ۵ کلید استفاده شده که علاوه بر کنترل پیچیده تر، باعث افزایش در قیمت و حجم اینورتر می‌شود. همچنین به علت جریان ورودی ناپیوسته، باعث نوسانات توان ورودی در سمت (DC) می‌گردد (Lee et al., 2020).

به طور خاص برای دستیابی به بهره ولتاژ بالا و قابلیت افزایش ولتاژ در ساختار پایه (SqZS) پیشنهادهای مختلفی تاکنون ارائه شده است. در (Ahmed et al., 2014) از یک مبدل (DC-DC) افزایشده قبل از اینورتر (SqZS) استفاده شده که باعث افزایش تعداد اجزای مدار و دمرحله‌ای شدن ساختار اینورتر می‌شود. در مرجع اصلی اینورتر پایه (SqZS) (Cao et al., 2011) نیز پیشنهادی برای افزایش بهره ولتاژ مطرح شده که از ترکیب دو اینورتر تکفاز (SqZS) به صورت دو فاز تشکیل شده است. چنین ساختاری علاوه بر حجیم شدن اینورتر و افزایش تعداد قطعات، خاصیت زمین مشترک را نیز از دست می‌دهد. در مرجع (Kim et al., 2016) با استفاده از سلف تزویج سوئیچ شونده و افزودن کلید و خازن ملزاد به اینورتر پایه (SqZS) قادر به افزایش ولتاژ خروجی می‌شود. هرچند ساختار مذکور به بهره ولتاژ بالاتر از یک دست می‌یابد اما تنش جریان و ولتاژ وارده بر کلیدها نسبتاً زیاد است. مرجع (Huang et al., 2013) یک اینورتر با سه کلید فعال به نام (TSTS-ZSI) را ارائه می‌کند که قادر به تولید ولتاژهای با بهره ولتاژ بالاتر است اما سلف‌های حجیم و قطعات زیاد به کاررفته در مدار از معایب آن بوده و علاوه بر هزینه زیاد، تولید فرمان کلیدها نیز نسبتاً پیچیده است. از جمله آخرین تلاش‌های صورت گرفته برای دستیابی به بهره ولتاژ بالاتر از یک در اینورتر پایه (SqZS)، می‌توان به مرجع (Sarikhani et al., 2020) اشاره کرد که در آن اینورتری با سه کلید، دارای ساختاری بدون ترانسفورماتور و زمین مشترک پیشنهاد شده که قادر است به صورت یک مبدل افزایشده ولتاژ عمل کند. هرچند اینورتر پیشنهادی در مرجع (Sarikhani et al., 2020) چالش افزایش ولتاژ در اینورتر پایه (SqZS) را به خوبی برطرف کرده است اما تعداد قطعات اینورتر پیشنهادی حدوداً دو برابر تعداد

در سال‌های اخیر تقاضا برای اینورترهای کم‌هزینه و تک فاز (DC-AC) در بسیاری از کاربردها مانند سیستم‌های (PV) روبه افزایش گذاشته است (Kim et al., 2016). در برخی از کشورها، در شبکه ولتاژ پایین یا سطوح توان کمتر از ۲۰ کیلووات، موضوع ایزولاسیون یک مسئله ضروری نیست، بنابراین سیستم (PV) ممکن است بدون ترانسفورماتور پیاده‌سازی شود که باعث بهبود کارایی، کاهش حجم و وزن کمتر شده که نصب چنین ساختاری را آسان‌تر می‌سازد (Barzegarkhoo et al., 2021; Standard, n.d.; Vázquez et al., 2015). در مجموع بازده سیستم با استفاده از ساختار بدون ترانسفورماتور حدود ۲٪ افزایش می‌یابد و هزینه حدود ۲۵٪ کاهش می‌یابد (Long et al., 2019). برای ساختارهای اینورتری بدون ترانسفورماتور، در صورتی که منبع (DC) ورودی و قسمت (AC) خروجی، زمین یکسانی نداشته باشند، در منبع (DC) ورودی به ویژه برای سیستم‌های فتوولتائیک جریان نشتی بزرگی حاصل می‌گردد که مشکلات ایمنی و تداخل الکترومغناطیسی را به وجود خواهد آورد (Escobar et al., 2019; M. N. H. Khan et al., 2019; Myrzik & Calais, 2003; Shen & Chung, 2020). برای به حداقل رساندن جریان نشتی اینورترهای بدون ترانسفورماتور، می‌توان از ساختارهای زمین مضاعف، دارای زمین مشترک بین منبع (DC) ورودی و ترمینال (AC) خروجی، استفاده کرد (Araújo et al., 2009; Barzegarkhoo et al., 2021; Lopez et al., 2010).

برای غلبه بر معایب فوق، در مراجع (Cao et al., 2011; Tang et al., 2010) اینورتر تک فاز نیمه شبه منبع امپدانس (SqZS) که قادر است در یک مرحله ولتاژ (DC) را به (AC) تبدیل کند، ارائه شده است. اینورتر مذکور ساختاری بدون ترانسفورماتور و با زمین مشترک دارد که ضمن برخورداری از قابلیت اطمینان بالا، از اینورترهای ارزان قیمت محسوب می‌شود. با توجه به مزایایی که در مراجع مختلف (Liu et al., 2019; Nguyen et al., 2016; Tang et al., 2010) برای اینورتر (SqZS) ذکر شده این ساختار در سال‌های اخیر مورد توجه قرار گرفته است (Huang et al., 2013; Mekhilef & Ahmed, 2015; Sarikhani et al., 2020). انواع اینورترهای تک‌فاز بدون ترانسفورماتور که دارای ساختار زمین مشترک هستند در مراجع (M. N. H. Khan et al., 2019; Meneses et al., 2013; Siwakoti & Blaabjerg, 2018) به طور جامع مقایسه شده‌اند. هرچند ساختار اینورتر پایه (SqZS) دارای مزایای فراوانی است اما یکی از معایب این ساختار، بهره ولتاژ واحد بوده که همواره به صورت یک مبدل کاهشده ولتاژ عمل می‌کند (Gambhir et al., 2018; Meneses et al., 2013). به عبارت دیگر این ساختار قابلیت افزایش

منفی در خروجی خود داشته باشند. از میان مبدل‌های منبع امیدانسی که دارای زمین مشترک بین ترمینال (DC) و (AC) هستند، تنها مبدل اینورتری (SqZS) می‌تواند ولتاژ مثبت و منفی با منحنی بهره ولتاژ پیوسته در خروجی خود تولید نماید (Cao & Peng, 2009). بدان معنا که این مبدل را می‌توان با ارائه روش مدولاسیون مناسب به‌واسطه تغییر چرخه کار d از ۰ تا ۰/۶۶۷، به‌عنوان یک اینورتر مورد استفاده قرار داد زیرا بر اساس شکل (۱) (ب) چرخه کار صفر، سطح ولتاژ بیشینه مثبت را در خروجی ساخته و چرخه کار ۰/۶۶۷، سطح ولتاژ بیشینه منفی را تولید می‌نماید. محدوده ولتاژ خروجی اینورتر پایه (SqZS) مشابه با اینورتر تمام پل، بین $-V_{in}$ و $+V_{in}$ است. جهت دستیابی به شکل موج ولتاژ به صورت سینوسی در خروجی اینورتر تک‌فاز، طراحی استراتژی کنترل (PWM) بسیار حائز اهمیت است.



شکل (۱): (الف) ساختار اینورتر پایه (SqZS)، (ب) منحنی بهره ولتاژ اینورتر پایه بر حسب چرخه کار d به همراه شکل موج فرضی V_o

در اینورتر تمام پل رابطه بهره ولتاژ بر حسب ضریب مدولاسیون یک رابطه خطی است در نتیجه منحنی بهره ولتاژ آن به صورت یک خط راست قابل ترسیم است و امکان استفاده از روش مدولاسیون پهنای پالس سینوسی (SPWM) میسر است، در حالیکه منحنی بهره ولتاژ اینورتر (SqZS) به صورت یک خط راست نیست. بنابراین یک استراتژی (SPWM) غیرخطی مورد استفاده قرار می‌گیرد تا ولتاژ سینوسی مطلوب در خروجی ظاهر گردد. معادله بهره ولتاژ مبدل پایه (SqZS) در رابطه (۱) آمده است که با جایگذاری ولتاژ خروجی V_o به صورت یک تابع سینوسی، رابطه چرخه کار d بر حسب ضریب مدولاسیون M مطابق (۲) حاصل می‌آید (Cao et al., 2011; Mekhilef & Ahmed, 2015).

قطعات به کار رفته در اینورتر پایه بوده که باعث افزایش قیمت و حجم اینورتر می‌گردد.

در مقاله حاضر، ساختاری اصلاح‌شده از اینورتر پایه (SqZS) جهت رفع چالش افزایش ولتاژ آن پیشنهاد شده که نسبت به دیگر اینورترهای افزایش‌دهنده پیشنهادی، دارای کمترین قطعات ممکن و در نتیجه قیمت و حجم کم‌تر است. ساختار اصلاح‌شده در این مقاله با عنوان (MSqZS)، مبتنی بر ساختار پایه (SqZS) بوده که با افزودن خازن سری در خروجی اینورتر، ضمن حفظ خاصیت زمین مشترک، امکان دستیابی به بهره ولتاژ بالاتر از یک را فراهم ساخته است. اینورتر پیشنهادی به طور خاص در کاربردهای توان پایین نظیر میکرو-اینورترها مناسب است. در اینورتر پیشنهادی تبدیل ولتاژ (DC) به (AC) در یک طبقه صورت می‌پذیرد و همزمان سطح ولتاژ بدون استفاده از ترانسفورماتور، افزایش می‌یابد. همچنین اینورتر پیشنهادی قابلیت تولید توان راکتیو با (THD) خروجی مطابق با استاندارد IEEE 1547 را دارد.

مزایای اینورتر (MSqZS) پیشنهادی در این مقاله را میتوان بترتیب ذیل برشمرد:

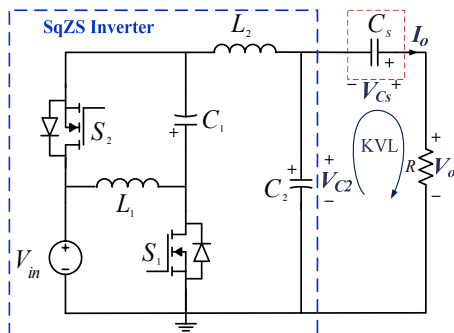
- (۱) رفع چالش افزایش ولتاژ در ساختار اینورتر پایه (SqZS) تنها با افزودن یک قطعه جدید (حداقل تعداد قطعات)؛
- (۲) قابلیت کار در محدوده وسیع‌تری از چرخه کار نسبت به ساختار پایه (به دلیل افزودن خازن سری)؛
- (۳) عدم پیچیده تر شدن ساختار و روش کنترلی در مقایسه با ساختار پایه (SqZS)؛
- (۴) ارائه مدار کنترلی حلقه بسته جهت بهبود عملکرد در شرایط تغییر ولتاژ ورودی، تغییر بار خروجی و حذف اثر نامطلوب عناصر پارازیت مدار.

در ادامه مقاله، ابتدا ساختار اینورتر پایه (SqZS) در بخش ۲ مرور شده و سپس در بخش ۳، ساختار اینورتر اصلاح‌شده پیشنهادی (MSqZS) معرفی گردیده و با دیگر ساختارها مقایسه گردیده است. در بخش ۴، طراحی و انتخاب اجزای اینورتر در بخش ۴، نتایج شبیه‌سازی در بخش ۵ و پیاده‌سازی آزمایشگاهی اینورتر پیشنهادی در بخش ۶ مقاله ارائه شده و نهایتاً در بخش ۷، نتیجه گیری کلی مقاله صورت گرفته است.

۲- معرفی ساختار اینورتر پایه (SqZS)

شکل (۱) (الف) ساختار اینورتر پایه نیمه شبه منبع امیدانسی (SqZS) را نمایش می‌دهد. در این ساختار، ورودی و خروجی زمین یکسانی دارند که جریان نشستی (PV) را به حداقل می‌رساند (Cao et al., 2011). چرخه کار کلید S_1 با d تعریف می‌شود. منحنی بهره ولتاژ بر حسب d نیز در شکل (۱) (ب) نشان داده شده است. با توجه به منحنی بهره ولتاژ، این مبدل می‌تواند با تغییر چرخه کار، ولتاژ مثبت و

آفست (DC) ایجاد شده و افزایش بهره ولتاژ به بیش از یک برابر (دستیابی به قابلیت بوست) در اینورتر پیشنهادی، از یک خازن سری C_S در خروجی اینورتر پایه (SqZS) مطابق شکل (۳) استفاده شده است. با افزودن این خازن سری امکان استفاده از چرخه کار بیش از $0.67 (d > 0.67)$ که قبلاً بدون استفاده بود فراهم می‌گردد. تحلیل مداری خازن سری افزوده شده در بخش ۴ تشریح شده است. در اینورتر پیشنهادی، به منظور استفاده از محدوده چرخه کار $(d > 0.67)$ نیاز به اعمال تغییراتی در کنترل و مدولاسیون اینورتر پایه (SqZS) است. از این‌رو، روابط (۳) الی (۷) برای دستیابی به شکل موج مرجع چرخه کار در مدولاسیون پهنای پالس سینوسی غیرخطی مشابه فرآیندی که برای اینورتر پایه در بخش ۲ بیان شد قابل محاسبه است.



شکل (۳): ساختار اینورتر اصلاح شده پیشنهادی (MSqZS)

که پس از عبور از خازن سری در خروجی اینورتر (C_S)، مؤلفه آفست (DC) حذف شده و لذا در ترمینال خروجی، ولتاژ سینوسی با پیک‌های متقارن و با بهره ولتاژ G قابل دریافت خواهد بود. نهایتاً شکل موج مرجع در مدولاسیون پیشنهادی اصلاح شده طبق رابطه (۷) و مطابق شکل (۴) به دست می‌آید. همان‌طور که ملاحظه می‌شود فرمان‌های کلیدها به صورت مکمل یکدیگر هستند که باعث تسهیل در پیاده‌سازی اینورتر پیشنهادی می‌شود.

$$\frac{V_{C_2}}{V_{in}} = \frac{1-2d}{1-d} \quad (3)$$

$$V_{C_2} = V \sin(\omega t) - V + V_{in} \quad (4)$$

$$\frac{V}{V_{in}} = G, (G \geq 0) \quad (5)$$

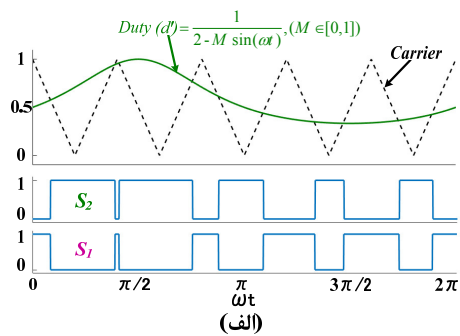
$$\frac{V_{C_2}}{V_{in}} = G \sin(\omega t) - G + 1 = \frac{1-2d}{1-d} \quad (6)$$

$$(1-d) = d' = \frac{1}{1+G[1-\sin(\omega t)]} \quad (7)$$

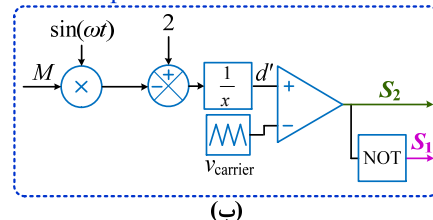
$$\frac{V_o}{V_{in}} = \frac{1-2d}{1-d}, V_o = (MV_{in}) \sin(\omega t) \quad (1)$$

$$d' = 1-d = \frac{1}{2-M \sin(\omega t)} \quad (\text{for } S_2) \quad (2)$$

در شکل (۲) الف) نحوه تولید فرمان کلیدها در اینورتر پایه بر اساس موج مرجع سینوسی غیرخطی نمایش داده شده است (Cao et al., 2011). بلوک دیاگرام مدولاسیون عرض پالس سینوسی غیرخطی برای (SqZS) بر حسب ضریب مدولاسیون M نیز در شکل (۲) ب) آمده است که در آن همواره M کمتر از یک بوده و لذا اینورتر پایه به صورت یک مبدل کاهنده ولتاژ عمل می‌کند.



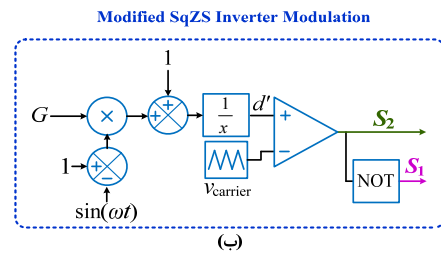
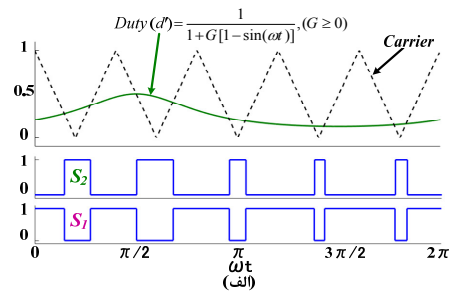
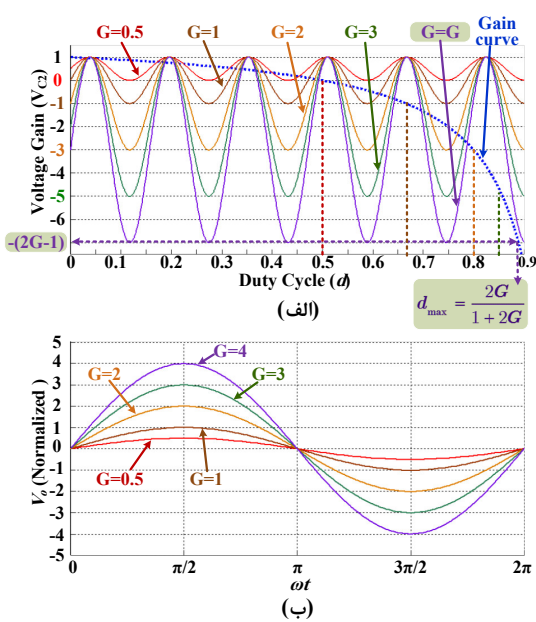
الف) SqZS Inverter Modulation



شکل (۲): الف) نحوه تولید فرمان کلیدهای S_1 و S_2 در اینورتر پایه (SqZS) (Cao et al., 2011)، ب) بلوک دیاگرام مدولاسیون پهنای پالس سینوسی غیرخطی در اینورتر پایه (SqZS) بر حسب M

۳- ساختار اینورتر پیشنهادی (MSqZS)

بر اساس منحنی بهره ولتاژ اینورتر پایه (SqZS) در شکل (۱) ب)، ساختار پایه به منظور تولید ولتاژ سینوسی متقارن در ترمینال خروجی خود مجبور به استفاده از محدوده چرخه کار کمتر از 0.67 است. اما ملاحظه می‌شود این ساختار در محدوده چرخه کار $(d > 0.67)$ قابلیت افزایش بهره ولتاژ به چندین برابر و با دامنه منفی را دارا بوده و بنابراین با اصلاح مدولاسیون، امکان استفاده از این محدوده چرخه کار فراهم شده و لیکن استفاده از محدوده مذکور، باعث ایجاد عدم تقارن بین بیشینه مثبت و منفی ولتاژ در خروجی می‌گردد. در نتیجه شکل موج ولتاژ خازن C_2 (همان ترمینال خروجی اینورتر پایه) دارای آفست (DC) با مقدار منفی می‌شود. به منظور حذف



شکل (۴): (الف) نحوه تولید فرمان کلیدهای S_1 و S_2 در اینورتر پیشنهادی (MSqZS)، (ب) بلوک دیاگرام کنترل حلقه باز اینورتر (MSqZS) و اعمال مدولاسیون (NLSPWM) با ورودی بهره ولتاژ G

شکل (۵): (الف) منحنی بهره ولتاژ خازن C_2 بر حسب چرخه کار به همراه شکل موج‌های فرضی ولتاژ خازن C_2 به ازای چند بهره مختلف، (ب) ولتاژ ترمینال خروجی اینورتر پیشنهادی به ازای چند بهره مختلف پس از حذف آفست (DC) توسط خازن سری

پیشنهادی، وجود عناصر پارازیت در اجزای اینورتر نظیر مقاومت داخلی سلف‌ها است که باعث می‌شود در عمل، اینورتر از حالت ایده آل خارج شود. در شرایط عملی، دستیابی کامل به بهره ولتاژهای بالا مطابق آنچه در منحنی نظری بهره ولتاژ ایده آل مطرح است با چالش همراه بوده و لذا به منظور بهبود عملکرد اینورتر پیشنهادی و به حداقل رساندن اثرات نامطلوب ناشی از حضور عناصر پارازیت، جبران عملی منحنی غیر ایده آل بهره ولتاژ، افت ولتاژهای ناخواسته روی اجزای اینورتر ناشی از جریان‌کشی بار و شرایط تغییر ناگهانی بار و تغییر ولتاژ ورودی، کنترل حلقه بسته مطابق بلوک دیاگرام شکل (۶) (الف) پیشنهاد شده است. در این روش کنترلی، ابتدا با فیدبک از ولتاژ خروجی اینورتر و تبدیل آن به مقدار پریونیت، دامنه مؤلفه هارمونیک اصلی به روش تبدیل فوریه گسسته بازگشتی (Darwish & Fikri, 2006; McGrath et al., 2005)، توسط بلوک Rec_DFT^* استخراج شده که پیاده‌سازی دیجیتال آن در بلوک دیاگرام شکل (۶) (ب) تشریح شده است. سپس با استفاده از کنترل‌کننده تناسبی-انتگرالی (PI) در شکل (۶) (ج)، میزان بهره ولتاژ مطلوب به طور خودکار به نحوی اختیار می‌شود که دامنه هارمونیک اصلی ولتاژ خروجی روی مقدار مرجع $|V_{hl}|^*$ تثبیت شود. به منظور پایداری بیشتر، خروجی کنترل‌کننده (PI) (همان G) توسط بلوک محدود-کننده روی مقادیر صفر الی ۶ برابر محدود شده که این کران‌ها بر اساس طراحی اینورتر، قابل انتخاب هستند. برای کنترل‌کننده (PI) تحت مطالعه در این مقاله، مطابق شکل (۶) (ج) از روش

به منظور درک بهتر، منحنی بهره ولتاژ خازن C_2 بر حسب چرخه کار به همراه شکل موج‌های فرضی ولتاژ خازن C_2 به ازای چند بهره مختلف در شکل (۵) نمایش داده شده است. در ساختار پیشنهادی با انتخاب بهره ولتاژ G ، ولتاژ خازن C_2 (V_{C2}) که همان ولتاژ ترمینال در اینورتر (SqZS) پایه است، به صورت شکل موج سینوسی دارای آفست بین V_{in} الی $-(2G-1)V_{in}$ تغییر می‌کند. برای تولید چنین ولتاژی نیاز است چرخه کار d همواره بین صفر (برای بیشینه مثبت ولتاژ) الی $2G/(1+2G)$ (برای بیشینه منفی ولتاژ) نوسان کند. به عنوان نمونه برای دستیابی به بهره ولتاژ ۲ برابری، لازم است همواره چرخه کار بین صفر (برای تولید V_{in}) الی 0.8 (برای تولید $-3V_{in}$) تغییر نماید. در شکل (۵) (الف) کران بالای محدوده عملکرد چرخه کار (d_{max}) برای چند بهره مختلف توسط خط چین‌های عمودی نمایش داده شده است. نهایتاً ولتاژ ترمینال خروجی اینورتر پیشنهادی به ازای چند بهره مذکور پس از حذف مؤلفه (DC) توسط خازن سری در شکل (۵) (ب) نمایش داده شده است. همان‌طور که ملاحظه می‌شود ساختار پیشنهادی قادر به تولید ولتاژ با بهره‌های ($G>0$) است که در بهره‌های کمتر از یک ($G<1$) قابلیت کاهش ولتاژ (باک) و در بهره‌های بیشتر از یک ($G>1$) قابلیت افزایش ولتاژ (بوست) را دارد. همچنین در نقطه کار $G=1$ روابط به دست آمده مشابه روابط اینورتر (SqZS) پایه با $M=1$ است.

۳-۱- کنترل حلقه بسته اینورتر پیشنهادی جهت

بهبود عملکرد

یکی از چالش‌ها در اینورترهای منبع امپدانس و همچنین اینورتر

جدول (۱): مقایسه مشخصات اینورتر پیشنهادی با مراجع

اینورتر پیشنهادی (MSqZS)	اینورتر مرجع (Sarikhani et al., 2020)	اینورتر پایه (SqZS) Cao et al., 2011	خاصیت زمین مشترک
✓	✓	✓	✓
✓	✓	✓	بدون ترانسفورماتور
۷ قطعه	۱۱ قطعه	۶ قطعه	تعداد اجزا
۲ کلید ۲ سلف ۳ خازن	۳ کلید ۳ سلف ۴ خازن ۱ دیود	۲ کلید ۲ سلف ۲ خازن	قطعات اینورتر
دارد	دارد	ندارد	قابلیت افزایش ولتاژ

۴- انتخاب اجزای اینورتر پیشنهادی

۴-۱- طراحی اجزای اصلی اینورتر

از آنجا که اینورتر اصلاح شده پیشنهادی مبتنی بر ساختار پایه (SqZS) است، گام‌های طراحی اجزای اصلی اینورتر مشابه فرایندی که در مراجع (Cao et al., 2011; Mekhilef & Ahmed, 2015) آمده است قابل اجرا بوده، با این تفاوت که استرس بیشینه وارد بر قطعات در بیشترین چرخه کار اتفاق می‌افتد. در اینورتر پایه مقدار d_{max} نهایتاً ۰/۶۷ بوده اما در اینورتر پیشنهادی بسته به بهره G اختیار شده در طراحی، بیشینه چرخه کار مطابق شکل (۵) (الف)، برابر با $d_{max} = 2G/(1+2G)$ خواهد شد. منحنی‌ها و روابط مربوط به استرس ولتاژ و جریان وارد بر قطعات اینورتر بر حسب چرخه کار d در مرجع (Cao et al., 2011) تشریح شده‌اند که بر اساس آن‌ها بیشینه ولتاژ و جریان قابل تحمل قطعات مشخص می‌گردد. در نهایت پس از محاسبات طراحی طبق مراجع مذکور، اجزای اینورتر پیشنهادی (MSqZS) تحت مطالعه در این مقاله مطابق مقادیر جدول (۲) اختیار شده‌اند.

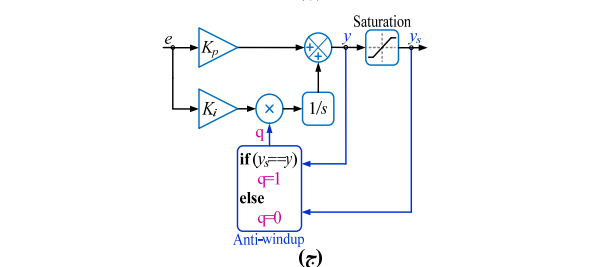
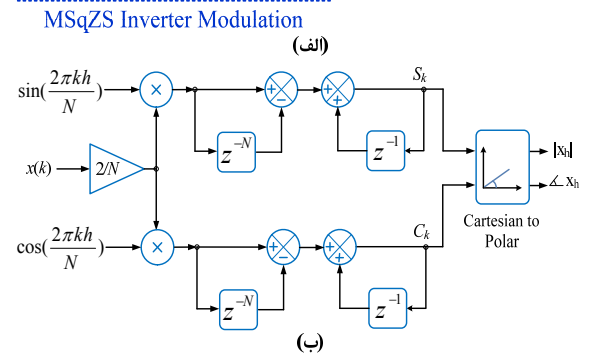
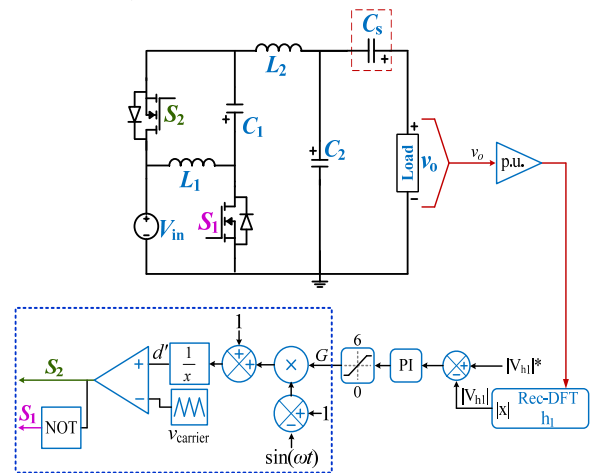
۴-۲- ملاحظات طراحی و انتخاب خازن

از آنجا که در بخش انتهایی اینورتر (SqZS) سلف L_2 و خازن C_2 قرار گرفته‌اند با ایجاد یک رفتار فیلتری با مشخصه پایین گذر، مانع از حضور مؤلفه‌های فرکانس‌های بالا نظیر فرکانس کلیدزنی می‌شوند. در نتیجه، در بخش انتهایی مدار بعد از خازن C_2 تنها مؤلفه فرکانس ۵۰ هرتز و مؤلفه (DC) وجود خواهد داشت. همان‌طور که در شکل (۳) ملاحظه می‌شود با نوشتن معادله KVL در ترمینال خروجی اینورتر پیشنهادی و با در نظر گرفتن پلاریته ولتاژها، رابطه (۸) به دست می‌آید. ولتاژ خازن C_2 (V_{C2}) که همان ولتاژ ترمینال در اینورتر (SqZS)

Anti_windup برای بهبود عملکرد کنترلی بخش انتگرالی آن و جلوگیری از به اشباع رفتن کنترل کننده استفاده شده است (Ghoshal & John, 2010).

۳-۲- مقایسه ساختار

جدول (۱) به منظور مقایسه مشخصات عملکردی اینورتر پیشنهادی با اینورترهای پیشنهاد شده در مراجع و با در نظر گرفتن مؤلفه‌هایی نظیر دارا بودن خاصیت زمین مشترک، بدون ترانسفورماتور بودن، تعداد اجزای اینورتر و قابلیت افزایش ولتاژ خروجی، ارائه شده است. همان‌طور که ملاحظه می‌شود اینورتر اصلاح شده پیشنهادی (MSqZS) ضمن حفظ ساختار زمین مشترک با افزودن تنها یک قطعه جدید و با حداقل تعداد قطعات ممکن، توانایی دستیابی به قابلیت افزایش ولتاژ را در ساختار پایه (SqZS) فراهم کرده است.



شکل (۶): (الف) بلوک دیاگرام کنترل حلقه بسته اینورتر (MSqZS)، (ب) بلوک دیاگرام استخراج دامنه هارمونیک اصلی به روش Rec-DFT، (ج) بلوک دیاگرام کنترل کننده (PI) به همراه Anti-windup

رابطه معکوس دارد تأثیر فرکانس‌های بالا (نظیر فرکانس کلیدزنی) روی ولتاژ ریپل خازن قابل چشم‌پوشی است. لذا در شرایط فازوری، مؤلفه ۵۰ هرتز موجود در ولتاژ خازن C_2 (V_{C2}) باعث ایجاد جریان I_o عبوری از خازن سری و بار خروجی خواهد شد. با عبور جریان بار I_o از راکتانس خازنی (X_{Cs}) ریپل ولتاژ ۵۰ هرتز روی خازن سری ایجاد خواهد شد. دامنه ریپل (AC) ایجادشده روی خازن سری طبق رابطه (۱۱) قابل محاسبه بوده که امکان افزایش تا مقدار (DC) ولتاژ خازن سری در رابطه (۹) را دارد. دامنه ریپل ولتاژ روی خازن سری با جریان بار خروجی رابطه مستقیم و با ظرفیت خازنی رابطه عکس دارد. جهت محدود کردن این مقدار، با در نظر گرفتن حاشیه ۵۰ درصدی برای بیشینه دامنه ریپل ولتاژ، رابطه (۱۲) به دست می‌آید. بنابراین، حداقل ظرفیت خازن در جریان نامی (بیشترین ریپل ولتاژ) طبق رابطه (۱۳) محاسبه می‌شود.

$$V_{C_s(Ripple)} = X_{C_s} I_o = \frac{I_o}{C_s \omega} \quad (11)$$

$$V_{C_s(Ripple)} \leq (50\%) V_{C_s(DC)} \quad (12)$$

$$C_s \geq \frac{2I_{o(peak)}}{(G-1)V_{in}(2\pi f)} \quad (13)$$

با در نظر گرفتن ملاحظات فوق، هر چه ظرفیت خازن سری بیشتر انتخاب شود عملکرد بهتری در حذف آفست (DC) خواهد داشت و میزان ریپل ولتاژ خازنی کمتر می‌شود ولی باعث پیدایش حالتی گذرا مطابق رابطه ثابت زمانی شارژ خواهد شد. در نهایت با انجام مصالحه‌ای بین کران بالا و پایین، مقدار ظرفیت خازنی مناسب قابل طراحی است. بیشینه ولتاژ اعمالی به خازن سری نیز حاصل جمع ولتاژ (DC) و بیشینه ریپل (AC) اعمالی به خازن سری است که با فرض حاشیه ۵۰ درصدی اختیار شده، نهایتاً به ۱/۵ برابر ولتاژ (DC) خواهد رسید. با در نظر گرفتن روابط (۹) و (۱۲)، رابطه (۱۴) برای استرس ولتاژ خازن سری قابل بیان است.

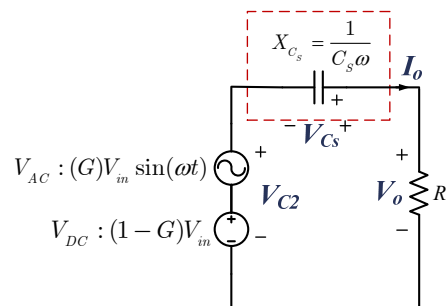
$$\begin{cases} V_{C_s(peak)} = V_{C_s(DC)} + |V_{C_s(Ripple)}| = 1.5V_{C_s(DC)} \\ V_{C_s(peak)} = 1.5(G-1)V_{in} \end{cases} \quad (14)$$

شایان ذکر است پدیده رزونانس در کاربردهای اینورتری متصل به شبکه که از خازن سری استفاده می‌کنند باعث ایجاد چالش‌هایی در عملکرد پایدار اینورتر می‌شود که در مراجع (D. Khan et al., 2019; Long et al., 2019) روش‌های میرایی فعال و غیر فعال برای بهبود عملکرد کنترلی اینورتر در حالت حلقه بسته ارائه شده است که به پایداری اینورتر در شرایط نزدیک به رزونانس کمک می‌کنند. علاوه بر

پایه است به علت مدولاسیون اعمال‌شده، دارای مؤلفه‌های (AC) (۵۰ هرتز) و (DC) است. هدف استفاده از خازن سری، حذف مؤلفه (DC) مذکور است تا در نهایت مؤلفه ولتاژ سینوسی متقارن به بار برسد.

$$V_o = V_{C_2} + V_{C_s} \quad (8)$$

انتخاب ظرفیت خازنی و میزان ولتاژ قابل تحمل خازن سری C_s بر اساس تحلیل (DC) و تحلیل فازوری روی مدار معادل شکل (۷) و بر اساس رابطه (۸) امکان‌پذیر است. هدف از این تحلیل‌ها، انتخاب ظرفیت مناسب خازن سری است به نحوی که ثابت زمانی شارژ و ریپل ولتاژ خازنی، مقادیر کوچک و قابل قبولی بدست آیند.



شکل (۷): مدار معادل بخش خروجی اینورتر پیشنهادی

همان‌طور که ملاحظه می‌شود در تحلیل (DC) مدار معادل شکل (۷)، خازن سری C_s مدارباز است و تمام مؤلفه (DC) ولتاژ، روی خازن سری و با پلاریته معکوس اعمال می‌شود که نهایتاً مقدار (DC) ولتاژ خازن سری مطابق رابطه (۹) خواهد شد. در این شرایط مقدار ثابت زمانی شارژ خازن سری با در نظر گرفتن مقاومت بار خروجی (R) مطابق رابطه (۱۰) قابل محاسبه است. هرچه مقدار ظرفیت خازن سری کمتر انتخاب شود، ثابت زمانی شارژ کمتر شده و در نتیجه اثر کمتری روی ولتاژ خروجی در حالت گذرا خواهد گذاشت. به عبارت دیگر حد بالا جهت انتخاب ظرفیت خازن سری به پارامتر ثابت زمانی اختیار شده در طراحی وابسته است.

$$V_{C_s(DC)} = (G-1)V_{in} \quad (9)$$

$$\tau = RC_s \quad (10)$$

جهت انتخاب حد پایین ظرفیت خازن از تحلیل (AC) (تجزیه تحلیل فازوری) مدار معادل شکل (۷) می‌توان استفاده نمود. جهت سهولت در تحلیل فازوری، با توجه به رفتار فیلتری توسط سلف و خازن خروجی اینورتر، فرض شده که مؤلفه فرکانس (AC) غالب در خروجی، تنها حاوی مؤلفه فرکانس ۵۰ هرتز بوده و مؤلفه‌های فرکانس بالا حذف شده‌اند. علاوه بر این، از آنجا که ولتاژ ریپل خازن با فرکانس

۵- شبیه‌سازی اینورتر پیشنهادی (MSqZS)

۵-۱- نتایج شبیه‌سازی کنترل حلقه باز

مطابق بلوک دیاگرام کنترل حلقه باز در شکل (۴)(ب) ورودی کنترلی همان ضریب بهره ولتاژ (G) است که با تنظیم G، ولتاژ خروجی با بهره‌های مختلف قابل دستیابی است. اینورتر تحت مطالعه با توان ۱۰۰ وات به ازای مشخصات ارائه شده در جدول (۲) در نرم‌افزار MATLAB/Simulink با استفاده از کتابخانه‌های PLECS شبیه‌سازی گردید. نتایج شبیه‌سازی به دست آمده از کنترل حلقه باز اینورتر مذکور با ضریب بهره ۲/۲۲ در شکل (۸) نمایش داده شده است. همان‌طور که در شکل (۸)(ب) ملاحظه می‌شود به ازای ورودی (DC) معادل ۷۰ ولت، دامنه ولتاژ خازن C₂ بین ۷۰ ولت الی ۲۴۰- ولت نوسان می‌کند که پس از عبور از خازن سری C_s، ولتاژ سینوسی خالص با دامنه ۱۵۵ ولت در خروجی اینورتر پیشنهادی به دست می‌آید. با توجه به شکل (۸)(ج)، ولتاژ (DC) اعمالی به خازن سری C_s برابر با میزان آفست (DC) و برابر با ۸۴ ولت بوده و میزان ولتاژ ریپل خازن سری نیز مطابق با محاسبات رابطه (۱۵) برابر با ۴۱ ولت به دست می‌آید. در شکل (۸)(ز) محدوده تغییرات چرخه کار (d) که بین صفر الی ۰/۸ متغیر است نمایش داده شده است. کاملاً واضح است که در اینورتر اصلاح‌شده (MSqZS)، محدوده چرخه کار وسیع‌تری بیش از ۰/۶۷ نیز استفاده شده تا بهره ولتاژ بالاتر از یک حاصل شود. به‌عنوان نمونه در این شبیه‌سازی برای دستیابی به بهره ولتاژ ۲/۲ نیاز است چرخه کار تا ۰/۸ افزایش یابد.

نتایج شبیه‌سازی به دست آمده از کنترل حلقه باز اینورتر پیشنهادی در بار مقاومتی-سلفی با ضریب بهره ۲ در شکل (۹) نمایش داده شده است. همانگونه که ملاحظه می‌شود اینورتر پیشنهادی قابلیت تولید توان راکتیو و تغذیه بارهای (RL) را نیز دارا است. اینورتر (MSqZS) در باری با ضریب توان ۰/۸۵ پس‌فاز، عملکرد مطلوبی به نمایش گذاشته و میزان (THD) ولتاژ خروجی کمتر از ۳ درصد است که این موضوع در طیف فرکانسی ولتاژ خروجی در شکل (۹)(ب) کاملاً مشهود است.

۵-۲- نتایج شبیه‌سازی کنترل حلقه بسته

به منظور عملکرد بهینه اینورتر پیشنهادی و به حداقل رساندن اثرات ناخواسته ناشی از شرایط تغییر بار، تغییر ولتاژ ورودی و حذف اثر عناصر پارازیت از قبیل مقاومت داخلی سلف‌ها و دیگر اجزای اینورتر، از کنترل حلقه بسته مطابق بلوک دیاگرام شکل (۶)(الف) در این شبیه‌سازی استفاده شده است.

این انتخاب نامناسب قطعات در طراحی، باعث ورود به ناحیه ناپایداری می‌شود که برای تضمین عملکرد پایدار نیاز است طراحی و انتخاب قطعات با توجه به فرکانس رزونانس سیستم به نحو مطلوبی انجام شود، همچنین طراحی مناسب ضرایب کنترلرها در حالت حلقه بسته در بهبود عملکرد پایدار اینورتر موثر است (D. Khan et al., 2019; Long et al., 2019).

۴-۳- محاسبات خازن سری برای اینورتر ۱۰۰ وات

با در نظر گرفتن ولتاژ (DC) ورودی ۷۰ ولت، برای دستیابی به بیشینه ولتاژ ۱۵۵ ولت (۱۱۰ ولت مؤثر) در خروجی اینورتر به بهره ولتاژی در حدود ۲/۲ نیاز است. طبق روابط طراحی بیان‌شده، ولتاژ (DC) اعمالی به خازن (۸۴ ولت)، ظرفیت خازن سری (۱۰۰ میکرو فاراد)، ثابت زمانی شارژ (۱۲ میلی‌ثانیه)، دامنه ریپل ولتاژ روی خازن سری در بار نامی (۴۱ ولت) و بیشینه ولتاژ اعمالی به خازن سری (۱۲۵ ولت) به دست خواهند آمد که در مجموعه روابط (۱۵) آمده است.

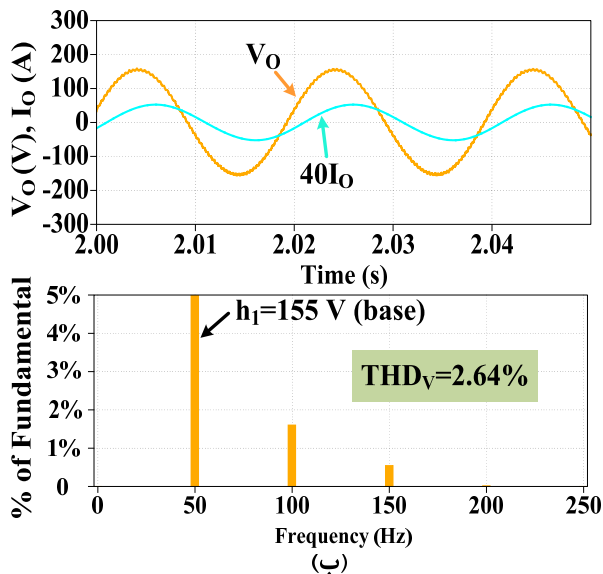
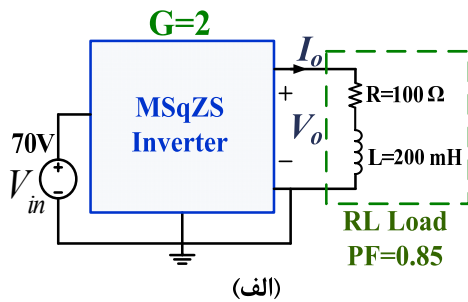
$$\left\{ \begin{array}{l} V_{C_s(DC)} = (G - 1)V_{in} = 84 \text{ V} \\ C_s \geq \frac{2I_{o(peak)}}{(G - 1)V_{in}(2\pi f)} = 100 \mu\text{F} \\ \tau = RC_s = 12 \text{ ms} \\ \left| V_{C_s(Ripple)} \right| = \left| \frac{I_{o(peak)}}{C_s \omega} \right| = 41 \text{ V} \\ \left| V_{C_s(max)} \right| = 1.5V_{C_s(DC)} = 125 \text{ V} \end{array} \right. \quad (15)$$

نهایتاً اجزای اینورتر پیشنهادی (MSqZS) تحت مطالعه در این مقاله مطابق مقادیر جدول (۲) اختیار شده‌اند.

جدول (۲): اجزای اینورتر (MSqZS) تحت مطالعه

نماد	مقدار	پارامتر
L ₁ , L ₂	۱ میلی‌هائری	اندوکتانس سلف‌های L ₁ و L ₂
C ₁ , C ₂	۴ میکرو فاراد	ظرفیت خازن‌های C ₁ و C ₂
C _s	۱۰۰ میکرو فاراد / ۲۰۰ ولت	ظرفیت خازن سری C _s
V _{in}	۷۰ ولت	ولتاژ (DC) ورودی
V _o	۱۱۰ ولت مؤثر	ولتاژ نامی خروجی
G	۲/۲۲	بهره ولتاژ اینورتر
f	۵۰ هرتز	فرکانس خروجی
P _o	۱۰۰ وات	توان نامی خروجی
I _o	۰.۹ آمپر مؤثر	جریان نامی خروجی
R	۱۲۱ اهم	مقاومت بار
f _s	۲۰ کیلوهرتز	فرکانس کلید زنی
S ₁ , S ₂	IRFP460A	کلیدهای ماسفت

روی مقدار مرجع ۱۵۵ ولت مؤثر تحت کنترل بوده و میزان (THD) ولتاژ خروجی در شرایط مختلف از استاندارد IEEE Std 1547 (Photovoltaics & Storage, 2018) تبعیت کرده و کمتر از ۰.۵٪ است. در این مقاله ضرایب کنترل‌کننده PI در حالت کنترل حلقه بسته مطابق جدول (۳) در نظر گرفته شده‌اند.



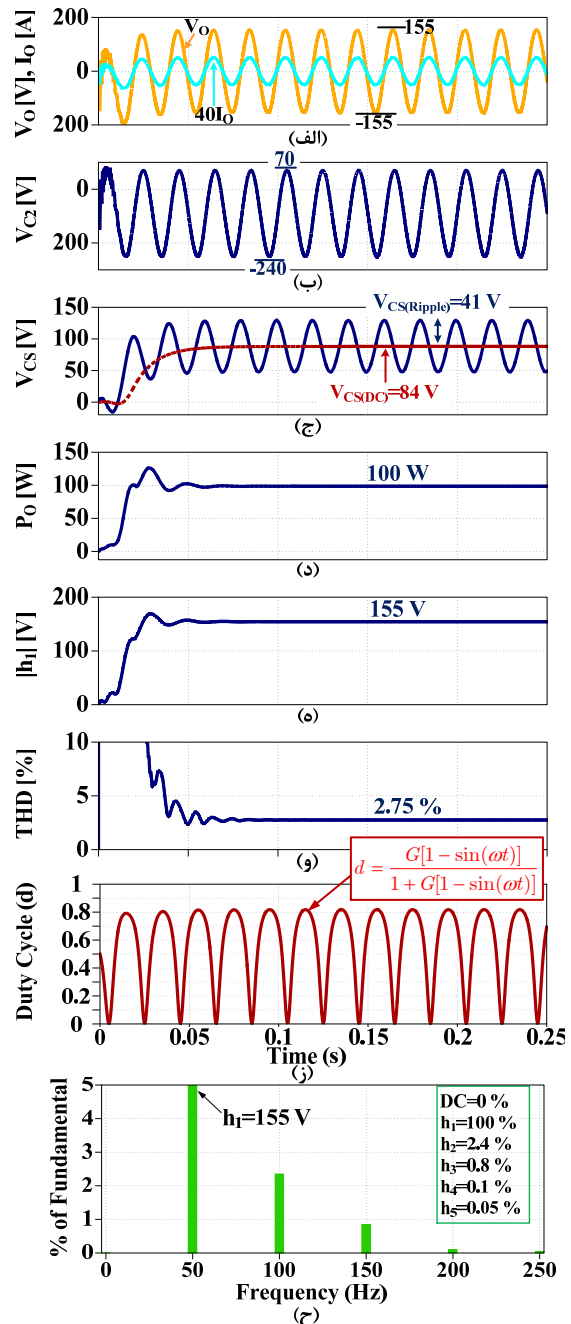
شکل (۹): (الف) شبیه‌سازی تغذیه بار مقاومتی-سلفی (RL) توسط اینورتر پیشنهادی (MSqZS)، (ب) ولتاژ و جریان خروجی همراه با طیف فرکانسی ولتاژ خروجی

جدول (۳): ضرایب کنترل‌کننده PI

K_i	K_p	کنترل‌کننده PI
۱۲۰	۰/۹	مقدار ضریب

۶- نتایج آزمایشگاهی

تصویر ستاپ آزمایشگاهی به همراه زیرسیستم‌های آن و معرفی اجزای اصلی اینورتر پیشنهادی در شکل (۱۱) آمده است. این مجموعه شامل سه بخش اصلی از قبیل مدار قدرت اینورتر پیشنهادی، مدار میکروکنترلر آرم STM32F407 و مدار واسط سنسورهای ولتاژ و



شکل (۸): نتایج شبیه‌سازی حلقه باز اینورتر پیشنهادی (MSqZS) در بار مقاومتی با توان ۱۰۰ وات (الف) ولتاژ و جریان خروجی، (ب) ولتاژ خازن C_2 ، (ج) ولتاژ خازن سری C_s ، (د) توان خروجی، (ه) دامنه هارمونیک اصلی ولتاژ خروجی، (و) درصد (THD) ولتاژ خروجی، (ز) محدوده تغییرات چرخه کار d ، (ح) طیف فرکانسی ولتاژ خروجی

نتایج شبیه‌سازی حلقه بسته اینورتر پیشنهادی (MSqZS) در شرایط افزایش و کاهش ولتاژ ورودی و تغییر بار خروجی از نامی به نصف نامی در شکل (۱۰) نمایش داده شده است. بر اساس نتایج حاصله، ملاحظه می‌شود که با استفاده از کنترل حلقه بسته و با تنظیم خودکار ضریب بهره G ، همواره دامنه هارمونیک اصلی ولتاژ خروجی

ولت افزایش یافته است. نتایج آزمایش کنترل حلقه باز اینورتر پیشنهادی (MSqZS) به ازای شرایط ولتاژ ورودی ۴۰ ولت، بهره $G=2$ در بار مقاومتی ۷۰ اهم و توان خروجی حدود ۴۰ وات در شکل (۱۴) آمده است.

در این آزمایش ابتدا شکل موجها توسط دیتالاگر ADVANTECH USB4711A به مدت ۲ ثانیه داده برداری شده و سپس پردازشهای لازم روی سیگنالها جهت استخراج هارمونیکها، (THD) و طیف فرکانسی توسط نرم افزار MATLAB اعمال شده است. همانطور که ذکر شد در عمل به علت جریان کشیدن بار و وجود عناصر پارازیت، بهره ولتاژ کمتری نسبت به ایده آل حاصل می شود.

به عنوان نمونه به ازای بهره ولتاژ اعمال شده $G=2$ انتظار می رفت بیشینه دامنه ولتاژ خروجی ۸۰ ولت شود اما در عمل حدود ۷۵ ولت (معادل با بهره ولتاژ $G=1.85$) به دست آمده است. همچنین مقدار (THD) ولتاژ خروجی در حدود ۰.۴٪ است.

در شکل (۱۵) نتیجه آزمایش کنترل حلقه بسته اینورتر (MSqZS) و تثبیت دامنه هارمونیک اصلی ولتاژ با تنظیم خودکار G در شرایط تغییرات توان بار خروجی و افزایش ولتاژ ورودی نمایش داده شده است. در این آزمایش، در حین عملکرد حلقه بسته اینورتر پیشنهادی، داده های پردازشی توسط میکروکنترلر از طریق ارتباط آنلاین به کامپیوتر ارسال شده اند.

همانگونه که در شکل (۱۵) (الف) ملاحظه می شود با افزایش بار خروجی به علت جریان کشیدن بار و افت ولتاژ روی مدار اینورتر، دامنه هارمونیک اصلی با کاهش مواجه شده که توسط کنترل حلقه بسته و با افزایش بهره ولتاژ G از مقدار حدود ۲ به ۲/۲۵ از کاهش دامنه هارمونیک اصلی ولتاژ خروجی جلوگیری بعمل آمده و روی مقدار مرجع یک پریونیت تثبیت شده است. همچنین در شرایط کاهش بار خروجی بعد از ثانیه دوم، با کاهش خودکار G ، از افزایش دامنه هارمونیک اصلی ولتاژ به بیش از یک پریونیت جلوگیری شده است.

در شکل (۱۵) (ب) ملاحظه می شود که با افزایش ولتاژ (DC) ورودی، مقدار بهره ولتاژ G توسط کنترل حلقه بسته به صورت خودکار از حدود ۲/۴ به ۱/۹ برابر کاهش یافته تا از افزایش ولتاژ خروجی به بیش از یک پریونیت جلوگیری شود. در این آزمایش، ولتاژ (DC) ورودی توسط پتانسیومتر روی منبع تغذیه ورودی در شکل (۱۱) (ب) به صورت منقطع در طی ۵ ثانیه افزایش داده شده است.

جریان ایزوله است. میکروکنترلر آرم وظیفه پردازش سیگنالهای دریافتی از مدار سنسورها توسط واحد (ADC) و دیگر پردازشهای دیجیتال از قبیل تبدیل فوریه گسسته بازگشتی^۱ (Rec_DFT)، کنترل کننده (PI) و غیره را برعهده دارد.

منبع تغذیه ورودی در شکل (۱۱) (ب) از نوع GOOD WILL 405 با بیشینه ولتاژ ۴۰ ولت (DC) است. اجرای کلیه پردازشها و فرمانها در هر سیکل پردازشی در کمتر از ۱۰۰ میکروثانیه انجام می شود. نهایتاً فرمان کلیدهای اینورتر مطابق با مدولاسیون پهنای پالس سینوسی غیرخطی (NLSPWM) توسط واحد تایمر در میکروکنترلر مذکور در فرکانس ۲۰ کیلوهرتز صادر می گردد.

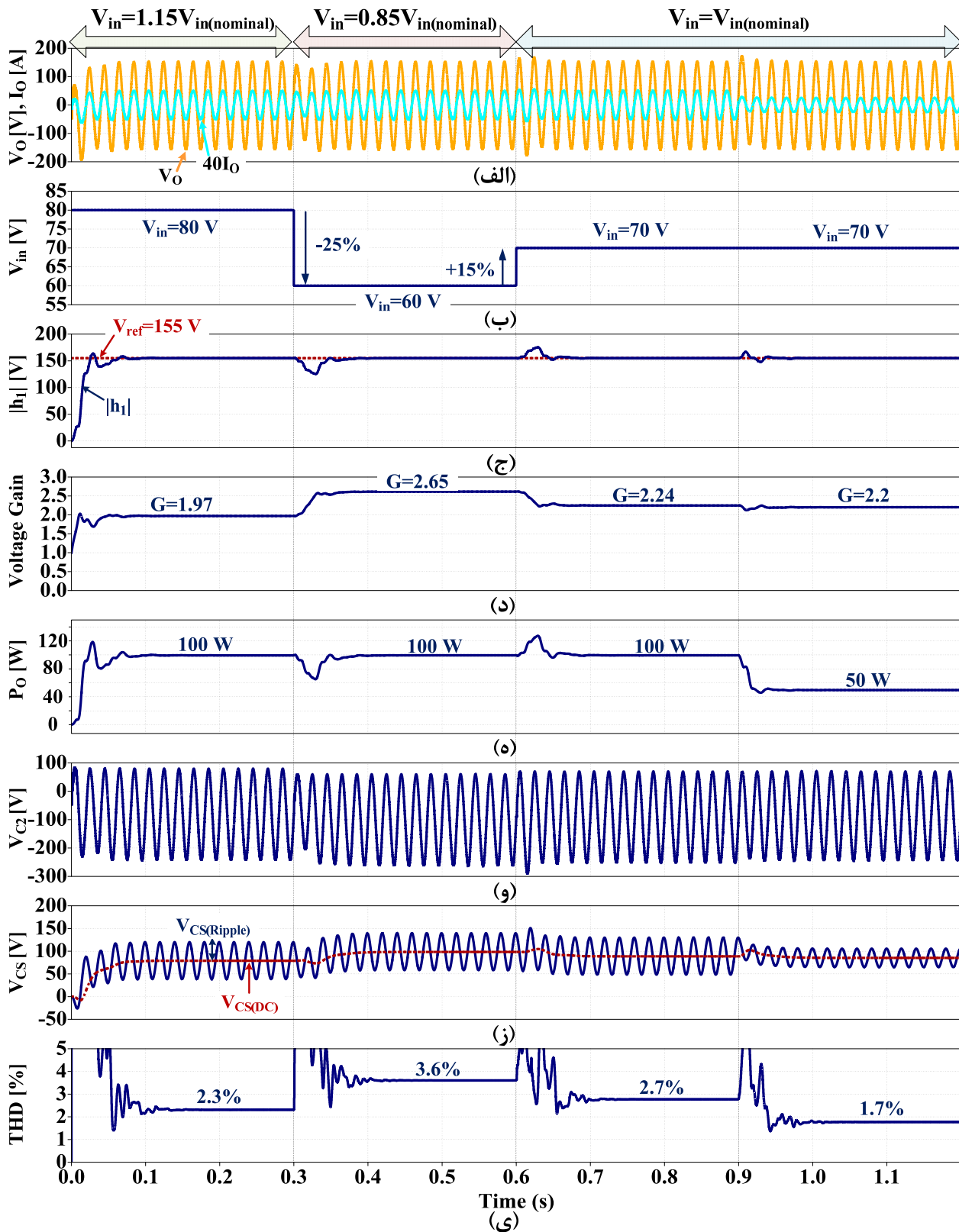
شکل (۱۲) (الف) پالسهای مکمل کلیدهای اینورتر در فرکانس ۲۰ کیلوهرتز را نمایش می دهد. همچنین در شکل (۱۲) (ب) فرمان کلید S_2 به همراه بخشی از ولتاژ خروجی نمایش داده شده است.

از آنجا که در مرجع مربوط به ساختار اینورتر پایه (SqZS) (Cao et al., 2011)، نتیجه آزمایشگاهی به ازای ولتاژ (DC) ورودی ۴۰ ولت، مقاومت بار در حدود ۲۰ اهم، بیشینه دامنه ولتاژ (AC) برابر با ۳۸ ولت ارائه شده است، لذا اولین آزمایش در مقاله حاضر نیز در شرایطی مشابه اینورتر پایه انجام شده است.

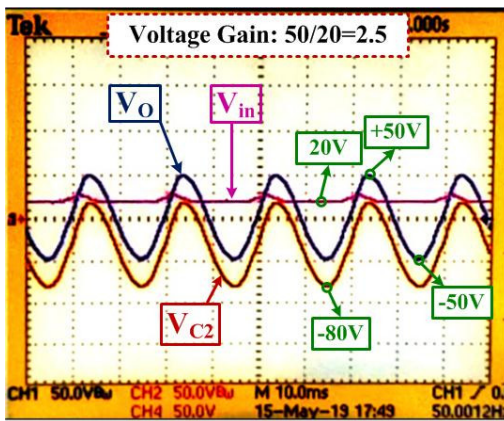
نتیجه آزمایش کنترل حلقه باز اینورتر پیشنهادی (MSqZS) به ازای ولتاژ (DC) ورودی ۱۴ ولت، مقاومت بار در حدود ۲۰ اهم، بیشینه دامنه ولتاژ (AC) برابر با ۳۶ ولت، به معنی دستیابی به بهره ولتاژ $G=2.5$ در توان ۳۰ وات در شکل (۱۱) (الف) آمده است. ملاحظه می شود در اینورتر پیشنهادی ولتاژ خروجی ۳۶ ولت از ولتاژ ورودی ۱۴ ولت به دست آمده و این درحالیست که در ساختار پایه برای دستیابی به چنین ولتاژی در خروجی، به ولتاژ ورودی ۴۰ ولت نیاز است.

همانطور که بیان شد در اینورتر پیشنهادی (MSqZS) با بهره گیری از محدوده وسیع تری از چرخه کار ($d > 0.67$) امکان دستیابی به بهره ولتاژ بالاتر از یک فراهم می شود. به همین منظور در آزمایش بعد، در شکل (۱۳) (الف) نتیجه آزمایش دستیابی به بهره ولتاژ ۲/۵ به ازای ولتاژ ورودی $V_{in}=20$ و ولتاژ خروجی $V_o=50$ در محدوده عملکرد چرخه کار ($0 < d < 0.83$) نمایش داده شده است. همانگونه که ملاحظه می شود به ازای محدوده چرخه کار مذکور، ولتاژ خازن C_2 بین ۲۰ تا ۸۰- ولت نوسان می کند که همراه با آفست منفی است.

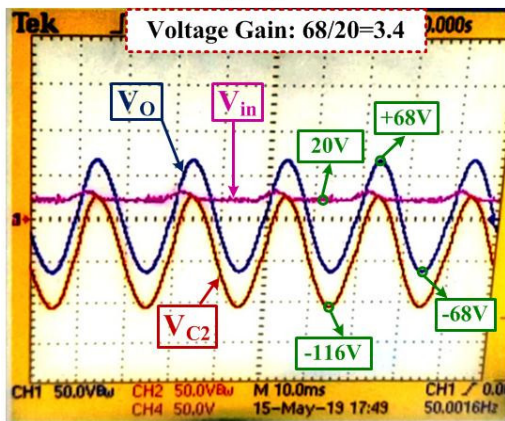
به کمک خازن سری در خروجی اینورتر، مقدار آفست (DC) از V_{C2} حذف شده و ولتاژ خروجی به صورت سینوسی متقارن با دامنه ۵۰ ولتی حاصل شده است. مشابه همین آزمایش برای دستیابی به بهره ولتاژ ۳/۴ نیز انجام شده که مطابق شکل (۱۳) (ب) به ازای ولتاژ ورودی $V_{in}=20$ و محدوده عملکرد چرخه کار ($0 < d < 0.87$)، ولتاژ خروجی $V_o=68$ ولت به دست می آید. همانگونه که ملاحظه می شود برای دستیابی به این سطح از ولتاژ خروجی، ولتاژ خازن C_2 تا ۱۱۶-



شکل (۱۰): نتایج شبیه‌سازی حلقه بسته اینورتر پیشنهادی (MSqZS) در شرایط تغییر ولتاژ ورودی و بار خروجی، (الف) ولتاژ و جریان خروجی، (ب) ولتاژ ورودی، (ج) دامنه هارمونیک اصلی ولتاژ خروجی، (د) بهره ولتاژ، (ه) توان خروجی، (و) ولتاژ خازن C_2 ، (ز) ولتاژ خازن سری C_s ، (ح) درصد (THD) ولتاژ خروجی



(الف)

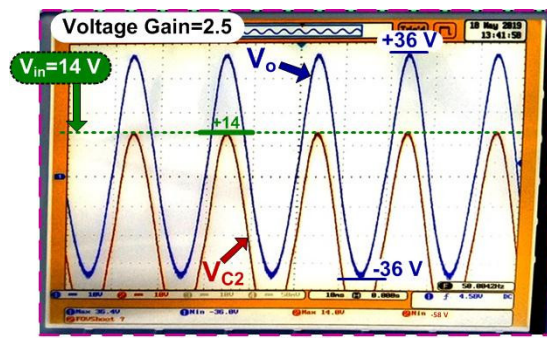


(ب)

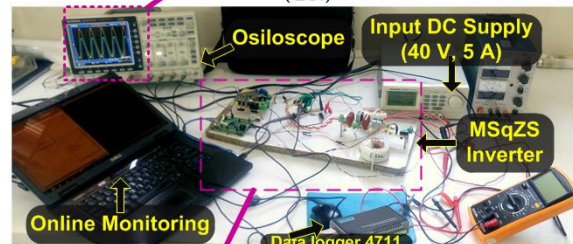
شکل (۱۳): (الف) آزمایش بهره ولتاژ $2/5$ به ازای ولتاژ $V_{in}=20$ و $V_o=50$ در محدوده عملکرد چرخه کار $(0 < d < 0.83)$ ، (ب) آزمایش بهره ولتاژ $3/4$ به ازای ولتاژ $V_{in}=20$ و $V_o=68$ در محدوده عملکرد چرخه کار $(0 < d < 0.87)$

۷- نتیجه گیری

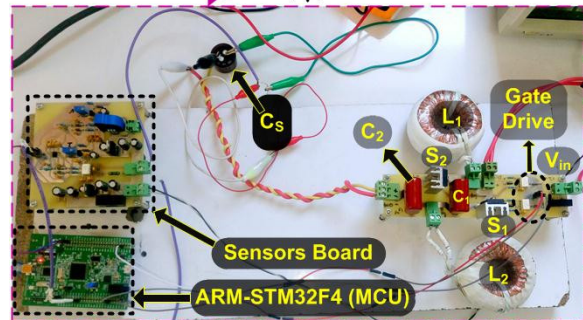
در این مقاله یک ساختار اصلاح شده بر پایه اینورتر منبع امپدانس بدون ترانسفورماتور (SqZS) پیشنهاد شده است. اینورتر تک فاز پیشنهاد شده، دارای ساختار زمین مشترک بوده و تمام مزایای اینورتر پایه از جمله حذف جریان نشتی، چگالی انرژی زیاد، تعداد عناصر کم و قیمت پایین را داراست. در ساختار پیشنهادی با افزودن تنها یک خازن سری به اینورتر پایه، امکان دستیابی به قابلیت افزایش ولتاژ در یک مرحله با بهره ولتاژ تا چند برابر فراهم شده است. برای این منظور اینورتر پیشنهادی (MSqZS) در ساختار، مدولاسیون و روش کنترل نسبت به اینورتر پایه اصلاح شده و این در حالیست که به پیچیدگی آن افزوده نشده است. علاوه بر این، جهت بهبود عملکرد اینورتر پیشنهادی در شرایط تغییر ولتاژ ورودی، تغییر بار خروجی و جریان اثر نامطلوب عناصر پارازیت در عدم تحقق عملی بهره ولتاژ ایده آل، کنترل حلقه بسته ای پیشنهاد شده است.



(الف)

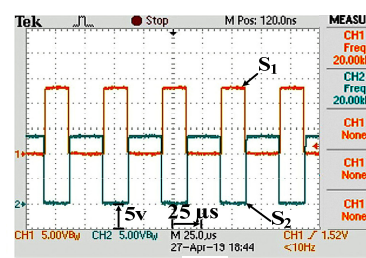


(ب)

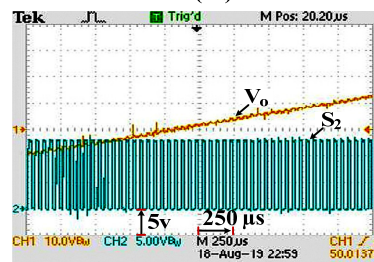


(ج)

شکل (۱۱): (الف) نتیجه آزمایش کنترل حلقه باز اینورتر (MSqZS) با بهره ولتاژ $G=2.5$. (ب) تصویر ستاپ آزمایشگاهی اینورتر پیشنهادی (MSqZS)، (ج) تصویر زیرسیستم های ستاپ



(الف)



(ب)

شکل (۱۲): (الف) پالس های مکمل کلیدهای S_2 و S_1 در خروجی مدار راه انداز گیت در فرکانس 20 kHz، (ب) فرمان کلید S_2 به همراه V_o

اینورتر پیشنهادی قابلیت تولید توان راکتیو و تغذیه بارهای اندوکتیو را نیز دارد. نتایج حاصل از شبیه‌سازی و تست‌های آزمایشگاهی در سناریوهای مختلف نظیر کنترل حلقه باز و حلقه بسته، صحت عملکرد اینورتر پیشنهادی مطابق استاندارد IEEE Std 1547 را تأیید می‌کند.

مراجع

Ahmed, T., Soon, T. K., & Mekhilef, S. (2014). A single phase doubly grounded semi-Z-source inverter for photovoltaic (PV) systems with maximum power point tracking (MPPT). *Energies*, 7(6), 3618–3641. <https://doi.org/10.3390/en7063618>.

Araújo, S. V., Zacharias, P., & Mallwitz, R. (2009). Highly efficient single-phase transformerless inverters for grid-connected photovoltaic systems. *IEEE Transactions on Industrial Electronics*, 57(9), 3118–3128.

Barzegarkhoo, R., Siwakoti, Y., Aguilera, R. P., Khan, N., Lee, S. S., & Blaabjerg, F. (2021). A Novel Dual-Mode Switched-Capacitor Five-Level Inverter With Common-Ground Transformerless Concept. *IEEE Transactions on Power Electronics*.

Cao, D., Jiang, S., Yu, X., & Peng, F. Z. (2011). Low-cost semi-Z-source inverter for single-phase photovoltaic systems. *IEEE Transactions on Power Electronics*, 26(12), 3514–3523. <https://doi.org/10.1109/TPEL.2011.2148728>.

Cao, D., & Peng, F. Z. (2009). A Family of Z-source and Quasi-Z-source DC-DC Converters. 1097–1101.

Darwish, H. A., & Fikri, M. (2006). Practical considerations for recursive DFT implementation in numerical relays. *IEEE Transactions on Power Delivery*, 22(1), 42–49.

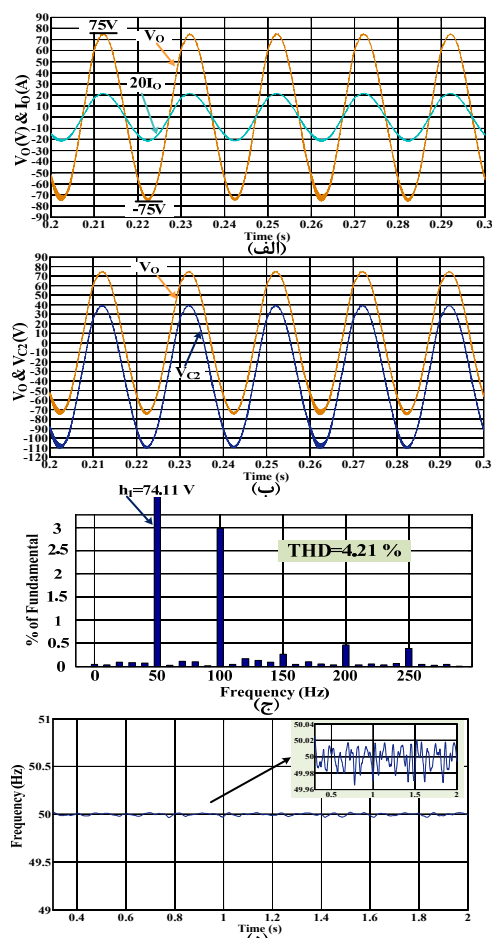
Ding, Chiang, P., Miao, & Blaabjerg, F. (2013). Generalized multicell switched-inductor and switched-capacitor Z-source inverters. *IEEE Transactions on Power Electronics*, 28(2), 837–848. <https://doi.org/10.1109/TPEL.2012.2204776>.

Escobar, G., Martinez-Rodriguez, P. R., Iturriaga-Medina, S., Mayo-Maldonado, J. C., Lopez-Sarabia, J., & Micheloud-Vernack, O. M. (2019). Mitigation of leakage-ground currents in transformerless grid-tied inverters via virtual-ground connection. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 8(3), 3111–3123.

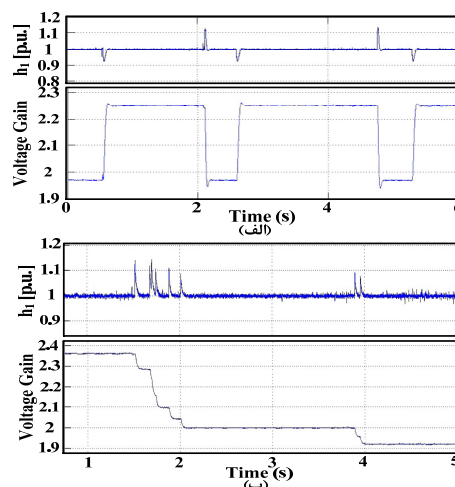
Gambhir, A., Mishra, S. K., & Joshi, A. (2018). A modified PWM scheme to improve performance of a single-phase active-front-end impedance source inverter. *IEEE Transactions on Industry Applications*, 55(1), 928–942.

Ghoshal, A., & John, V. (2010). Anti-windup Schemes for Proportional Integral and Proportional Resonant Controller. *National Power Electronics Conference*.

Hu, X., Ma, P., Gao, B., & Zhang, M. (2019). An



شکل (۱۴): نتایج آزمایش کنترل حلقه باز اینورتر پیشنهادی (MSqZS) به ازای ورودی ۴۰ ولت، با بهره ولتاژ $G=2$ در بار مقاومتی ۷۰ اهم با توان ۴۰ وات (الف) ولتاژ و جریان خروجی، (ب) ولتاژ خروجی و ولتاژ خازن C_2 ، (ج) طیف فرکانسی ولتاژ خروجی به همراه (د) فرکانس خروجی (THD)



شکل (۱۵): آزمایش کنترل حلقه بسته اینورتر (MSqZS)، تثبیت دامنه هارمونیک اصلی ولتاژ با تنظیم خودکار G در شرایط: (الف) تغییر توان خروجی به میزان ۵۰٪، (ب) افزایش ۱۵٪ ولتاژ ورودی

Transactions on Power Electronics, 28(6), 2649–2663. <https://doi.org/10.1109/TPEL.2012.2227820>.

Myrzik, J. M. A., & Calais, M. (2003). String and module integrated inverters for single-phase grid connected photovoltaic systems-a review. 2003 IEEE Bologna Power Tech Conference Proceedings, 2, 8–pp.

Nguyen, M.-K., Cho, G.-B., & Lim, Y.-C. (2016). Switched-boost network-based single-phase boost DC--AC converter. IET Power Electronics, 9(14), 2723–2730.

Photovoltaics, D. G., & Storage, E. (2018). IEEE standard for interconnection and interoperability of distributed energy resources with associated electric power systems interfaces. IEEE Std, 1547–2018.

Sarikhani, A., Takantape, M. M., & Hamzeh, M. (2020). A Transformerless Common-Ground Three-Switch Single-Phase Inverter for Photovoltaic Systems. 35(9), 8902–8909.

Shen, R., & Chung, H. S.-H. (2020). Mitigation of ground leakage current of single-phase PV inverter using hybrid PWM with soft voltage transition and nonlinear output inductor. IEEE Transactions on Power Electronics, 36(3), 2932–2946.

Siwakoti, Y. P., & Blaabjerg, F. (2018). Common-ground-type transformerless inverters for single-phase solar photovoltaic systems. IEEE Transactions on Industrial Electronics, 65(3), 2100–2111. <https://doi.org/10.1109/TIE.2017.2740821>.

Standard. (n.d.). Automatic Disconnection Device Between a Generator and the Public Low-Voltage Grid. VDE V 0126-1-1, 2006.

Tang, Y., Xie, S., & Zhang, C. (2010). Single-phase Z-source inverter. IEEE Transactions on Power Electronics, 26(12), 3869–3873.

Vázquez, N., Rosas, M., Hernández, C., Vázquez, E., & Perez-Pinal, F. J. (2015). A new common-mode transformerless photovoltaic inverter. IEEE Transactions on Industrial Electronics, 62(10), 6381–6391.

integrated step-up inverter without transformer and leakage current for grid-connected photovoltaic system. IEEE Transactions on Power Electronics, 34(10), 9814–9827.

Huang, L., Zhang, M., Hang, L., Yao, W., & Lu, Z. (2013). A family of three-switch three-state single-phase Z-source inverters. IEEE Transactions on Power Electronics, 28(5), 2317–2329. <https://doi.org/10.1109/TPEL.2012.2218132>.

Khan, D., Khan, M. M., Ali, Y., Ali, A., & Hussain, I. (2019). Resonance Mitigation and Performance Improvement in Distributed Generation based LCL Filtered Grid Connected Inverters. International Journal of Advanced Computer Science and Applications, 10(12). <https://doi.org/10.14569/IJACSA.2019.0101208>.

Khan, M. N. H., Forouzes, M., Siwakoti, Y. P., Li, L., Kerekes, T., & Blaabjerg, F. (2019). Transformerless inverter topologies for single-phase photovoltaic systems: A comparative review. IEEE Journal of Emerging and Selected Topics in Power Electronics, 8(1), 805–835.

Kim, K., Cha, H., Kim, H., & Member, S. (2016). A New Single-Phase Switched-Coupled-Inductor DC-AC Inverter for Photovoltaic Systems. IEEE Transactions on Power Electronics, 31(12), 6689–6700. <https://doi.org/10.1109/TPEL.2016.2606489>.

Lee, S. S., Siwakoti, Y. P., Lim, C. S., & Lee, K.-B. (2020). An improved PWM technique to achieve continuous input current in common-ground transformerless boost inverter. IEEE Transactions on Circuits and Systems II: Express Briefs, 67(12), 3133–3136.

Liu, H., Ji, Y., Yong, F., Wu, F., & Wheeler, P. (2019). Single-stage impedance source inverters with quasi-DC--DC output cell for working in dual inductor current modes. IET Power Electronics, 12(6), 1585–1592.

Long, B., Zhang, M., Liao, Y., Huang, L., & Chong, K. T. (2019). An overview of DC component generation, detection and suppression for grid-connected converter systems. IEEE Access, 7, 110426–110438.

Lopez, O., Freijedo, F. D., Yepes, A. G., Fernandez-Comesana, P., Malvar, J., Teodorescu, R., & Doval-Gandoy, J. (2010). Eliminating ground current in a transformerless photovoltaic application. IEEE Transactions on Energy Conversion, 25(1), 140–147.

McGrath, B. P., Holmes, D. G., & Galloway, J. J. H. (2005). Power converter line synchronization using a discrete Fourier transform (DFT) based on a variable sample rate. IEEE Transactions on Power Electronics, 20(4), 877–884.

Mekhilef, S., & Ahmed, T. (2015). Semi-Z-source inverter topology for grid-connected photovoltaic system. IET Power Electronics, 8(1), 63–75. <https://doi.org/10.1049/iet-pel.2013.0486>.

Meneses, D., Blaabjerg, F., García, Ó., & Cobos, J. A. (2013). Review and comparison of step-up transformerless topologies for photovoltaic AC-module application. IEEE

زیر نویس ها

- ¹ Semi-quasi-Z-Source
- ² Alternating Current
- ³ Direct current
- ⁴ Modified Semi-quasi-Z-Source
- ⁵ Non-Linear Sinusoidal Pulse Width Modulation
- ⁶ Photovoltaic
- ⁷ Total Harmonic Distortion
- ⁸ Recursive discrete Fourier transformation