

ارائه یک سیستم یک سوساز- اینورتری دوپایانه‌ای جدید به منظور کنترل مستقل دو بار سه‌فاز

مجتبی حیدری، علی یزدیان ورجانی و مصطفی محمدیان

اینورترهای قدرت در مقاله‌ها پیشنهاد شده‌اند که می‌توان آنها را در حالت کلی به دو دسته اینورترهای تک‌خروجی و اینورترهای چندخروجی دسته‌بندی کرد. در [۲] یک اینورتر تک‌خروجی کلید کاهش‌یافته نمونه پیشنهاد گردیده که تحت عنوان اینورتر چهارکلیده (B₄) نام گرفته و به عنوان یک جایگزین عملی برای اینورتر B₆ که از شش کلید نیمه‌هادی و شش دیود هرزگرد تشکیل شده، معرفی شده است. در این اینورتر، دو فاز بار سه‌فاز به دو بازوی اینورتر متصل می‌شود در حالی که فاز سوم بار به نقطه میانی دو خازن لینک dc متصل می‌گردد و در نتیجه نسبت به اینورتر B₆ از دو کلید نیمه‌هادی کمتر استفاده می‌کند.

اینورتر پنج‌بازویی [۶] و اینورتر نه‌کلیده [۷] نمونه‌هایی از اینورترهای کلید کاهش‌یافته چندخروجی می‌باشند که برای تغذیه و کنترل مستقل دو بار سه‌فاز به کار می‌روند. در اینورتر پنج‌بازویی، دو فاز هر بار به صورت مستقل به چهار بازوی اینورتر متصل می‌شوند در حالی که یک بازوی اینورتر بین فاز سوم بار مشترک می‌باشد. در واقع این ساختار، جایگزین استفاده از دو اینورتر B₆ شده و در نتیجه آن، تعداد کلیدهای فعال به اندازه دو عدد کاهش یافته است [۶] و [۸]. ساختار اینورتر نه‌کلیده دارای سه بازو می‌باشد و در هر بازو سه کلید قرار گرفته است. در این ساختار، کلیدهای وسطی بین دو خروجی اینورتر به صورت مشترک استفاده می‌شوند و با استفاده از یک الگوریتم کنترلی مناسب، می‌توان دو بار سه‌فاز را به صورت مستقل و با تعداد کلیدهای کمتر نسبت به اینورتر پنج‌بازویی، تغذیه کرد.

ساختار نه‌کلیده در [۹] و [۱۰] به عنوان یک مبدل AC به AC به کار رفته است. در [۱۱] تا [۱۳] روش مدولاسیون PWM و بردار فضایی آن مورد بررسی قرار گرفته است. همچنین در [۱۴] اینورتر نه‌کلیده منبع جریان برای کاربردهای توان بالا پیشنهاد شده است. مرجع [۱۵] نیز یک اینورتر نه‌کلیده منبع امپدانس دوچهره را برای استفاده در یک خودروی الکتریکی ترکیبی (HEV)^۱ پیشنهاد می‌دهد. کاربردهای مبدل نه‌کلیده در سیستم انرژی باد در [۱۶] و [۱۷] بررسی شده است.

در این مقاله یک ساختار یک سوساز- اینورتری جدید با استفاده از تعداد کلیدهای کمتر نسبت به سیستم‌های قبلی، برای تغذیه مستقل دو بار سه‌فاز پیشنهاد می‌شود. کاهش تعداد کلیدها و در نتیجه مدارهای درایو و کنترل در ساختار پیشنهادی می‌تواند باعث کاهش تلفات و هزینه کلی سیستم، کاهش وزن و حجم و افزایش بازده و قابلیت اطمینان به خصوص در کاربردهای با ولتاژ و توان متوسط و پایین شود.

این مقاله دارای شش بخش است. ساختار اینورتر پیشنهادی و طرح PWM آن در بخش بعدی شرح داده می‌شود. دو حالت کاری طراحی شده

چکیده: در این مقاله یک سیستم یک سوساز- اینورتری شامل یک یک سوساز دیودی سه‌فاز و یک اینورتر دوپایانه‌ای جدید برای کنترل مستقل دو بار سه‌فاز پیشنهاد می‌شود. این سیستم در مقایسه با سیستم‌های دیگر با کاربرد مشابه که پیش از این ارائه شده، دارای کمترین تعداد عناصر نیمه‌هادی بوده و برای کنترل دو بار سه‌فاز تنها از شش کلید نیمه‌هادی استفاده می‌کند. کاهش تعداد کلیدها در سیستم پیشنهادی و در نتیجه کاهش تعداد مدارهای درایو و همچنین سیستم خنک‌کنندگی آنها می‌تواند باعث کاهش قیمت تمام‌شده، کاهش وزن و حجم سیستم، کاهش تلفات نیمه‌هادی‌ها و در نتیجه افزایش بازده و قابلیت اطمینان به خصوص در کاربردهای با ولتاژ و توان متوسط و پایین شود. ابتدا ساختار جدید معرفی و پس از آن طرح PWM مبتنی بر موج حامل آن توسعه داده می‌شود. در ادامه، تحلیل تعیین مقدار ظرفیت بهینه خازن‌های لینک dc به منظور حداقل کردن ریپل ولتاژ لینک dc و همچنین کاهش THD و بهبود تعادل جریان شبکه انجام می‌گیرد. علاوه بر این تلفات سیستم پیشنهادی نیز مورد مطالعه قرار گرفته و نتایج با ساختارهای قبلی مقایسه می‌شود. در انتها برای تأیید صحت عملکرد ساختار پیشنهادی و همچنین تأیید تحلیل‌های صورت گرفته، نتایج شبیه‌سازی و آزمایشگاهی ارائه شده است.

کلید واژه: اینورتر سه‌فاز کلید کاهش‌یافته، اینورتر دوپایانه‌ای، سیستم یک سوساز- اینورتر سه‌فاز، کاهش ریپل ولتاژ لینک dc، یک سوساز دیودی.

۱- مقدمه

در سال‌های اخیر تلاش تولیدکنندگان برای تولید سیستم‌های الکترونیک قدرت ارزان قیمت در بازار رقابتی، روند رو به رشدی داشته است. این رقابت به خصوص در سیستم‌های درایو موتورهای جریان متناوب (ac) بیشتر از بقیه بخش‌ها قابل مشاهده است. در بعضی از کاربردهای خاص مانند سیستم‌های رباتیک در کنار قیمت تمام‌شده، حجم و اندازه سیستم الکترونیک قدرت به همراه درجه بالای قابلیت اطمینان آن نیز از اهمیت بالایی برخوردار است. این اهداف را می‌توان با کاستن از تعداد کلیدهای فعال در سیستم‌های الکترونیک قدرت به خصوص در سمت اینورتر به دست آورد [۱] تا [۵]. ساختارهای حاصل پس از کاهش کلیدها، اینورترهای کلید کاهش‌یافته نامیده می‌شوند. تاکنون ساختارهای مختلفی در جهت کاستن تعداد کلیدهای

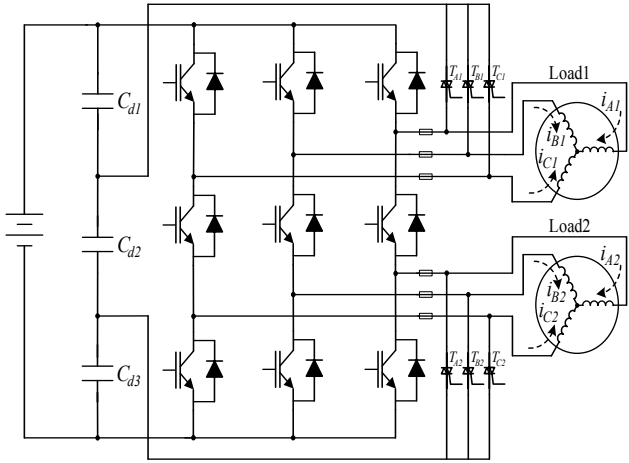
این مقاله در تاریخ ۱۷ اردیبهشت ماه ۱۳۹۱ دریافت و در تاریخ ۱۲ آذر ماه ۱۳۹۲ بازنگری شد.

مجتبی حیدری، آزمایشگاه الکترونیک قدرت و حفاظت، دانشکده مهندسی برق و کامپیوتر، دانشگاه تربیت مدرس، تهران، (email: mhaydari@icee.org).

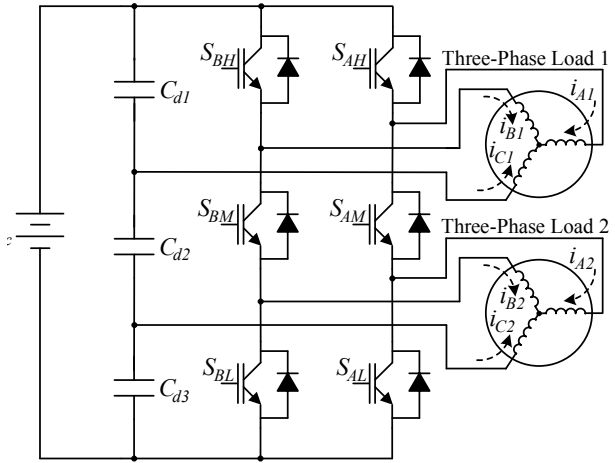
علی یزدیان ورجانی، آزمایشگاه الکترونیک قدرت و حفاظت، دانشکده مهندسی برق و کامپیوتر، دانشگاه تربیت مدرس، تهران، (email: yazdian@modares.ac.ir).

مصطفی محمدیان، آزمایشگاه الکترونیک قدرت و حفاظت، دانشکده مهندسی برق و کامپیوتر، دانشگاه تربیت مدرس، تهران،

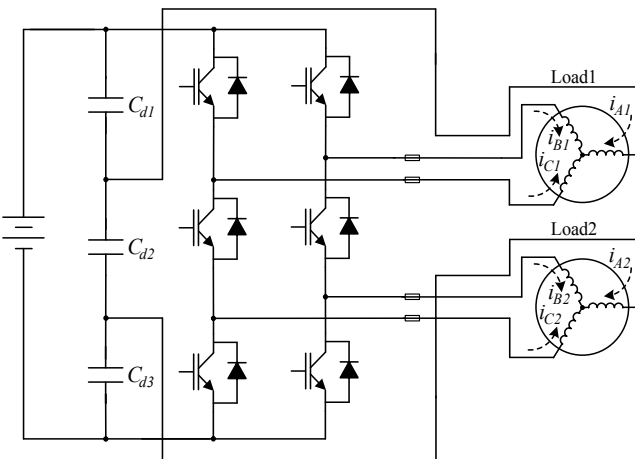
(email: mohamadian@modares.ac.ir)



شکل ۲: آرایش پیش از خطای اینورتر نه کلیده.



شکل ۱: ساختار اینورتر دوپایانه پیشنهادی.



شکل ۳: آرایش پس از خطای اینورتر نه کلیده.

$$V_{cd\tau} = bV_{dc} \quad (۲)$$

$$V_{cd\tau} = cV_{dc} \quad (۳)$$

این ضرایب به گونه‌ای تعیین می‌شوند که در خروجی‌های اینورتر ولتاژهای متعادل و بدون مؤلفه dc حاصل شود. مقادیر a ، b و c در ادامه در دو حالت کاری مختلف اینورتر مورد بررسی قرار می‌گیرند و در هر حالت کاری، از دو راه حل مختلف برای تعیین این ضرایب استفاده می‌شود. در راه حل اول، برای دستیابی به ولتاژ متعادل در خروجی اینورتر، سطوح ولتاژ خازن‌های لینک dc ثابت هستند و با شاخص‌های مدولاسیون تغییر نمی‌کنند. راه حل دوم شرایط حداکثر استفاده را از ولتاژ لینک dc فراهم می‌کند. در این راه حل، ضرایب a ، b و c بر اساس ضرایب مدولاسیون دو خروجی اینورتر تغییر می‌کنند.

ساختار پیشنهادی همچنین می‌تواند به عنوان مدار پس از خطای یک اینورتر نه کلیده که یک بازوی آن دچار خطا شده است نیز در نظر گرفته شود. در این صورت می‌توان با استفاده از راه حل کنترلی پیشنهاد شده در این مقاله، ولتاژهای خروجی اینورتر نه کلیده را پس از خطای یک بازوی آن همچنان به صورت مؤثر کنترل کرد. این موضوع در شکل ۲ و ۳ نشان داده شده است.

علاوه بر این استفاده از اینورتر پیشنهادی می‌تواند تعداد سنسورهای مورد نیاز برای اندازه‌گیری جریان در کاربردهای حلقه بسته را نیز کاهش دهد. با در نظر گرفتن جدول‌های ۱ و ۲ که به ترتیب وضعیت کلیدزنی اینورتر شش کلیده پیشنهادی و بردارهای خروجی آن را نشان می‌دهد، شکل‌های ۴-الف و ۴-ب وضعیت کلیدزنی را در حین بردارهای ۶ و ۷

برای سیستم پیشنهادی در بخش سوم مورد بررسی قرار می‌گیرد. در بخش چهارم مقایسه‌ای بین ملاحظات طراحی در میان اینورترهای کلید کاهش‌یافته مختلف ارائه می‌شود. تحلیل تعیین مقدار بهینه ظرفیت خازن‌ها به منظور کاهش ریپل ولتاژ لینک dc و کاهش THD^۱ و نامتعادلی جریان شبکه در بخش پنجم ارائه می‌گردد. در بخش ششم، ابتدا تلفات سیستم در دو حالت کاری فرکانس یکسان و فرکانس مختلف شبیه‌سازی شده و پس از آن صحت عملکرد اینورتر پیشنهادی از طریق نتایج شبیه‌سازی و نتایج آزمایشگاهی مورد تأیید قرار می‌گیرد.

۲- اینورتر دوپایانه‌ای جدید برای کنترل مستقل دو بار سه‌فاز

در این بخش ابتدا آرایش کلیدها در بخش اینورتری ساختار جدید شرح داده می‌شود. پس از آن طرح PWM مبتنی بر موج حامل توسعه‌یافته برای مبدل پیشنهادی ارائه می‌گردد.

۲-۱ ساختار پیشنهادی

شکل ۱ ساختار اینورتر شش کلیده دوپایانه‌ای پیشنهادی را نشان می‌دهد. این اینورتر دارای دو بازو می‌باشد که در هر بازو از سه کلید قدرت استفاده شده است. همچنین سه خازن به صورت سری در لینک dc قرار گرفته که از طریق یک منبع dc تغذیه می‌شوند. دو فاز هر بار سه‌فاز به دو بازوی اینورتر و فاز دیگر به یکی از نقاط اتصال خازن‌های لینک dc متصل می‌گردد. کلیدهای وسطی در هر بازوی اینورتر بین دو بار سه‌فاز خروجی مشترک هستند و در نتیجه در این ساختار تعداد کلیدها در مقایسه با اینورترهای نه کلیده و پنج‌بازویی به ترتیب ۳۳٪ و ۴۰٪ کاهش می‌یابد. دو حالت کاری برای اینورتر پیشنهادی تعریف می‌شود: (۱) حالت کاری فرکانس متفاوت که در آن هم فرکانس و هم دامنه ولتاژهای هر دو خروجی اینورتر به صورت مستقل از یکدیگر قابل تنظیم می‌باشند و (۲) حالت کاری فرکانس یکسان که در آن فرکانس کاری هر دو خروجی اینورتر یکسان هستند در حالی که دامنه ولتاژهای خروجی به صورت مستقل می‌تواند تغییر کنند.

در شکل ۱ سطوح ولتاژ خازن‌های لینک dc به صورت تابعی از سه متغیر a ، b و c به صورت زیر می‌باشند

$$V_{cd\tau} = aV_{dc} \quad (۱)$$

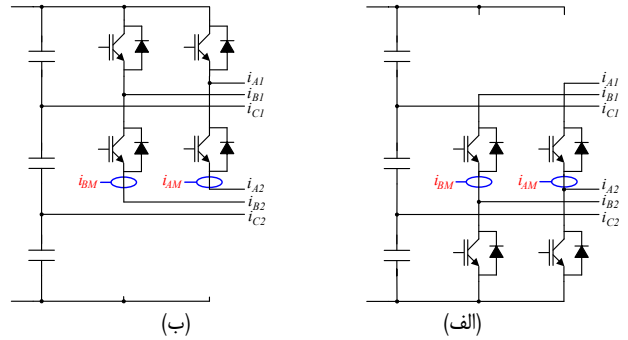
1. Total Harmonic Distortion

جدول ۱: وضعیت کلیدزنی هر بازوی مبدل پیشنهادی ($J = A, B$).

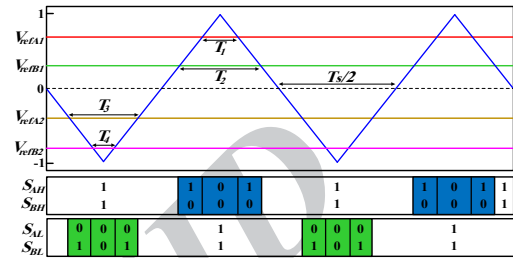
| S_{JH} | S_{JM} | S_{JL} | |
|----------|----------|----------|----|
| ON | OFF | ON | ۱ |
| OFF | ON | ON | ۰ |
| ON | ON | OFF | -۱ |

جدول ۲: بردارهای خروجی قابل قبول اینورتر پیشنهادی.

| بردار | بازوی A | بازوی B |
|-------|---------|---------|
| ۱ | ۱ | ۰ |
| ۲ | ۰ | ۱ |
| ۳ | -۱ | ۱ |
| ۴ | ۱ | -۱ |
| ۵ | ۱ | ۱ |
| ۶ | ۰ | ۰ |
| ۷ | -۱ | -۱ |



شکل ۴: وضعیت‌های کلیدزنی اینورتر، (الف) وقتی که بردار ۶ اعمال می‌شود و (ب) وقتی بردار ۷ اعمال می‌شود.



شکل ۵: طرح CB - PWM و بردارهای کلیدزنی نتیجه‌شده.

جدول ۳: وضعیت‌های کلیدزنی، ولتاژهای خروجی بالایی و پایینی اینورتر پیشنهادی.

| ولتاژهای فاز خروجی پایینی | | | ولتاژهای فاز خروجی بالایی | | | وضعیت کلیدزنی | | | |
|----------------------------|-----------------------------|-----------------------------|----------------------------|------------------------------|------------------------------|---------------|-------|-------|-------|
| V_{Cr} | V_{Br} | V_{Ar} | V_{Cv} | V_{Bv} | V_{Av} | S_v | S_p | S_r | S_s |
| $\frac{2cV_{dc}}{3}$ | $-\frac{cV_{dc}}{3}$ | $-\frac{cV_{dc}}{3}$ | $\frac{2(b+c)V_{dc}}{3}$ | $-\frac{(b+c)V_{dc}}{3}$ | $-\frac{(b+c)V_{dc}}{3}$ | ۰ | ۰ | ۱ | ۱ |
| $\frac{2cV_{dc}}{3}$ | $-\frac{cV_{dc}}{3}$ | $-\frac{cV_{dc}}{3}$ | $\frac{(-a+b+c)V_{dc}}{3}$ | $\frac{(2a+b+c)V_{dc}}{3}$ | $\frac{(-a-2b-2c)V_{dc}}{3}$ | ۰ | ۱ | ۱ | ۱ |
| $\frac{2cV_{dc}}{3}$ | $-\frac{cV_{dc}}{3}$ | $-\frac{cV_{dc}}{3}$ | $\frac{(-a+b+c)V_{dc}}{3}$ | $\frac{(-a-2b-2c)V_{dc}}{3}$ | $\frac{(2a+b+c)V_{dc}}{3}$ | ۱ | ۰ | ۱ | ۱ |
| $-\frac{2(a+b)V_{dc}}{3}$ | $\frac{(a+b)V_{dc}}{3}$ | $\frac{(a+b)V_{dc}}{3}$ | $-\frac{2aV_{dc}}{3}$ | $\frac{aV_{dc}}{3}$ | $\frac{aV_{dc}}{3}$ | ۱ | ۱ | ۰ | ۰ |
| $\frac{(-a-b+c)V_{dc}}{3}$ | $\frac{(-a-b-2c)V_{dc}}{3}$ | $\frac{(2a+2b+c)V_{dc}}{3}$ | $-\frac{2aV_{dc}}{3}$ | $\frac{aV_{dc}}{3}$ | $\frac{aV_{dc}}{3}$ | ۱ | ۱ | ۰ | ۱ |
| $\frac{(-a-b+c)V_{dc}}{3}$ | $\frac{(2a+2b+c)V_{dc}}{3}$ | $\frac{(-a-b-2c)V_{dc}}{3}$ | $-\frac{2aV_{dc}}{3}$ | $\frac{aV_{dc}}{3}$ | $\frac{aV_{dc}}{3}$ | ۱ | ۱ | ۱ | ۰ |
| $\frac{2cV_{dc}}{3}$ | $-\frac{cV_{dc}}{3}$ | $-\frac{cV_{dc}}{3}$ | $-\frac{2aV_{dc}}{3}$ | $\frac{aV_{dc}}{3}$ | $\frac{aV_{dc}}{3}$ | ۱ | ۱ | ۱ | ۱ |

آفست به هر کدام از آنها قابل دستیابی است. در جدول ۳، سطوح ولتاژ فازهای خروجی اینورتر در بردارهای کلیدزنی مختلف به صورت تابعی از سه ضریب a ، b و c نشان داده شده است.

نحوه تولید سیگنال‌های گیت سوئیچ‌ها در شکل ۶ نشان داده شده است. فرمان‌های گیت کلیدهای S_{BH} و S_{AH} از مقایسه موج‌های مرجع بالایی با موج حامل به دست می‌آیند و فرمان‌های گیت کلیدهای S_{AL} و S_{BL} اینورتر، NOT منطقی مقادیر حاصل از مقایسه موج‌های مرجع پایینی با موج حامل می‌باشند. فرمان‌های گیت S_{AM} و S_{BM} توسط XOR منطقی فرمان گیت کلید بالایی و پایینی هر بازوی اینورتر تولید می‌شوند. با اعمال این طرح همواره دو کلید در هر بازو روشن هستند.

با استفاده از تشابه مثلث‌ها در شکل ۵ روابط زیر حاصل می‌شود

$$T_1 = \frac{T_s}{2}(1 - V_{refAv}) \quad (۴)$$

$$T_r = \frac{T_s}{2}(1 - V_{refBv}) \quad (۵)$$

نشان می‌دهد. همان طور که در این دو شکل مشخص است، در طول این دو وضعیت کلیدزنی، جریان عبوری از کلیدهای میانی برابر با جریان خروجی بالایی (بردار ۶) و یا جریان خروجی پایینی (بردار ۷) می‌باشد. بنابراین می‌توان تنها با استفاده از دو سنسور جریان به صورت سری با کلیدهای وسطی و با در نظر گرفتن این واقعیت که جریان‌های خروجی متعادل هستند، یعنی $i_a + i_b + i_c = 0$ ، هر دو جریان سه‌فاز خروجی را در زمان‌های اعمال بردارهای ۶ و ۷ اندازه‌گیری کرد.

۲-۲ طرح کلیدزنی^۱ CB-SPWM توسعه یافته

شکل ۵ طرح مدولاسیون PWM موج حامل اینورتر پیشنهادی و بردارهای کلیدزنی نتیجه‌شده را نشان می‌دهد. در هر فاز، دو موج مرجع یکی برای خروجی بالایی و یکی برای خروجی پایینی وجود دارد. باید همواره ترتیبی اتخاذ گردد که از تداخل موج مرجع بالایی و پایینی در یک بازوی اینورتر جلوگیری شود که این موضوع با اضافه کردن یک مقدار

$$v_{C1} = V_{dc} \left(-\left(\frac{a}{\epsilon} + \frac{b}{\epsilon} + \frac{c}{\epsilon}\right) m_1 \sin \omega_1 t - \left(\frac{a}{\epsilon} + \frac{b}{\epsilon} + \frac{c}{\epsilon}\right) m_1 \sin(\omega_1 t - \phi_1) - \frac{a}{\epsilon} + \frac{b}{\epsilon} + \frac{c}{\epsilon} - \left(\frac{a}{\epsilon} + \frac{b}{\epsilon} + \frac{c}{\epsilon}\right) offset_1 \right) \quad (13)$$

روابط ولتاژ خروجی بالایی اینورتر دارای دو مؤلفه dc و ac می‌باشد. با در نظر گرفتن (۱۱) تا (۱۳) و همچنین این واقعیت که $a+b+c=1$ است، برای این که مؤلفه ac ولتاژ متعادل باشد، مقدار ϕ_1 باید برابر $\pi/3$ باشد. مقادیر a ، b و c در حالت‌های کاری فرکانس یکسان (EF) و فرکانس مختلف (DF) با استفاده از دو راه حل مختلف و با توجه به مقدار آفست تعیین شده برای موج‌های مرجع به گونه‌ای تعیین می‌شوند که مؤلفه dc از ولتاژهای خروجی اینورتر حذف گردد که این موضوع در ادامه توضیح داده خواهد شد. با فرض این که مؤلفه dc با استفاده از یکی از این راه حل‌ها حذف شود، در نهایت ولتاژ فاز خروجی بالایی به صورت زیر خواهد بود

$$v_{A1} = \frac{\sqrt{3}}{\epsilon} m_1 V_{dc} \sin(\omega_1 t + \frac{\pi}{6}) \quad (14)$$

$$v_{B1} = \frac{\sqrt{3}}{\epsilon} m_1 V_{dc} \sin(\omega_1 t - \frac{\pi}{6}) \quad (15)$$

$$v_{C1} = \frac{\sqrt{3}}{\epsilon} m_1 V_{dc} \sin(\omega_1 t + \frac{5\pi}{6}) \quad (16)$$

برای خروجی پایینی اینورتر پیشنهادی، مجدداً با استفاده از تشابه مثلث‌ها در شکل ۵، زمان‌های کلیدزنی T_r و T_f به صورت (۱۷) و (۱۸) به دست آورده می‌شوند

$$T_r = \frac{T_s}{2} (1 + V_{refA2}) \quad (17)$$

$$T_f = \frac{T_s}{2} (1 + V_{refB2}) \quad (18)$$

با اعمال روش بالا به خروجی‌های پایینی اینورتر پیشنهادی و با فرض این که ϕ_r برابر $\pi/3$ و مؤلفه dc نیز حذف شده باشد، مقادیر مؤلفه اصلی ولتاژهای فاز خروجی پایینی اینورتر برابر است با

$$v_{Ar} = \frac{\sqrt{3}}{\epsilon} m_r V_{dc} \sin(\omega_r t + \frac{\pi}{6}) \quad (19)$$

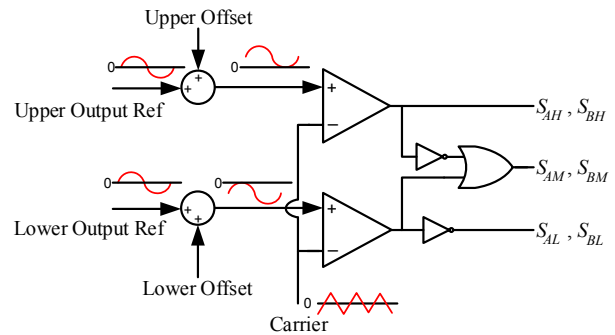
$$v_{Br} = \frac{\sqrt{3}}{\epsilon} m_r V_{dc} \sin(\omega_r t - \frac{\pi}{6}) \quad (20)$$

$$v_{Cr} = \frac{\sqrt{3}}{\epsilon} m_r V_{dc} \sin(\omega_r t + \frac{5\pi}{6}) \quad (21)$$

۳- حالت‌های کاری اینورتر پیشنهادی

در ادامه دو حالت کاری برای اینورتر پیشنهادی تعریف می‌شود و در هر حالت، از دو راه حل مختلف برای حذف مؤلفه dc از ولتاژ خروجی استفاده می‌شود. راه حل اول منجر به سطوح ولتاژ ثابت در خازن‌های لینک dc شده و در راه حل دوم، این ولتاژها بر اساس شاخص‌های

1. Equal Frequency
2. Different Frequency



شکل ۶: بلوک دیاگرام سیستم تولید سیگنال‌های گیت کلیدها.

موج‌های مرجع فازهای خروجی بالایی و پایینی به صورت سینوسی و مطابق (۶) تا (۹) فرض می‌شوند

$$V_{refA1} = m_1 \sin \omega_1 t + offset_1 \quad (6)$$

$$V_{refB1} = m_1 \sin(\omega_1 t - \phi_1) + offset_1 \quad (7)$$

$$V_{refAr} = m_r \sin \omega_r t + offset_r \quad (8)$$

$$V_{refBr} = m_r \sin(\omega_r t - \phi_r) + offset_r \quad (9)$$

در این روابط m_x و ϕ_x به ترتیب دامنه شکل موج‌های مرجع و اختلاف فاز بین آنها، ω_x و $offset_x$ به ترتیب فرکانس زاویه‌ای خروجی‌های اینورتر و مقدار آفست موج‌های مرجع و شاخص‌های ۱ و ۲ به ترتیب نشان‌دهنده خروجی‌های بالایی و پایینی می‌باشند.

با توجه به شکل ۵ و جدول ۳، متوسط ولتاژ فاز خروجی بالایی V_{A1} در یک سیکل کلیدزنی به صورت زیر محاسبه می‌شود

$$V_{A1} = \frac{(T_s - T_r) \frac{aV_{dc}}{3} + (T_r - T_f)(ra + b + c) \frac{V_{dc}}{3}}{T_s} - \frac{-T_r(b + c) \frac{V_{dc}}{3}}{T_s} \quad (10)$$

$$= V_{dc} [V_{refA1} (\frac{a}{\epsilon} + \frac{b}{\epsilon} + \frac{c}{\epsilon}) - V_{refB1} (\frac{a}{\epsilon} + \frac{b}{\epsilon} + \frac{c}{\epsilon}) + \frac{a}{\epsilon} - \frac{b}{\epsilon} - \frac{c}{\epsilon}]$$

با طی کردن روشی مشابه با آنچه در بالا آمد برای ولتاژهای دو فاز دیگر خروجی بالایی (V_{C1} و V_{B1}) و با جایگذاری V_{refA1} و V_{refB1} با مقادیر معادلشان از (۶) و (۷)، مقادیر مؤلفه اصلی ولتاژهای فاز خروجی بالایی اینورتر به دست می‌آید

$$v_{A1} = V_{dc} \left(\left(\frac{a}{\epsilon} + \frac{b}{\epsilon} + \frac{c}{\epsilon}\right) m_1 \sin \omega_1 t - \left(\frac{a}{\epsilon} + \frac{b}{\epsilon} + \frac{c}{\epsilon}\right) m_1 \sin(\omega_1 t - \phi_1) + \frac{a}{\epsilon} - \frac{b}{\epsilon} - \frac{c}{\epsilon} + \left(\frac{a}{\epsilon} + \frac{b}{\epsilon} + \frac{c}{\epsilon}\right) offset_1 \right) \quad (11)$$

$$v_{B1} = V_{dc} \left(-\left(\frac{a}{\epsilon} + \frac{b}{\epsilon} + \frac{c}{\epsilon}\right) m_1 \sin \omega_1 t + \left(\frac{a}{\epsilon} + \frac{b}{\epsilon} + \frac{c}{\epsilon}\right) m_1 \sin(\omega_1 t - \phi_1) + \frac{a}{\epsilon} - \frac{b}{\epsilon} - \frac{c}{\epsilon} + \left(\frac{a}{\epsilon} + \frac{b}{\epsilon} + \frac{c}{\epsilon}\right) offset_1 \right) \quad (12)$$

جدول ۴: جزئیات راه حل‌های پیشنهادی برای حذف مؤلفه DC، حالت DF.

| راه حل اول | راه حل دوم | |
|--------------------------------------|---|---------------------------------------|
| $a = \frac{1 - \text{offset}_r}{2}$ | $a = \frac{1 - \frac{m_r}{m_1 + m_r}}{2}$ | ضرایب ولتاژ لینک dc |
| $b = \text{offset}_r$ | $b = \frac{1}{2}$ | |
| $c = \frac{1 - \text{offset}_l}{2}$ | $c = \frac{1 - \frac{m_l}{m_1 + m_l}}{2}$ | محدوده آفست‌های بالایی و پایینی |
| $0 \leq \text{offset}_l \leq 1$ | $0 \leq \text{offset}_r \leq 1$ | |
| $-1 \leq \text{offset}_r \leq 0$ | $\text{offset}_l = 1 - \alpha$ | محدوده ضرایب مدولاسیون |
| $\text{offset}_r = -\text{offset}_l$ | $\text{offset}_r = -\alpha$ | |
| $m_1 + m_r \leq 1$ | $m_1 + m_r \leq 1$ | |
| $m_1 \leq 1$ | $m_1 \leq 1$ | |
| $m_r \leq 1$ | $m_r \leq 1$ | |

$$c = \frac{1 - \text{offset}_l}{2} \quad (27)$$

شکل ۷ مقادیر ضرایب ولتاژ لینک dc را در مقابل تغییرات آفست در راه حل اول نشان می‌دهد. همان طور که در شکل مشاهده می‌شود اگر آفست بالایی برابر ۱/۳ باشد، ضرایب ولتاژ خازن‌های لینک dc با یکدیگر برابر خواهند بود و ولتاژ هر خازن برابر $V_{dc}/3$ است.

راه حل دوم

این راه حل در واقع روشی برای بهبود استفاده از لینک dc با افزایش محدوده بیشینه ضرایب مدولاسیون می‌باشد. برای این هدف، مقادیر offset_r و offset_l بر اساس شاخص‌های مدولاسیون بالایی و پایینی و با استفاده از ضریب α که ضریب استفاده از لینک dc نامیده می‌شود، تعیین می‌شوند. این ضریب که در (۲۸) تعریف شده است، مقدار استفاده خروجی بالایی از ولتاژ لینک dc را مشخص می‌کند

$$\alpha = \frac{m_1}{m_1 + m_r} \quad (28)$$

با توجه به مقدار ضریب α ، مقادیر آفست خروجی بالایی و پایینی از روابط زیر به دست می‌آیند

$$\text{offset}_l = 1 - \alpha \quad (29)$$

$$\text{offset}_r = -\alpha \quad (30)$$

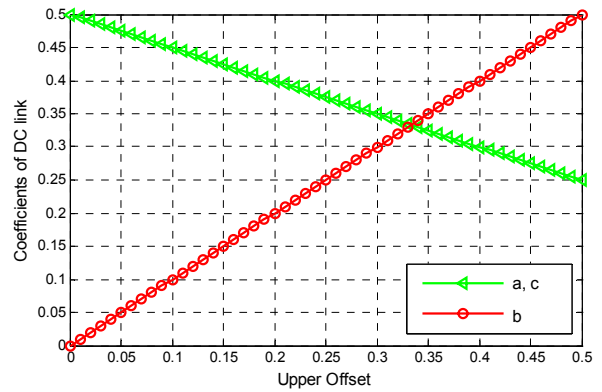
با توجه به (۱۱) تا (۱۳) و همچنین (۲۹) و (۳۰)، برای حذف مؤلفه dc خروجی، ضرایب ولتاژ خازن‌های لینک dc با استفاده از روابط زیر تعیین می‌شوند

$$a = \frac{1 - \frac{m_r}{m_1 + m_r}}{2} \quad (31)$$

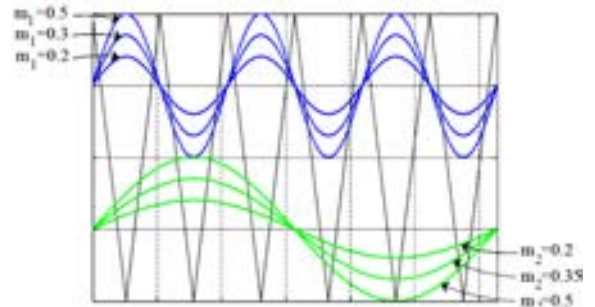
$$b = \frac{1}{2} \quad (32)$$

$$c = \frac{1 - \frac{m_l}{m_1 + m_l}}{2} \quad (33)$$

شکل ۸ نحوه اضافه‌شدن آفست به شکل موج‌های مرجع بالایی و پایینی را در این حالت نشان می‌دهد. جدول ۴ مقایسه‌ای بین راه حل اول و دوم را در حالت کاری DF ارائه می‌کند. همان طور که مشخص است، مشکل راه حل دوم این است که از میان سه سطح ولتاژ خازن‌های لینک



شکل ۷: ضرایب ولتاژ لینک dc در مقابل تغییرات آفست بالایی.



شکل ۸: راه حل دوم در حالت کاری VF.

مدولاسیون بالایی و پایینی تغییر می‌کنند. این دو حالت کاری و راه حل‌های آنها در این بخش شرح داده می‌شوند و مزایا و معایب آنها مورد بررسی قرار می‌گیرد.

۳-۱ حالت کاری فرکانس متفاوت (DF)

خروجی‌های اینورتر در این حالت کاری می‌توانند به صورت مستقل از یکدیگر دارای فرکانس و دامنه مختلف باشند. برای حذف مؤلفه dc و دستیابی به خروجی‌های متعادل، دو راه حل در ادامه پیشنهاد می‌شود.

راه حل اول

برای جلوگیری از تداخل موج‌های مرجع بالایی و پایینی در هر بازوی اینورتر و همچنین برای عدم ورود آنها به ناحیه فوق مدولاسیون، آفست‌های بالایی و پایینی باید شرایط زیر را برآورده کنند

$$0 \leq \text{offset}_l \leq 1 \quad (22)$$

$$-1 \leq \text{offset}_r \leq 0 \quad (23)$$

$$\text{offset}_r = -\text{offset}_l \quad (24)$$

به عنوان یک مثال با استفاده از $\text{offset}_l = 0.5$ و $\text{offset}_r = -0.5$ محدوده‌های بالایی و پایینی شاخص‌های مدولاسیون حداکثر به مقدار ۰.۵ محدود می‌شود که این موضوع یکی از معایب این روش می‌باشد. در حالت کلی برای جلوگیری از تداخل بین شکل موج‌های مرجع، ضرایب مدولاسیون باید قیود مشخص شده در جدول ۴ را برآورده کنند. علاوه بر این با در نظر گرفتن (۱۱) تا (۱۳) و (۲۴)، برای حذف مؤلفه dc خروجی، ضرایب ولتاژ خازن‌های لینک dc با استفاده از (۲۵) تا (۲۷) تعیین می‌شوند

$$a = \frac{1 - \text{offset}_l}{2} \quad (25)$$

$$b = \text{offset}_l \quad (26)$$

جدول ۵: جزئیات راه حل های پیشنهادی برای حذف مؤلفه DC، حالت EF.

| راه حل اول | راه حل دوم | |
|--|---|-----------------|
| $a = \frac{1 - offset_1}{2}$ | $a = \frac{m_1}{2}$ | |
| $b = offset_1$ | $b = 1 - \frac{m_1}{2} - \frac{m_r}{2}$ | ضرایب ولتاژ |
| $c = \frac{1 - offset_1}{2}$ | $c = \frac{m_r}{2}$ | لینک dc |
| $0 \leq offset_1 \leq 1$ | $offset_1 = 1 - m_1$ | محدوده |
| $-1 \leq offset_r \leq 0$ | $offset_r = m_r - 1$ | آفست های بالایی |
| $offset_r = -offset_1$ | | و پایینی |
| $m_1 + m_r \leq offset_1 + offset_r $ | $m_1 \leq 1$ | محدوده ضرایب |
| $m_1 \leq 1 - offset_1 $ | $m_r \leq 1$ | مدولاسیون |
| $m_r \leq 1 - offset_r $ | | |

dc، دو تای آنها وابسته به شاخص های مدولاسیون می باشد.

۳-۲ حالت کاری فرکانس یکسان

در حالت کاری فرکانس یکسان، دامنه های ولتاژ هر دو خروجی می توانند به صورت مستقل از یکدیگر کنترل شوند در حالی که آنها باید دارای فرکانس های یکسانی باشند. برای ساده سازی فرض می شود که ولتاژ فاز هر دو خروجی اینورتر هیچ اختلاف فازی با یکدیگر نداشته باشند. مجدداً برای حذف مؤلفه dc از ولتاژهای خروجی، دو راه حل به کار گرفته می شود. جزئیات کاری این راه حل ها در حالت کاری فرکانس یکسان در جدول ۵ آورده شده است. با استفاده از راه حل اول در حالت کاری فرکانس یکسان، تغییرات ضرایب a ، b و c در مقابل مقادیر آفست خروجی بالایی همانند شکل ۷ می باشد.

شایان توجه است که هنگامی که از راه حل اول استفاده می شود، شاخص های مدولاسیون باید شرط $|m_1 - m_r| \leq |offset_1| + |offset_r|$ را برآورده کنند. به عنوان مثال اگر $offset_1 = 0$ باشد، آن گاه هر دو شاخص مدولاسیون باید به صورت هم زمان برابر یک باشند. مزیت استفاده از راه حل اول در حالت فرکانس یکسان، قابلیت آن در تولید ولتاژهای سه فاز متعادل با استفاده از سطوح مختلف ولتاژ خازن های dc می باشد.

در ساختار پیشنهادی مقدار آفست های بالایی و پایینی باید به گونه ای انتخاب شوند که استفاده از ولتاژ لینک dc بیشینه شود و در نتیجه THD ولتاژ خروجی و تلفات کلیدزنی مبدل کمینه شود. صرف نظر از این که کدام یک از راه حل های بالا مورد استفاده قرار می گیرد و یا این که اینورتر در حالت فرکانس یکسان یا فرکانس مختلف کار می کند، خازن های لینک dc در سطوح ولتاژ مورد انتظار بدون استفاده از هیچ روش کنترلی خاصی به صورت خودکار شارژ می شوند تا شرایط ضرایب a ، b و c در جدول ۴ و ۵ برآورده شوند.

۴- ملاحظات طراحی

به عنوان یک مقایسه، جدول های ۶ و ۷ (S : کلید، C : خازن، GD : مدار درایو کلید، V_s : ولتاژ نامی کلیدها، I_s : جریان نامی کلیدهای وسطی و $I_s^* = 2I_s$: جریان نامی کلیدهای بالایی و پایینی) مقادیر نامی کلیدهای مورد نیاز، سطح ولتاژ لینک dc و حداکثر جریان و ولتاژ خروجی سه توپولوژی کلید کاهش یافته را به ترتیب برای حالت کاری فرکانس ثابت و حالت کاری فرکانس متغیر نشان می دهد. برای هر سه اینورتر، ضریب اطمینان ۲۰ درصد در نظر گرفته شده است. از این جدول ها

جدول ۶: مقادیر نامی خروجی و المان های اینورترهای سوئیچ کاهش یافته، حالت کاری EF.

| تعداد المان ها و مقادیر نامی آنها | حداکثر ولتاژ و جریان نامی بار با توجه به جریان و ولتاژ کلیدها | حداکثر ولتاژ لینک dc |
|--|---|----------------------|
| $S_{H,L} : 4(V_s \times I_s)$ $S_M : 2(V_s \times I_s^*)$ $C_{d1}, C_{d2}, C_{d3} : 3(V_s/2)$ $GD : 6$ $S_{H,L} : 6(V_s \times I_s)$ | $0.8 I_s [A]$ $0.8 V_s [V] \times \frac{\sqrt{3}}{6}$ | اینورتر پیشنهادی |
| $S_M : 3(V_s \times I_s^*)$ $C : 1(V_s)$ $GD : 9$ | $0.8 I_s [A]$ $0.8 V_s/2 [V]$ | اینورتر نه کلید |
| $S : 8(V_s \times I_s)$ $C : 2(V_s/2)$ $GD : 8$ | $0.8 I_s [A]$ $0.8 V_s [V] \times \frac{\sqrt{3}}{6}$ | اینورتر B4 |

جدول ۷: مقادیر نامی خروجی و المان های اینورترهای سوئیچ کاهش یافته، حالت کاری VF.

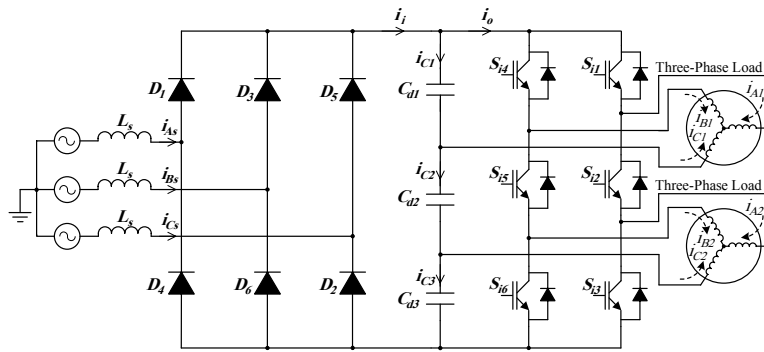
| تعداد المان ها و مقادیر نامی آنها | حداکثر ولتاژ و جریان نامی بار با توجه به جریان و ولتاژ کلیدها | حداکثر ولتاژ لینک dc |
|---|---|----------------------|
| $S_{H,L} : 4(V_s \times I_s)$ $S_M : 2(V_s \times I_s^*)$ $C_{d1}, C_{d2} : 2(V_s/4)$ $C_{d3} : 1(V_s/2)$ $GD : 6$ $S_{H,L} : 6(V_s \times I_s)$ | $0.8 I_s [A]$ $0.4 V_s [V] \times \frac{\sqrt{3}}{6}$ | اینورتر پیشنهادی |
| $S_M : 3(V_s \times I_s^*)$ $C : 1(V_s)$ $GD : 9$ | $0.8 I_s [A]$ $0.4 V_s/2 [V]$ | اینورتر نه کلید |
| $S : 8(V_s \times I_s)$ $C : 2(V_s/2)$ $GD : 8$ | $0.8 I_s [A]$ $0.8 V_s [V] \times \frac{\sqrt{3}}{6}$ | اینورتر B4 |

می توان به منظور انتخاب و طراحی توپولوژی بهینه در مقادیر توان نامی مختلف و با توجه به قیمت المان های مدار استفاده کرد.

۵- بهینه سازی ظرفیت خازن های لینک DC

در کاربردهای صنعتی به جای باتری ها، یک سوسازها خازن های لینک dc را تغذیه می کنند. در این مقاله از ساده ترین نوع یک سوساز که یک سوساز دیودی است برای شارژ خازن های اینورتر استفاده شده و سیستم یک سوساز- اینورتری دوپایانه ای نهایی در شکل ۹ آمده است. در ادامه روشی برای کمینه کردن ریبیل ولتاژ لینک dc ساختار پیشنهادی ارائه می شود. روش پیشنهادی نه تنها موجب ایجاد کاهش بزرگی در ظرفیت خازن های لینک dc می شود، بلکه باعث کمتر شدن THD جریان شبکه و همچنین متعادل شدن آن می شود.

با صرف نظر کردن از تأثیر L_s در کموتاسیون دیودها و همچنین با فرض این که جریان i_i در شکل ۹ جریان dc ثابتی باشد، امکان محاسبه ولتاژ سه خازن لینک dc به صورت تابعی از جریان های ورودی و خروجی سیستم یک سوساز- اینورتری پیشنهادی وجود دارد (پیوست مشاهده شود)



شکل ۹: سیستم یک‌سوساز- اینورتری دویابانه‌ای پیشنهادی برای کنترل مستقل دو بار سه‌فاز.

در این روابط $V_{Cd1}(\cdot)$ ، $V_{Cd2}(\cdot)$ و $V_{Cd3}(\cdot)$ ولتاژهای اولیه دو سر خازن‌ها، I_{mx} و ω_x ($x=1,2$) به ترتیب دامنه جریان‌های خروجی و فرکانس‌های زاویه‌ای آنها و I_{smx} دامنه مؤلفه اصلی جریان شبکه است. ریپل کلی ولتاژ لینک dc از رابطه زیر به دست می‌آید

$$\begin{aligned} \Delta V_{DC} &= \Delta V_{Cd1} + \Delta V_{Cd2} + \Delta V_{Cd3} \\ &= -\frac{I_{m1}}{2\omega_1} \left(\frac{1}{C_{d1}} - \frac{1}{C_{d2}} - \frac{1}{C_{d3}} \right) \\ &\quad + \text{offset}_1 \left(\frac{1}{C_{d1}} + \frac{1}{C_{d2}} + \frac{1}{C_{d3}} \right) \cos(\omega_1 t + \frac{\delta\pi}{6} - \phi_1) \quad (37) \\ &\quad - \frac{I_{m2}}{2\omega_2} \left(\frac{1}{C_{d1}} + \frac{1}{C_{d2}} - \frac{1}{C_{d3}} \right) \\ &\quad + \text{offset}_2 \left(\frac{1}{C_{d1}} + \frac{1}{C_{d2}} + \frac{1}{C_{d3}} \right) \cos(\omega_2 t + \frac{\delta\pi}{6} - \phi_2) \end{aligned}$$

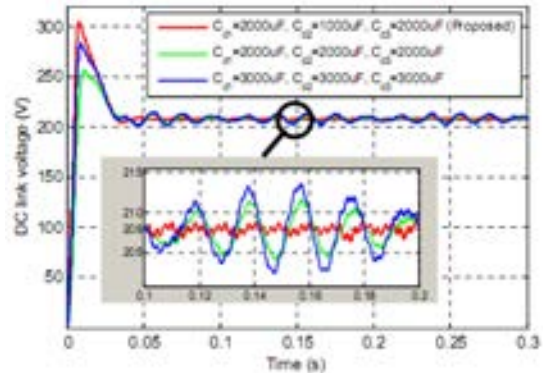
همان‌طور که در (۳۷) مشخص است، ریپل ولتاژ لینک dc دارای دو مؤلفه می‌باشد که به فرکانس‌های خروجی بالایی و پایینی و مقدار آفست‌ها وابسته هستند. اگر $C_{d1} = K_1 C_{d2}$ و $C_{d1} = K_2 C_{d3}$ فرض شود، برای حذف ریپل ولتاژ لینک dc در (۳۷)، ضرایب K_1 و K_2 باید به ترتیب برابر با (۳۸) و (۳۹) انتخاب شوند. برای مثال با در نظر گرفتن $\text{offset}_1 = 0.5$ و $\text{offset}_2 = -0.5$ ، اگر $C_{d1} = C_{d2} = 2C_{d3}$ باشد، آن‌گاه ریپل ولتاژ لینک dc حذف می‌شود. این روش نه تنها باعث حذف ریپل ولتاژ لینک dc می‌شود بلکه امکان ایجاد کاهش بزرگی در ظرفیت خازن‌های لینک dc را نیز فراهم می‌کند

$$K_1 = \frac{\text{offset}_2 - \text{offset}_1}{\text{offset}_1 - 1} \quad (38)$$

$$K_2 = \frac{\text{offset}_1 - \text{offset}_2}{1 + \text{offset}_2} \quad (39)$$

شکل ۱۰ شکل موج‌های شبیه‌سازی ولتاژ لینک dc میدل پیشنهادی را هنگامی که از ظرفیت‌های خازنی مختلف استفاده شده، نشان می‌دهد. پارامترهای شبیه‌سازی در جدول ۸ آورده شده‌اند. مقدار offset_1 و offset_2 به ترتیب برابر ۰/۵ و -۰/۵ می‌باشند. همان‌طور که در این شکل مشخص است، انتخاب مقدار ظرفیت خازن‌های لینک dc بر اساس روش پیشنهادی، ریپل ولتاژ کلی لینک dc را حتی بیشتر از زمانی که از خازن‌های بزرگ‌تری استفاده شده است، کاهش می‌دهد.

در شکل ۱۱ شکل موج جریان شبکه و طیف هارمونیک آن در مقادیر خازن‌های مختلف نشان داده شده است. این شکل به خوبی بیان‌گر این موضوع است که انتخاب خازن‌ها با استفاده از روش پیشنهادی نه تنها باعث کاهش ظرفیت آنها می‌گردد، بلکه باعث متعادل شدن جریان شبکه و همچنین کاهش THD آن می‌شود.



شکل ۱۰: شکل موج ولتاژ لینک dc سیستم پیشنهادی با ظرفیت‌های خازنی مختلف.

$$\begin{aligned} V_{Cd1} &= \frac{1}{C_{d1}} \int i_{Cd1} dt \\ &= -\frac{I_{m1}}{2C_{d1}\omega_1} (1 + \text{offset}_1) \cos(\omega_1 t + \frac{\delta\pi}{6} - \phi_1) \\ &\quad - \frac{I_{m2}}{2C_{d1}\omega_2} (1 + \text{offset}_2) \cos(\omega_2 t + \frac{\delta\pi}{6} - \phi_2) \quad (34) \end{aligned}$$

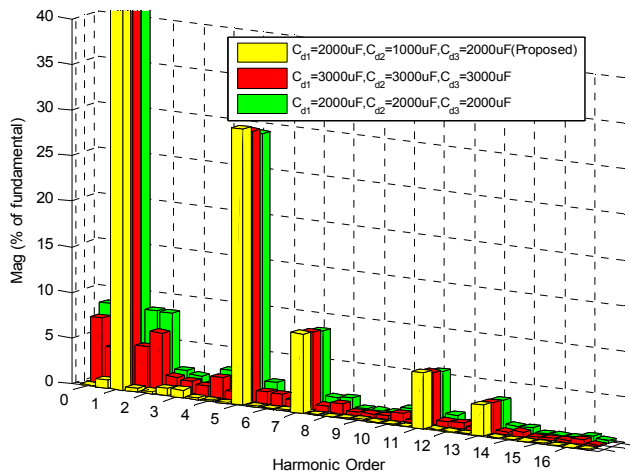
$$+ \left[\frac{3\sqrt{3}}{2\pi} I_{sm1} - \frac{\sqrt{3}}{4} m_1 I_{m1} \cos \phi_1 - \frac{\sqrt{3}}{4} m_2 I_{m2} \cos \phi_2 \right] t + V_{Cd1}(\cdot)$$

$$\begin{aligned} V_{Cd2} &= \frac{1}{C_{d2}} \int i_{Cd2} dt \\ &= -\frac{I_{m1}}{2C_{d2}\omega_1} (\text{offset}_1 - 1) \cos(\omega_1 t + \frac{\delta\pi}{6} - \phi_1) \\ &\quad - \frac{I_{m2}}{2C_{d2}\omega_2} (1 + \text{offset}_2) \cos(\omega_2 t + \frac{\delta\pi}{6} - \phi_2) \quad (35) \end{aligned}$$

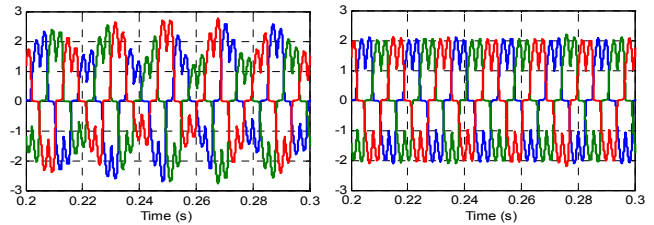
$$+ \left[\frac{3\sqrt{3}}{2\pi} I_{sm1} - \frac{\sqrt{3}}{4} m_1 I_{m1} \cos \phi_1 - \frac{\sqrt{3}}{4} m_2 I_{m2} \cos \phi_2 \right] t + V_{Cd2}(\cdot)$$

$$\begin{aligned} V_{Cd3} &= \frac{1}{C_{d3}} \int i_{Cd3} dt \\ &= -\frac{I_{m1}}{2C_{d3}\omega_1} (\text{offset}_1 - 1) \cos(\omega_1 t + \frac{\delta\pi}{6} - \phi_1) \\ &\quad - \frac{I_{m2}}{2C_{d3}\omega_2} (\text{offset}_2 - 1) \cos(\omega_2 t + \frac{\delta\pi}{6} - \phi_2) \quad (36) \end{aligned}$$

$$+ \left[\frac{3\sqrt{3}}{2\pi} I_{sm1} - \frac{\sqrt{3}}{4} m_1 I_{m1} \cos \phi_1 - \frac{\sqrt{3}}{4} m_2 I_{m2} \cos \phi_2 \right] t + V_{Cd3}(\cdot)$$

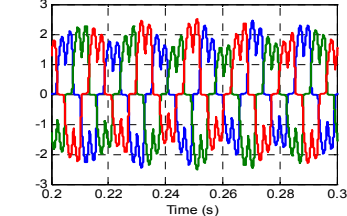


(د)



(ب)

(الف)



(ج)

شکل ۱۱: شکل موج جریان شبکه و طیف هارمونیک آن در مقادیر ظرفیت‌های خازنی مختلف، (الف) $C_{d1} = C_{d2} = C_{d3} = 2000 \mu F$ (روش پیشنهادی)، (ب) $C_{d1} = C_{d2} = C_{d3} = 3000 \mu F$ و (ج) $C_{d1} = C_{d2} = C_{d3} = 2000 \mu F$.

جدول ۹: پارامترهای شبیه‌سازی برای محاسبه تلفات، حالت EF.

| پارامترها | مقدار |
|----------------|--------|
| f_1 | ۵۰ Hz |
| f_r | ۵۰ Hz |
| $V_{dc} (6sw)$ | ۱۰۰۰ V |
| $V_{dc} (9sw)$ | ۵۷۷ V |
| $V_{dc} (B4)$ | ۱۰۰۰ V |

جریان خروجی در آنها برابر باشد. از آنجایی که اینورتر B4 توانایی تغذیه یک بار را دارد، نتایج به دست آمده برای آن در عدد دو ضرب می‌شود. شکل ۱۲-الف تلفات هدایت سه اینورتر را نشان می‌دهد. همان طور که در شکل قابل مشاهده است، به خاطر استفاده از تعداد کلیدهای فعال و دیودهای کمتر، اینورتر پیشنهادی در شاخص‌های مدولاسیون بالاتر در مقایسه با دو ساختار دیگر دارای تلفات هدایت کمتری است.

تلفات کلیدزنی اینورترها در مقادیر مختلف ضرایب مدولاسیون در شکل ۱۲-ب نشان داده شده است. تلفات کلیدزنی بالاتر اینورتر پیشنهادی و اینورتر B4 به خاطر استفاده از ولتاژ لینک dc بالاتر در مقایسه با اینورتر نه‌کلیده می‌باشد.

شکل ۱۲-ج بازده هر سه اینورتر را در شاخص‌های مدولاسیون مختلف نشان می‌دهد. همان طور که در شکل مشخص است، بازده اینورتر پیشنهادی با دو اینورتر دیگر قابل مقایسه است.

۶-۱-۲ تلفات در حالت کاری فرکانس مختلف

حالت کاری فرکانس مختلف برای اینورتر B4 تعریف نمی‌شود، بنابراین تلفات اینورتر در این بخش برای آن مورد بررسی قرار نمی‌گیرد. از آنجایی که در حالت کاری فرکانس مختلف، بیشینه شاخص مدولاسیون به ۰/۵ محدود می‌شود، ولتاژ لینک dc برای فراهم کردن توان خروجی معادل با حالت فرکانس یکسان، در هر دو ساختار نه‌کلیده و شش‌کلیده دو برابر می‌شود. پارامترهای شبیه‌سازی در این حالت در جدول ۱۰ نشان داده شده‌اند. همان طور که پیش از این در حالت کاری فرکانس یکسان استنباط شد، هنگامی که شاخص مدولاسیون پایین است، هم تلفات هدایت و هم تلفات کلیدزنی ساختار پیشنهادی در مقایسه با اینورتر نه‌کلیده بالاتر است. این موضوع را می‌توان به ترتیب در شکل‌های ۱۲-د و ۱۲-ه مشاهده کرد. شکل ۱۲-و بازده اینورترها در این حالت کاری را نشان می‌دهد که بسیار نزدیک به یکدیگر هستند.

جدول ۸: پارامترهای شبیه‌سازی و نمونه آزمایشگاهی.

| پارامتر | حالت VF | حالت CF |
|-------------------|---------|---------|
| فرکانس کلیدزنی | ۶ kHz | ۶ kHz |
| f_1 | ۵۰ Hz | ۶۰ Hz |
| f_r | ۶۰ Hz | ۶۰ Hz |
| $R_{load-\alpha}$ | ۵ Ohm | ۵ Ohm |
| $L_{load-\alpha}$ | ۶ mH | ۶ mH |
| $R_{load-\beta}$ | ۷ Ohm | ۷ Ohm |
| $L_{load-\beta}$ | ۵ mH | ۵ mH |
| C_{d1} | ۲۲۰۰ uF | ۲۲۰۰ uF |
| C_{d2} | ۱۱۰۰ uF | ۱۱۰۰ uF |
| C_{d3} | ۲۲۰۰ uF | ۲۲۰۰ uF |
| m_1 | ۰/۵ | ۱ |
| m_r | ۰/۳۷۵ | ۰/۷۵ |
| V_{dc} | ۲۰۸ V | ۱۰۴ V |

۶- نتایج شبیه‌سازی و نتایج آزمایشگاهی

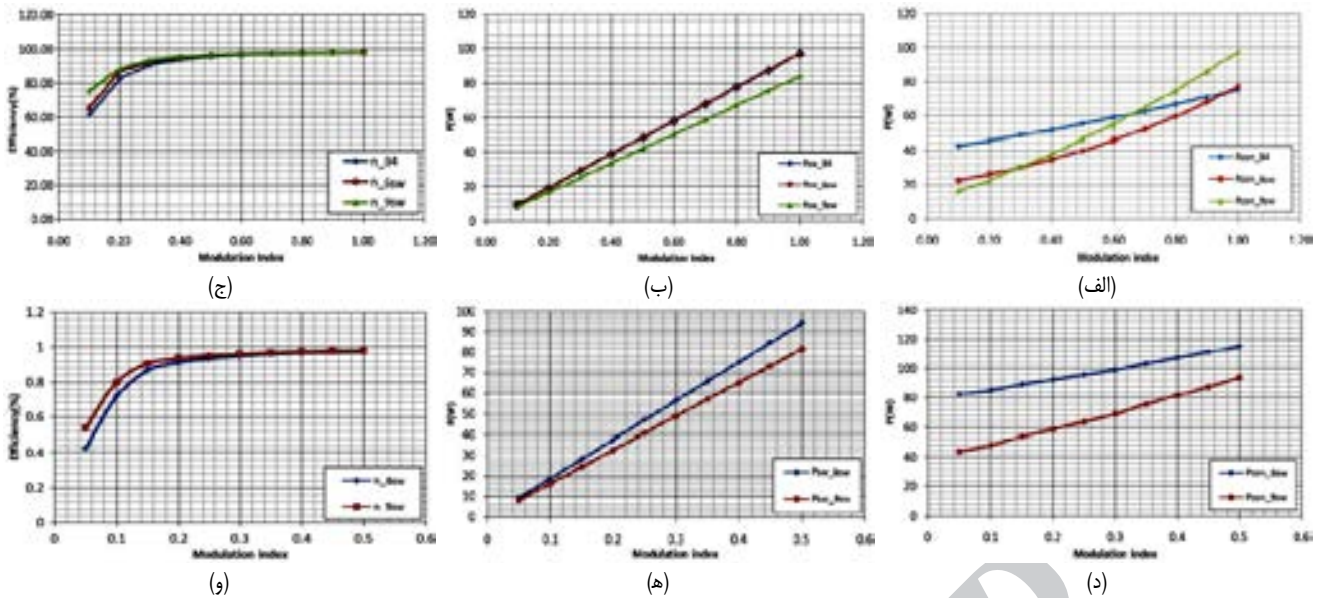
در این بخش، ابتدا برای بررسی تلفات ساختار پیشنهادی و مقایسه مقادیر آن با ساختارهای دیگر اشاره‌شده در مقاله، نتایج شبیه‌سازی ارائه می‌شود. پس از آن، نتایج شبیه‌سازی و نتایج آزمایشگاهی برای تأیید عملکرد سیستم پیشنهادی مورد بررسی قرار می‌گیرد.

۶-۱-۱ بررسی تلفات ساختار پیشنهادی

در این بخش تلفات اینورتر دوپایانه‌ای پیشنهادی مورد بررسی قرار می‌گیرد و نتایج حاصله با تلفات اینورتر نه‌کلیده و اینورتر B4 مقایسه می‌شود. پارامترهای کلیدهای نیمه‌هادی مشابه کلیدهای به کار گرفته شده در [۱۳] می‌باشند (پیوست ب مشاهده شود). تحلیل تلفات برای هر دو حالت کاری فرکانس یکسان و فرکانس مختلف انجام می‌شود. در هر دو حالت کاری، بار خروجی یک بار RL سه‌فاز 25Ω و 25 mH است و فرکانس کلیدزنی برابر 10 kHz است.

۶-۱-۱-۱ تلفات در حالت کاری فرکانس یکسان

جدول ۹ پارامترهای شبیه‌سازی را در این حالت نشان می‌دهد. سطح ولتاژ لینک dc در هر سه نوع اینورتر به گونه‌ای انتخاب شده‌اند که دامنه



شکل ۱۲: حالت کاری EF، (الف) تلفات هدایت، (ب) تلفات کلیدزنی، (ج) بازده، حالت کاری DF، (د) تلفات هدایت، (ه) تلفات کلیدزنی و (و) بازده.



شکل ۱۴: نمونه آزمایشگاهی سیستم پیشنهادی.

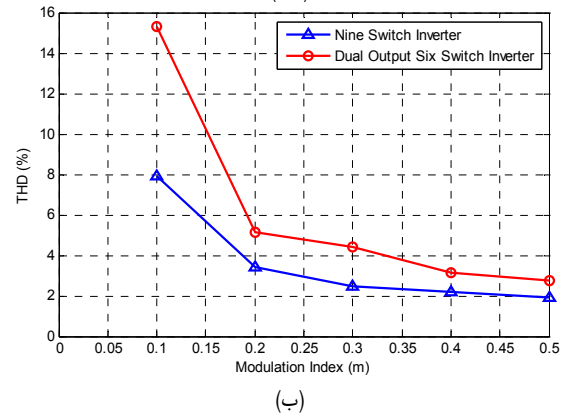
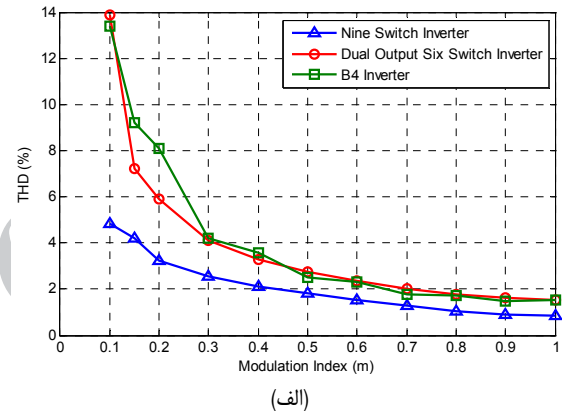
جدول ۱۰: پارامترهای شبیه‌سازی برای محاسبه تلفات، حالت DF.

| مقدار | پارامترها |
|--------|----------------|
| ۵۰ Hz | f_1 |
| ۸۰ Hz | f_r |
| ۲۰۰۰ V | V_{dc} (۶SW) |
| ۱۱۵۴ V | V_{dc} (۹SW) |

اینورتر پیشنهادی در مقایسه با اینورتر نه‌کلیده در حالت کاری VF بیشتر است. در شکل ۱۳- ب از آنجایی که که آفست ± 0.5 به خروجی‌های بالایی و پایینی اینورتر پیشنهادی و اینورتر نه‌کلیده اضافه شده است، حداکثر ضریب مدولاسیون به مقدار 0.5 محدود شده است. همچنین لازم به ذکر است که حالت کاری فرکانس متغیر برای اینورتر B4 تعریف نمی‌شود.

۳-۶ بررسی عملکرد ساختار پیشنهادی

پس از تحلیل تلفات ساختار اینورتر پیشنهادی، در این بخش صحت عملکرد آن از طریق نتایج شبیه‌سازی و نتایج آزمایشگاهی بررسی می‌شود. نمونه آزمایشگاهی ساخته‌شده سیستم پیشنهادی در شکل ۱۴ نشان داده شده و پارامترهای این سیستم در جدول ۸ قابل مشاهده است. طرح کنترلی بر روی یک DSP مدل TMS۳۲۰F۲۸۱۲ پیاده شده است. منابع



شکل ۱۳: THD مبدل‌های کلید کاهش‌یافته در ضرایب مدولاسیون مختلف، (الف) مد کاری EF و (ب) مد کاری VF.

۲-۶ THD خروجی

THD جریان‌های خروجی سه مبدل کلید کاهش‌یافته در شکل‌های ۱۳- الف و ۱۳- ب به ترتیب برای حالت کاری فرکانس ثابت و فرکانس متغیر نشان داده شده است. پارامترهای شبیه‌سازی در این حالت مطابق جدول ۸ می‌باشد. همان‌طور که در شکل مشخص است در حالت کاری فرکانس ثابت، اینورتر پیشنهادی و اینورتر B4 دارای THD برابر می‌باشند در حالی که THD خروجی اینورتر نه‌کلیده کمتر است. این تفاوت به خاطر تغذیه یکی از فازهای بار سه‌فاز از طریق خازن‌های لینک dc در اینورتر پیشنهادی و اینورتر B4 می‌باشد. به همین دلیل THD خروجی

دیگر دارای هارمونیک بیشتری می‌باشد. این موضوع به این دلیل است که i_{Cx} ، $(x=1,2)$ توسط ولتاژ v_{Cx} تولید شده که نسبت به v_{Bx} و v_{Ax} THD بیشتری دارد.

۶-۳-۲ عملکرد حالت کاری فرکانس متفاوت

شکل موج‌های ولتاژ خط و جریان خروجی بالایی و پایینی اینورتر در حالت کاری DF در شکل ۱۶ نشان داده شده است. همان طور که در شکل قابل مشاهده است، خروجی‌ها دارای فرکانس‌ها و دامنه‌های مختلفی می‌باشند که این موضوع توانایی اینورتر پیشنهادی را در تغذیه و کنترل مستقل دو بار سه‌فاز تأیید می‌کند. مشابه حالت کاری EF، اعوجاج جریان فاز سوم به خاطر شکل موج ولتاژ فاز متفاوتش از دو فاز دیگر بیشتر است. در حالت کلی، THD ولتاژهای خروجی و جریان‌های خروجی در مقایسه با حالت CF بیشتر شده است که به علت ضرایب مدولاسیون محدودتر در حالت VF می‌باشد.

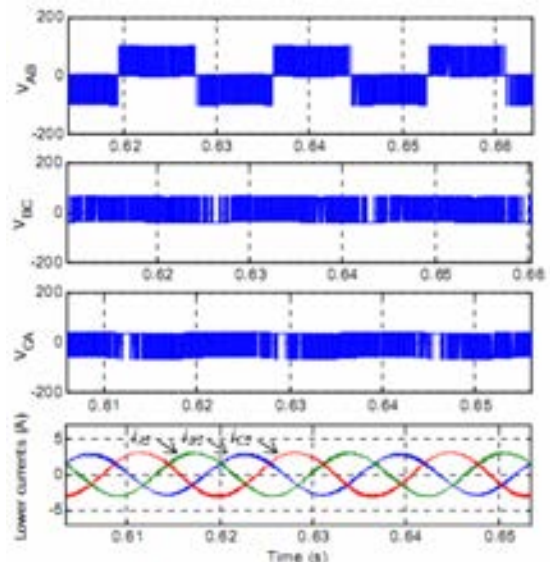
شکل ۱۷ ولتاژ خازن‌های لینک dc را در حالت کاری فرکانس یکسان و فرکانس مختلف نشان می‌دهد. همان طور که از شکل نیز مشخص است، ولتاژها در مقادیر مورد انتظار بدون استفاده از هیچ مکانیزم کنترلی تنظیم شده‌اند.

۶-۳-۳ عملکرد دینامیکی اینورتر پیشنهادی

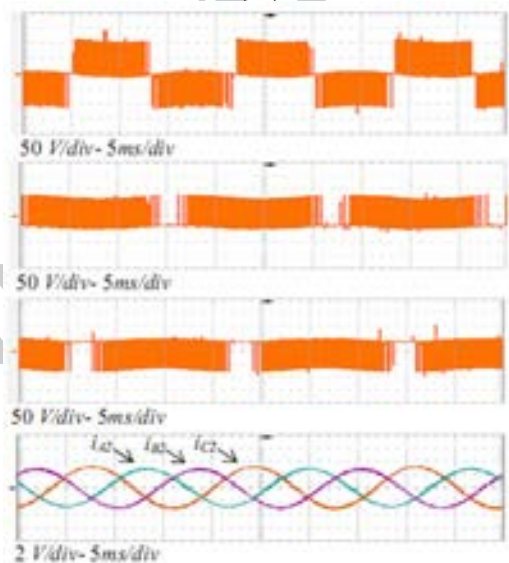
در این حالت، خروجی پایینی اینورتر پیشنهادی در حالت ماندگار کار می‌کند در حالی که خروجی بالایی آن شرایط گذرا از حالت بی‌بار به بار کامل را تجربه می‌کند. شکل ۱۸ شکل موج‌های خروجی بالایی اینورتر پیشنهادی را نشان می‌دهد. همان طور که در شکل مشخص است در طول حالت گذرا، ولتاژهای خازن بالایی و وسطی لینک dc که هر دو مقدار $3V_{dc}/8$ را در حالت بی‌باری داشتند از یکدیگر دور شده و به ترتیب به مقادیر $V_{dc}/4$ و $V_{dc}/2$ در بار کامل می‌رسند. در واقع با توجه به مقدار آفست اضافه‌شده به ولتاژهای مرجع، ولتاژهای خازن‌های لینک dc پس از حالت گذرا به گونه‌ای تغییر کرده‌اند که ولتاژهای خروجی همچنان متعادل و بدون مؤلفه dc است. شایان توجه است که مقدار ولتاژهای خازن‌های لینک dc پس از حالت گذرا در مقادیری قرار گرفته‌اند که ضرایب سطوح ولتاژ لینک dc در شکل ۷ را برآورده می‌کنند. در این حالت شکل موج‌های خروجی پایینی اینورتر مانند شکل‌های ۱۶-ج و ۱۶-د خواهد بود که در اینجا مجدداً آورده نشده است.

۷- نتیجه‌گیری

در این مقاله یک سیستم یک‌سوساز- اینورتری دوپایانه‌ای سه‌فاز پیشنهاد شد که برای کنترل مستقل دو بار سه‌فاز از تعداد کلیدهای نیمه‌هادی کمتری نسبت به ساختارهای قبلی استفاده می‌کند. استفاده از مبدل پیشنهادی در کاربردهای توان پایین و متوسط و در ضرایب مدولاسیون بالا، می‌تواند به کاهش قیمت سیستم، افزایش بازده در نتیجه کاهش تلفات توان، کاهش وزن و اندازه سیستم الکترونیک قدرت و بهبود قابلیت اطمینان آن به خاطر کاهش تعداد مدارهای درایو کلیدها منجر شود. ساختار جدید معرفی و سپس طرح‌های مدولاسیون برای دو حالت کاری تعریف شده آن توسعه داده شد. تحلیل‌های انجام‌شده روی ظرفیت خازن‌ها، منجر به مقادیر بهینه خازن‌های لینک dc شد که نه تنها باعث حذف ریپل ولتاژ لینک dc می‌گردد، بلکه THD جریان شبکه را کاهش داده و باعث متعادل‌شدن آن نیز می‌شود. همچنین تحلیل تلفات اینورتر پیشنهادی و مقایسه آن با ساختارهای دیگر نشان داد که بازده آن قابل قیاس با بازده ساختارهای قبلی می‌باشد. در انتها عملکرد مؤثر مبدل



(الف)



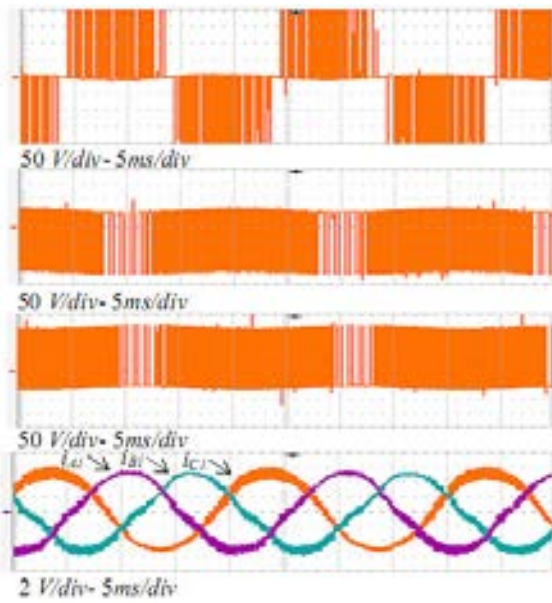
(ب)

شکل ۱۵: شکل موج‌های خروجی پایینی سیستم پیشنهادی در حالت CF، (الف) نتایج شبیه‌سازی و (ب) نتایج آزمایشگاهی.

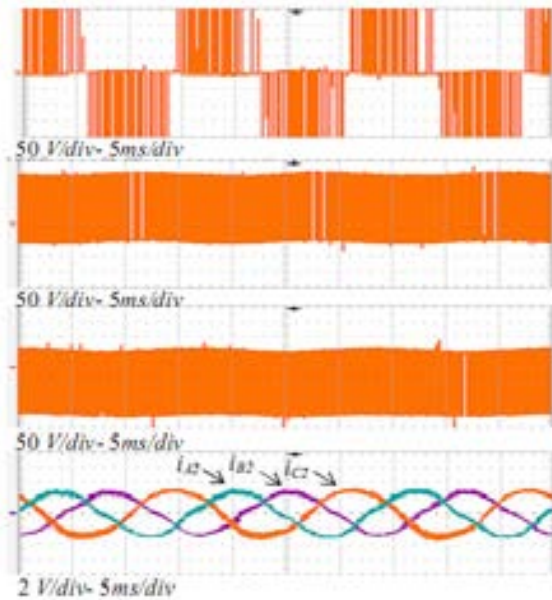
dc اینورتر پیشنهادی در شکل ۱ یک مجموعه سری از باتری‌های ۱۲V، ۱۸ AH سرب-اسید است. شایان توجه است که دو بار سلفی مقاومتی سه‌فاز به خروجی‌های اینورتر به صورت مستقیم و بدون هیچ گونه فیلتر خروجی متصل شده‌اند.

۶-۳-۱ عملکرد حالت کاری فرکانس یکسان

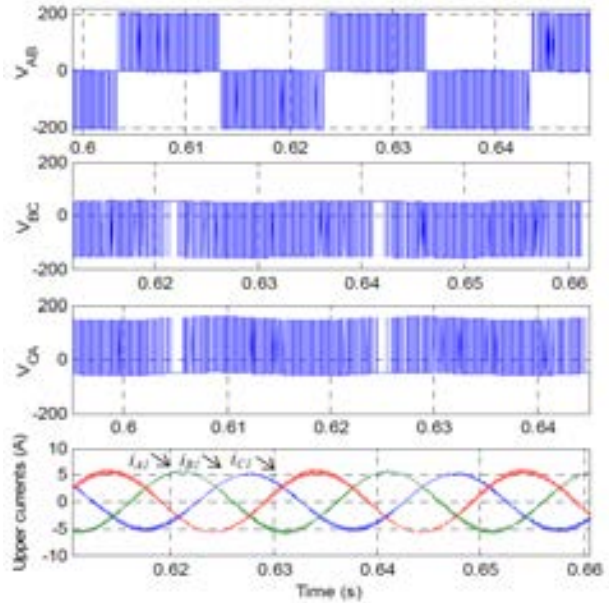
شکل ۱۵ ولتاژهای خط و جریان‌های خروجی پایینی را در حالت کاری فرکانس یکسان و با استفاده از استراتژی دوم نشان می‌دهد. از آنجا که در این حالت کاری فرکانس‌های هر دو خروجی اینورتر با هم برابر هستند، خروجی بالایی دارای شکلی یکسان با خروجی پایینی می‌باشد و لذا در اینجا نشان داده نشده است. مشابه ساختار اینورتر B۴، ولتاژهای خط سه‌فاز خروجی اینورتر پیشنهادی متفاوت هستند. با فرض این که فاز C به منابع dc متصل شده باشد، v_{AB} دارای یک شکل موج سه‌سطحی $(V_{dc}, 0, -V_{dc})$ می‌باشد، در حالی که v_{BC} و v_{CA} دارای شکل موج‌های دوسطحی می‌باشند. از نظر اعوجاج هارمونیک کلی (THD)، THD ولتاژهای خط در اینورتر پیشنهادی مشابه اینورتر B۴ می‌باشد. در شکل ۱۵ همچنین مشخص است که i_{Cp} در مقایسه با جریان دو فاز



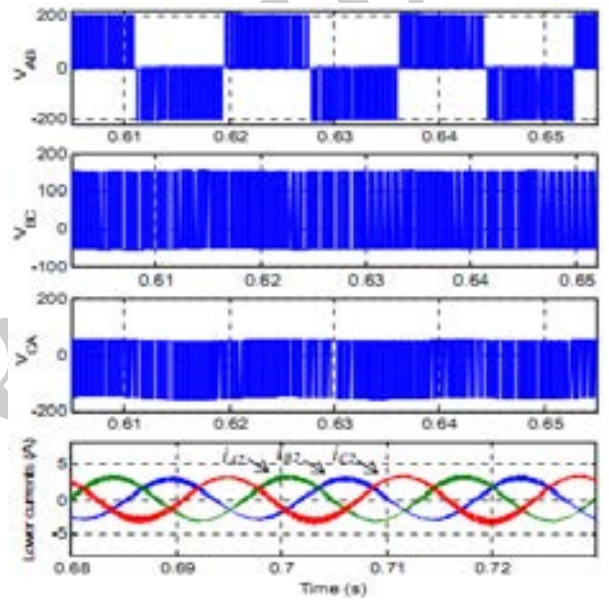
(ب)



(د)



(الف)



(ج)

شکل ۱۶: شکل موج‌های حالت کاری فرکانس مختلف سیستم پیشنهادی، (الف) نتایج شبیه‌سازی خروجی بالایی، (ب) نتایج آزمایشگاهی خروجی بالایی، (ج) نتایج شبیه‌سازی خروجی پایینی و (د) نتایج آزمایشگاهی خروجی پایینی.

$$d_{v1} = 0.5(1 + V_{refA1}) \quad (۲-پ)$$

$$d_{v2} = 0.5(1 + V_{refA2}) \quad (۳-پ)$$

$$d_{v3} = 0.5(1 + V_{refB1}) \quad (۴-پ)$$

$$d_{v4} = 0.5(1 + V_{refB2}) \quad (۵-پ)$$

با فرض این که بارهای بالایی و پایینی سلفی مقاومتی باشند، جریان‌های خروجی به صورت زیر خواهد بود

$$i_{Ax} = I_{mx} \sin(\omega_x t + \frac{\pi}{6} - \phi_x) \quad (۶-پ)$$

$$i_{Bx} = I_{mx} \sin(\omega_x t - \frac{\pi}{2} - \phi_x) \quad (۷-پ)$$

$$i_{Cx} = I_{mx} \sin(\omega_x t + \frac{5\pi}{6} - \phi_x) \quad (۸-پ)$$

پیشنهادی و توانایی آن در تغذیه مستقل دو بار سه‌فاز از طریق نتایج شبیه‌سازی نشان داده شد و توسط پیاده‌سازی آزمایشگاهی مورد تأیید قرار گرفت.

پیوست

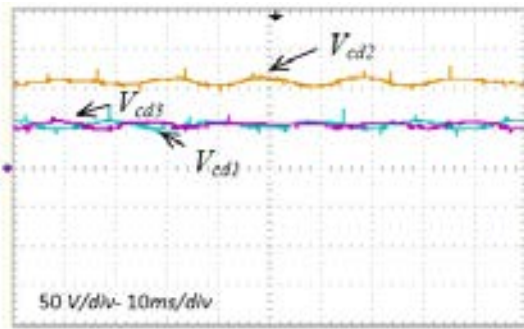
پیوست الف- محاسبه جریان‌های سه‌خازن لینک dc

در سمت اینورتر، جریان i_o به صورت زیر قابل محاسبه است

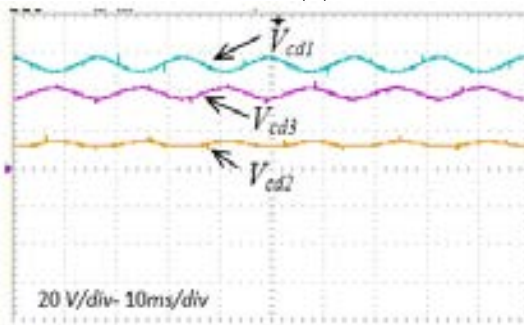
$$i_o = d_{i1v} i_{A1} + d_{i1v} i_{A2} + d_{i2v} i_{B1} + d_{i2v} i_{B2} \quad (۱-پ)$$

در این رابطه $d_{imn} (m, n = 1, 2, \dots, 6) (m \neq n)$ دوره کاری است که در آن هر دو کلید S_{in} و S_{im} روشن هستند و $d_{imn} (m = 1, 2, \dots, 6)$ دوره کاری مربوط به کلید S_{im} می‌باشد.

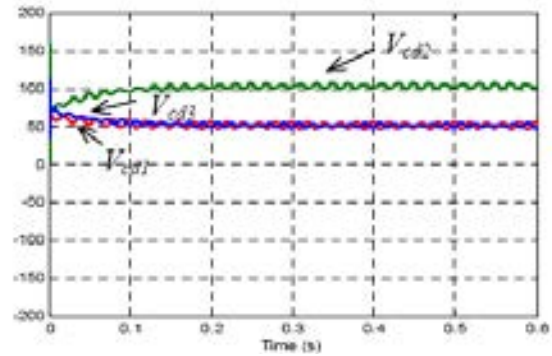
با استفاده از تشابه مثلث‌ها در شکل ۴، دوره‌های کاری در (پ-۱) را می‌توان به صورت زیر بیان کرد



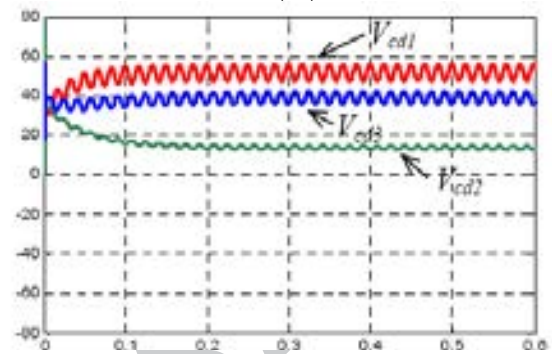
VF حالت (ب)



EF حالت (د)

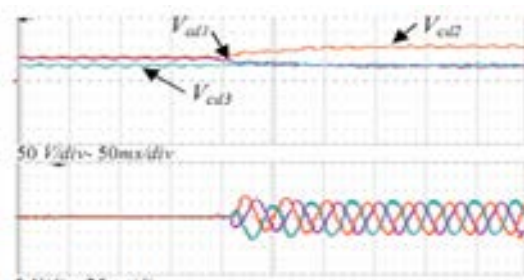


VF حالت (الف)

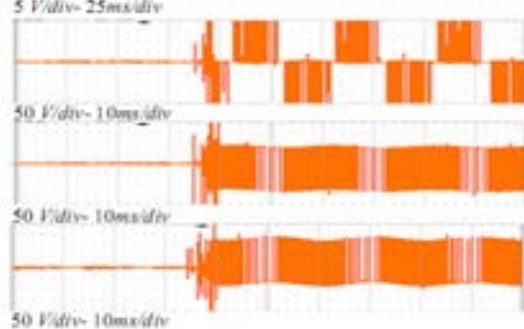


EF حالت (ج)

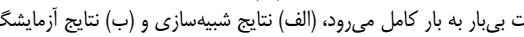
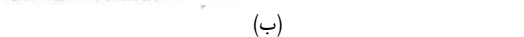
شکل ۱۷: ولتاژ خازن‌های لینک dc، (الف) و (ج) نتایج شبیه‌سازی و (ب) و (د) نتایج آزمایشگاهی.



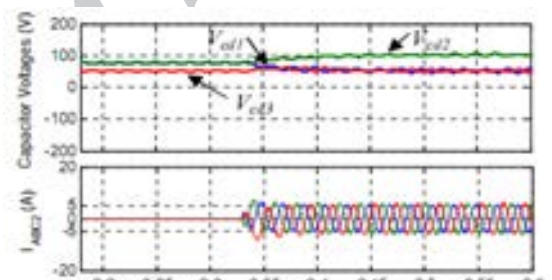
(ب)



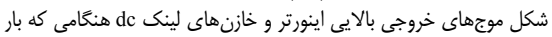
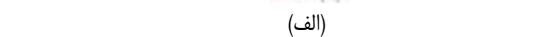
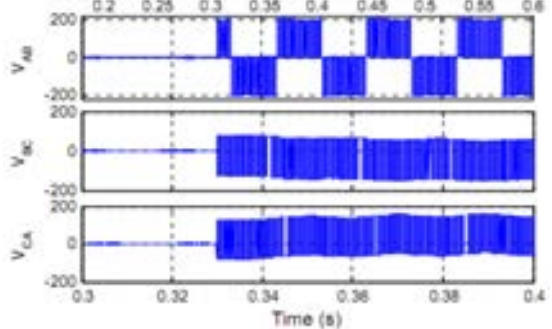
(ب)



(ب)



(الف)

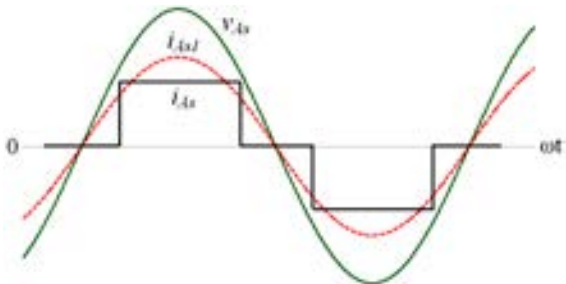


شکل ۱۸: شکل موج‌های خروجی بالایی اینورتر و خازن‌های لینک dc هنگامی که بار بالایی از حالت بی‌بار به بار کامل می‌رود، (الف) نتایج شبیه‌سازی و (ب) نتایج آزمایشگاهی.

با در نظر گرفتن (پ-۱) و با جایگذاری d_{imm} و جریان‌های خروجی با مقادیر معادلشان از (پ-۲) تا (پ-۸)، جریان i_o مطابق (پ-۹) به دست آورده می‌شود

$$i_o = -\frac{1}{\sqrt{3}}(1 + offset_v)I_{m_v} \sin(\omega t + \frac{\delta\pi}{6} - \phi_v) - \frac{1}{\sqrt{3}}(1 + offset_v)I_{m_v} \sin(\omega t + \frac{\delta\pi}{6} - \phi_v) + \frac{\sqrt{3}}{4}m_v I_{m_v} \cos \phi_v + \frac{\sqrt{3}}{4}m_v I_{m_v} \cos \phi_v \quad (پ-۹)$$

با فرض صرف نظر کردن از L_s و ثابت فرض کردن جریان i_i



شکل پ-۱: شکل موج جریان و ولتاژ فاز A شبکه قدرت.

که I_{mx} ($x=1,2$) و ω_x به ترتیب دامنه جریان‌های خروجی و فرکانس‌های زاویه‌ای آنها می‌باشند.

$$\frac{\sqrt{3}}{2\pi} I_{smv} - \frac{\sqrt{3}}{4} m_v I_{mv} \cos \phi_v - \frac{\sqrt{3}}{4} m_v I_{mv} \cos \phi_v = \dots \quad (پ-۱۷)$$

$$\Rightarrow \frac{\sqrt{3}}{2\pi} I_{smv} = \frac{\sqrt{3}}{4} m_v I_{mv} \cos \phi_v + \frac{\sqrt{3}}{4} m_v I_{mv} \cos \phi_v$$

پیوست ب- محاسبه تلفات

در [۱۸] تلفات هدایت و کلیدزنی یک اینورتر شش‌سوئیچه معمولی با جریان خروجی سینوسی و با کلیدهای IGBT به صورت زیر ارائه شده است

$$P_{CO-B\phi} = \frac{6}{\pi} V_{CE} i_M + \frac{3}{2} R_{CE} i_M^2 \quad (پ-۱۸)$$

$$P_{SW-B\phi} = \frac{f_s}{\pi} (E_{ON} + E_{OFF} + E_{rr}) i_M \frac{V_{dc}}{V_{ref} i_{ref}} \quad (پ-۱۹)$$

که در این رابطه f_s فرکانس کلیدزنی، i_M پیک جریان خروجی اینورتر و E_{ON} و E_{OFF} به ترتیب انرژی روشن و خاموش کردن IGBT است. E_{rr} انرژی خاموش شدن در دیود ماژول قدرت است که ناشی از جریان بازیاخت معکوس می‌باشد و V_{dc} ولتاژ لینک dc است. انرژی کلیدزنی که توسط برگه اطلاعات داده می‌شود در یک ولتاژ مینا V_{ref} و جریان مینا i_{ref} می‌باشد که ولتاژ مینا برابر است با ولتاژ حالت انسداد IGBT که قبل از کموتاسیون مورد نظر اتفاق می‌افتد و جریان مینا، جریان حالت روشن بعد از این کموتاسیون است. تلفات هدایت اینورتر شش کلیده پیشنهادی را می‌توان با توجه به روابط بالا به صورت زیر تخمین زد

$$P_{CO-\phi SW} = \frac{6}{\pi} V_{CE} (i_{VM} + i_{rM}) + \frac{3}{2} R_{CE} (i_{VM}^2 + i_{rM}^2) \quad (پ-۲۰)$$

که در این رابطه i_{VM} و i_{rM} به ترتیب ماکزیمم جریان خروجی بالایی و پایینی اینورتر شش کلیده پیشنهادی می‌باشد. در یک سیکل کلیدزنی، کلیدهای بالایی هر بازو یک بار با جریانی برابر با جریان خروجی بالایی خاموش و روشن می‌شوند. کلیدهای پایینی هر بازو نیز یک بار با جریانی برابر با جریان خروجی پایینی خاموش و روشن می‌شوند. ولی کلیدهای میانی هر بازو دو بار (یک بار با جریانی برابر با جریان خروجی بالایی و یک بار با جریانی برابر با جریان خروجی پایینی) خاموش و روشن می‌شوند. بنابراین حداقل تلفات کلیدزنی اینورتر پیشنهادی برابر است با

$$P_{SW-\phi SW-\min} = \frac{f_s}{\pi} (E_{ON} + E_{OFF} + E_{rr}) (\varphi i_{VM} + \varphi i_{rM}) \frac{V_{dc}}{V_{ref} i_{ref}} \quad (پ-۲۱)$$

در طول کلیدزنی در مبدل شش کلیده ممکن است بعضی کلیدزنی‌های ناخواسته ایجاد شود. مثلاً زمانی که یک بازو از وضعیت {۰} به وضعیت {۱} می‌رود (جدول ۱ مشاهده شود) ممکن است با این که تنها کلیدزنی‌ها مربوط به کلید وسطی و بالایی بوده ولی به یک‌باره جهت جریان در کلید پایینی تغییر کند و در نتیجه IGBT مربوطه خاموش و دیود روشن شود و یا برعکس. بدترین حالت زمانی رخ می‌دهد که خروجی‌ها هم‌فرکانس و با اختلاف فاز ۱۸۰ درجه باشند. در این حالت تلفات برابر است با

$$P_{SW-\phi SW-\max} = \frac{f_s}{\pi} (E_{ON} + E_{OFF} + E_{rr}) \times (\varphi i_{VM} + \varphi i_{rM} + 2 \max(i_{VM}, i_{rM})) \frac{V_{dc}}{V_{ref} i_{ref}} \quad (پ-۲۲)$$

شکل پ-۱ شکل موج جریان و ولتاژ فاز A شبکه قدرت و همچنین مؤلفه اصلی جریان فاز A (i_{Asv}) را نشان می‌دهد. همان طور که در شکل مشخص است مؤلفه اصلی جریان در یک‌سوساز تمام موج دیودی با ولتاژ شبکه هم‌فاز است. از آنجایی که شارژ و دشارژ ولتاژ خازن‌های لینک dc یک‌سوساز دیودی ناشی از توان اکتیو جذب شده از شبکه می‌باشد و همچنین با در نظر گرفتن این نکته که تنها مؤلفه‌های هم‌فرکانس ولتاژ و جریان شبکه در ایجاد توان اکتیو نقش دارند و هارمونیک‌های دیگر جریان نمی‌توانند باعث تولید توان اکتیو شوند، لذا در ادامه برای محاسبه جریان خازن‌ها تنها مؤلفه اصلی جریان شبکه تا (پ-۱۲) بیان کرد و لذا جریان i_i با استفاده از (پ-۱۳) محاسبه می‌شود

$$i_{Asv} = I_{smv} \sin \omega_r t \quad (پ-۱۰)$$

$$i_{Bsv} = I_{smv} \sin(\omega_r t - \frac{2\pi}{3}) \quad (پ-۱۱)$$

$$i_{Csv} = I_{smv} \sin(\omega_r t + \frac{2\pi}{3}) \quad (پ-۱۲)$$

$$i_i = \frac{1}{2\pi} \left[\int_{\frac{\pi}{6}}^{\frac{\pi}{2} + \frac{\pi}{3}} i_{Asv} d\omega_r t + \int_{\frac{\pi}{6}}^{\frac{\pi}{2} + \frac{\pi}{3}} i_{Bsv} d\omega_r t + \int_{\frac{\pi}{6}}^{\frac{\pi}{2} + \frac{\pi}{3}} i_{Csv} d\omega_r t \right] = \frac{\sqrt{3}}{2\pi} I_{smv} \quad (پ-۱۳)$$

که در این روابط I_{smv} و ω_r به ترتیب دامنه مؤلفه اصلی جریان شبکه و فرکانس زاویه‌ای آن می‌باشند. در نهایت، جریان سه خازن لینک dc با استفاده از (پ-۱۴) تا (پ-۱۶) قابل محاسبه خواهند بود

$$i_{CdV} = i_i - i_o = \frac{1}{2} (1 + offset_v) I_{smv} \sin(\omega_r t + \frac{\Delta\pi}{6} - \phi_v) + \frac{1}{2} (1 + offset_r) I_{smr} \sin(\omega_r t + \frac{\Delta\pi}{6} - \phi_r) + \frac{\sqrt{3}}{2\pi} I_{smv} - \frac{\sqrt{3}}{4} m_v I_{mv} \cos \phi_v - \frac{\sqrt{3}}{4} m_r I_{mr} \cos \phi_r \quad (پ-۱۴)$$

$$i_{CdV} = i_{CdV} - i_{Cv} = \frac{1}{2} (offset_v - 1) I_{smv} \sin(\omega_r t + \frac{\Delta\pi}{6} - \phi_v) + \frac{1}{2} (1 + offset_r) I_{smr} \sin(\omega_r t + \frac{\Delta\pi}{6} - \phi_r) + \frac{\sqrt{3}}{2\pi} I_{smv} - \frac{\sqrt{3}}{4} m_v I_{mv} \cos \phi_v - \frac{\sqrt{3}}{4} m_r I_{mr} \cos \phi_r \quad (پ-۱۵)$$

$$i_{CdV} = i_{CdV} - i_{Cr} = \frac{1}{2} (offset_v - 1) I_{smv} \sin(\omega_r t + \frac{\Delta\pi}{6} - \phi_v) + \frac{1}{2} (offset_r - 1) I_{smr} \sin(\omega_r t + \frac{\Delta\pi}{6} - \phi_r) + \frac{\sqrt{3}}{2\pi} I_{smv} - \frac{\sqrt{3}}{4} m_v I_{mv} \cos \phi_v - \frac{\sqrt{3}}{4} m_r I_{mr} \cos \phi_r \quad (پ-۱۶)$$

همان طور که در (پ-۱۴) تا (پ-۱۶) مشخص است، جریان خازن‌های لینک dc شامل یک مؤلفه ac و یک مؤلفه dc می‌باشند که در حالت تعادل توان بین سمت ورودی و خروجی، مؤلفه dc باید برابر صفر باشد

مراجع

- [15] S. M. Dehghan, M. Mohamadian, and A. Yazdian, "Hybrid electric vehicle based on bidirectional z-source nine-switch inverter," *IEEE Trans. on Vehicular Technology*, vol. 59, no. 6, pp. 2641-2653, Jul. 2010.
- [16] M. Heydari, A. Yazdian, M. Mohamadian, and H. Zahedi, "A novel variable-speed wind energy system using permanent-magnet synchronous generator and nine-switch AC/AC converter," in *1st Power Electronic & Drive System Technologies Conf., PEDSTC'10*, pp. 5-9, Tehran, Iran, Feb. 2010.
- [17] N. P. Soe, D. M. Vilathgamuwa, and K. S. Low, "Doubly fed induction generator for wind energy generation using nine-switch power converter," in *Proc. 37th Annual Conf. on IEEE Industrial Electronics Society, IECON'11*, pp. 3608-3613, Nov. 2011.
- [18] M. H. Bierhoff and F. W. Fuchs, "Semiconductor losses in voltage source and current source IGBT converters based on analytical derivation," in *Proc. Power Electronics Specialists Conf.*, vol. 4, pp. 2836-2842, 2004.
- [1] J. F. Eastham, A. R. Daniels, and R. T. Lipczynski, "A novel power inverter configuration," in *Proc. IEEE Industry Applications Society Annual Meeting*, pp. 748-751, 1980.
- [2] H. W. Van Der Broeck and J. D. Van Wyk, "A comparative investigation of a three-phase induction machine drive with a component minimized voltage-fed inverter under different control options," *IEEE Trans. on Industry Applications*, vol. 20, no. 2, pp. 309-320, Mar. 1984.
- [3] H. W. Van Der Broeck and H. C. Skudelny, "Analytical analysis of the harmonic effects of a PWM AC drive," *IEEE Trans. on Power Electronics*, vol. 3, no. 2, pp. 216-223, Apr. 1988.
- [4] P. N. Enjeti and A. Rahman, "A new single phase to three phase converter with active input current shaping for low cost ac motor drives," *IEEE Trans. on Industry Applications*, vol. 29, no. 4, pp. 806-813, Jul./Aug. 1993.
- [5] P. N. Enjeti, A. Rahman, and R. Jakkli, "Economic single-phase to three phase converter topologies for fixed and variable frequency output," *IEEE Trans. on Power Electronics*, vol. 8, no. 3, pp. 329-335, Jul. 1993.
- [6] B. Francois and A. Bouscayrol, "Control of two induction motors fed by a five-phase voltage-source inverter," in *Proc. ELECTRIMACS'99*, vol. 3, pp. 313-318, Lisbon, Portugal, 1999.
- [7] T. Kominami and Y. Fujimoto, "A novel nine-switch inverter for independent control of two three-phase loads," in *IEEE Industry Applications Society Annual Conf.*, pp. 2346-2350, Sep. 2007.
- [8] M. Hizume, S. Yokomizo, and K. Matsuse, "Independent vector control of parallel-connected two induction motors by a five-leg inverter," in *Proc. 10th European Conf. on Power Electronics and Applications*, paper 778, 2003.
- [9] C. Liu, B. Wu, N. Zargari, D. Xu, and J. Wang, "A novel three-phase three leg AC/AC converter using nine IGBTs," *IEEE Trans. on Power Electronics*, vol. 24, no. 5, pp. 1151-1160, May 2009.
- [10] L. Congwei, W. Bin, N. Zargari, and D. Xu, "A novel nine-switch PWM rectifier-inverter topology for three-phase UPS applications," *EPE J.*, vol. 19, no. 2, pp. 1-9, Sep. 2007.
- [11] S. M. Dehghan, M. Mohamadian, A. Yazdian, and F. Ashrafzadeh, "Space vector modulation for nine-switch converters," *IEEE Trans. on Power Electronics*, vol. 25, no. 6, pp. 1488-1496, Jun. 2010.
- [12] K. Aganah, S. Karugaba, and O. Ojo, "Space vector and carrier-based PWM modulation schemes for maximum utilization of voltage sources of a nine-switch converter," in *Proc. Energy Conversion Congress and Exposition, ECCE'12*, pp. 2521-2528, Sep. 2012.
- [13] L. Zhang, D. Li, P. Chiang, Y. Tang, and H. Gao, "Optimal pulsewidth modulation of nine-switch converter," *IEEE Trans. on Power Electronics*, vol. 25, no. 9, pp. 2331-2343, Sep. 2010.
- [14] S. M. Dehghan, M. Mohamadian, and A. Yazdian, "Current-type nine-switch inverters," *J. of Power Electronics*, vol. 10, no. 2, pp. 146-154, Mar. 2010.

مجتبی حیدری تحصیلات خود را در مقطع کارشناسی مهندسی برق- قدرت و کارشناسی ارشد مهندسی برق- الکترونیک قدرت در سال‌های ۱۳۸۵ و ۱۳۸۷ به ترتیب در دانشگاه کاشان و دانشگاه علم و صنعت ایران به پایان رسانده است. ایشان در سال ۱۳۸۷ تحصیلات خود را در مقطع دکتری مهندسی برق- قدرت در دانشگاه تربیت مدرس ادامه داد و از ابتدای سال ۱۳۹۱ برای گذراندن دوره تحقیقاتی به دانشگاه کالیفرنیا ارواین در آمریکا وارد گردید و به عضویت تیم تحقیقاتی الکترونیک قدرت و انرژی‌های تجدیدپذیر در این دانشگاه در آمد. زمینه‌های تحقیقاتی مورد علاقه ایشان عبارتند از: مبدل‌های الکترونیک قدرت سویچ کاهش یافته، کاربرد الکترونیک قدرت در انرژی‌های تجدیدپذیر، الگوریتم‌های دستیابی به حداکثر توان در سیستم‌های انرژی باد، مونتورینگ شبکه‌های برق هوشمند و تاثیر انرژی‌های تجدیدپذیر در آن‌ها.

علی یزدیان ورجانی تحصیلات خود را در مقطع کارشناسی مهندسی برق از دانشگاه صنعتی شریف در سال ۱۳۶۸ به اتمام رساند. ایشان مدرک کارشناسی ارشد و دکترای خود را در رشته مهندسی برق از دانشگاه ولنگونگ استرالیا به ترتیب در سال‌های ۱۳۷۳ و ۱۳۷۷ دریافت کرد. وی هم‌اکنون استادیار دانشکده مهندسی برق و کامپیوتر دانشگاه تربیت مدرس است. زمینه‌های تحقیقاتی مورد علاقه ایشان عبارتند از: طراحی و کنترل ادوات FACTS، کیفیت توان، حفاظت شبکه‌های قدرت و امنیت اطلاعات.

مصطفی محمدیان تحصیلات خود را در مقاطع کارشناسی از دانشگاه صنعتی امیرکبیر در سال ۱۳۶۸ و کارشناسی ارشد خود را از دانشکده فنی دانشگاه تهران در سال ۱۳۷۱ و مدرک دکتری خود را در سال ۱۳۷۷ از دانشگاه کلگری کانادا همگی در رشته برق- قدرت به پایان رسانده است و هم‌اکنون دانشیار دانشکده مهندسی برق و کامپیوتر دانشگاه تربیت مدرس است. زمینه‌های تحقیقاتی مورد علاقه وی عبارتند از: منابع تغذیه بدون وقفه، کنترل ماشین‌های الکتریکی، کاربرد DSP در الکترونیک قدرت و کاربرد الکترونیک قدرت در ادوات پراکنده.