

# بهینه‌سازی پاسخ دینامیکی و THD جریان ورودی یکسوکننده PFC مبتنی بر مدل Boost با استفاده از روش‌های SPEA و NSGA-II

حمیده ابوالحسینی و سیدمحمدرضا رفیعی

کرد: Ghosh و همکاران یک جبران‌کننده ولتاژ سریع برای بهبود پاسخ دینامیکی یکسوکننده ارائه داده‌اند و در این روش ریپل ولتاژ خروجی جبران‌کننده با یک فیلتر جدید فیلتر شده است [۲]. Spiazzi و همکاران در کار خود با استفاده از جبران ریپل ولتاژ خروجی فرکانس پایین، یک پهنای باند بالا را از حلقه کنترل ولتاژ خروجی ایجاد کرده‌اند. این روش به سنسورهای اضافی نیاز ندارد و تنها با یک ضرب‌کننده و مدار آنالوگ ساده و همه نوع ولتاژ ورودی به خوبی کار می‌کند [۳]. Prodic و همکارانش در مقاله‌های خود روش کنترل دیجیتال برای یکسوکننده‌های هارمونیک پایین ارائه کرده‌اند و نشان داده‌اند که پاسخ‌های دینامیکی حلقه ولتاژ خروجی می‌تواند به طور قابل توجهی با استفاده از فیلترهای دیجیتال notch و فیلترهای دیجیتال خودتنظیم comb بهبود پیدا کنند [۴] و [۵]. همچنین آنها در مقاله دیگری از روشی مبتنی بر استفاده از یک منطقه غیر حساس مانند "dead - zone" در تبدیل آنالوگ به دیجیتال برای حذف ریپل ولتاژ خازن خروجی در حلقه فیدبک استفاده کرده‌اند [۶]. Eissa از فیلترهای مختلف در قسمت فیدبک ولتاژ برای حذف ریپل استفاده کرده [۷] و در کاری که توسط Figueres و همکارانش انجام شده یک روش کنترل مقاوم جدید برای PFC ارائه گردیده است. روش کنترلی ارائه‌شده به طور قابل توجهی پاسخ دینامیکی مدل را بدون نیاز به فرکانس قطع بالا در حلقه ولتاژ بهبود می‌بخشد و در نتیجه اعوجاج جریان ورودی به آسانی کاهش می‌یابد [۸]. همچنین آنها در کار دیگری تکنیک کنترل تزریق جریان بار برای PFC مبتنی بر مدل بوست با کنترل جریان متوسط را ارائه داده‌اند. با اضافه کردن حلقه جریان بار به حلقه جریان سلف پاسخ ولتاژ خروجی برای بارگذاری‌های مختلف تسریع می‌شود. تکنیک‌های مبتنی بر تزریق جریان بار پیش‌خور بار نامیده می‌شود [۹] که این روش‌ها دارای معایبی مانند افزایش پیچیدگی مدار کنترلی، نیاز به سنسورهای اضافی، حساسیت به تغییر پارامترها در طول زمان و ... می‌باشند. احمدرضا امیراحمدی و همکارانش در مقاله‌ای برای دستیابی به زمان پاسخ دینامیکی و THD<sup>۲</sup> جریان ورودی مطلوب از روش بهینه‌سازی چندهدفه SPEA<sup>۳</sup> برای طراحی ضرایب جبران‌کننده PI به کار گرفته شده در روش کنترلی جریان غیر مستقیم برای کنترل یکسوکننده PFC استفاده کرده‌اند [۱۰]. همچنین در مقاله دیگری از روش NSGA-II<sup>۴</sup> که از روش‌های بهینه‌سازی چندهدفه می‌باشد برای طراحی ضرایب کنترل‌کننده PI مرتبه صحیح به کار رفته در روش کنترلی جریان غیر مستقیم یکسوکننده PFC استفاده کرده‌اند [۱۱]. مزیت روش‌های بهینه‌سازی چندهدفه در این است که نیاز ندارند توابع هدف را با یکدیگر ترکیب کنند و بعد به بهینه‌سازی بپردازند. این روش‌های بهینه‌سازی سطح بهینه پارتو را در اختیار طراح قرار می‌دهند که با استفاده از آن و با

چکیده: در مدل‌های تصحیح ضریب توان تک‌مرحله‌ای تک‌فاز، زمان رسیدن به پاسخ دینامیکی با THD جریان ورودی متضاد می‌باشند. هدف اصلی این مقاله بهبود پاسخ دینامیکی این مدل‌ها در کنار کاهش THD جریان ورودی است و برای رسیدن به این هدف از روش‌های بهینه‌سازی چندهدفه SPEA و NSGA-II که مبتنی بر الگوریتم‌های تکاملی هستند برای طراحی ضرایب جبران‌کننده PI به کار رفته در روش کنترلی جریان غیر مستقیم یکسوکننده PFC استفاده شده است. ابتدا جبران‌کننده PI مرتبه صحیح و سپس جبران‌کننده PI مرتبه کسری طراحی شد و نتایج به دست آمده نشان‌دهنده برتری جبران‌کننده PI مرتبه کسری بود. برای بررسی مسئله بهینه‌سازی، پاسخ دینامیکی به تغییرات در بار و ولتاژ مرجع در نظر گرفته شد و همچنین از مقایسه بین دو الگوریتم به کار رفته برای بهینه‌سازی مشخص شد که با تغییر توابع هدف، هر کدام از الگوریتم‌ها ممکن است عملکرد خوبی داشته باشد و هیچ کدام بر دیگری برتری مطلق ندارد.

کلید واژه: بهینه‌سازی چندهدفه، پاسخ دینامیکی، مرتبه کسری، مرتبه صحیح.

## ۱- مقدمه

مدل‌های الکترونیک برای تبدیل ولتاژ ورودی به ولتاژ DC دقیقاً تنظیم‌شده برای بار به کار می‌روند. از آنجا که تعداد وسایل الکتریکی که توسط مدل‌های قدرت تغذیه می‌شوند زیاد شده، جریان غیر سینوسی که از شبکه توزیع کشیده می‌شود افزایش پیدا کرده است. در نتیجه با توجه به افزایش میزان هارمونیک جریان کشیده‌شده، توان در دسترس شبکه کمتر می‌شود و بنابراین اثرات مضر هارمونیک‌های جریان خط نیاز به مدل‌های تصحیح ضریب توان<sup>۱</sup> را افزایش داده است [۱]. یکسوکننده‌های PFC فعال، برای دستیابی به ضریب توان نزدیک به یک و جریان ورودی با هارمونیک پایین بسیار مناسب می‌باشند. در یکی از ساده‌ترین ساختارها از یکسوکننده PFC، یک MOSFET یا IGBT و یک دیود بین پل یکسوکننده و خازن خروجی اضافه می‌شود. چون ولتاژ DC خروجی این مدل بیش از ماکسیمم ولتاژ پل یکسوکننده می‌باشد، به این نوع مدل‌ها بوست یا تقویت‌شده می‌گویند. در یکسوکننده‌های PFC فعال فرکانس بالا کیفیت جریان ورودی با پاسخ‌های دینامیکی ولتاژ خروجی، متضاد است و با بهبود یکی از اینها، دیگری خراب‌تر می‌شود. در این مقاله هدف اصلی بهبود پاسخ دینامیکی یکسوکننده‌های PFC در کنار کاهش اعوجاج جریان ورودی است. تا کنون روش‌های مختلفی برای دستیابی به این اهداف مطرح شده که از جمله این روش‌ها می‌توان به موارد زیر اشاره

این مقاله در تاریخ ۱۱ تیر ماه ۱۳۹۲ دریافت و در تاریخ ۳ تیر ماه ۱۳۹۳ بازنگری شد.

حمیده ابوالحسینی، دانشکده مهندسی برق، رایانه و فناوری اطلاعات، دانشگاه آزاد اسلامی واحد گرمسار، (email: h\_abolhasani@yahoo.com).

سیدمحمدرضا رفیعی، دانشکده مهندسی برق، رایانه و فناوری اطلاعات، دانشگاه آزاد اسلامی واحد گرمسار، (email: rafiei@ieee.org).

1. Power Factor Correction

2. Total Harmonic Distortion

3. Strength Pareto Evolutionary Algorithm

4. Nondominated Sorting Genetic Algorithm - II

## ۲-۲ الگوریتم SPEA

الگوریتم تکاملی SPEA اولین الگوریتم ارائه شده در نسل دوم از الگوریتم‌های تکاملی و مبتنی بر الگوریتم ژنتیک می‌باشد که در مراجع مختلفی به آن پرداخته شده است [۱۳] و [۱۴].

مراحل اجرای روش SPEA در زیر بیان شده است:

- (۱) ایجاد جمعیت اولیه  $P$  به صورت تصادفی به تعداد  $N$  عضو در محدوده مجاز و مجموعه تهی  $P'$  برای اعضای نامغلوب.
- (۲) کپی اعضای نامغلوب  $P$  به داخل  $P'$ .
- (۳) حذف عناصر تکراری و همچنین عناصری که توسط سایر اعضای  $P'$  از مجموعه  $P'$  مغلوب می‌شوند.
- (۴) اگر تعداد اعضای  $P'$  از  $N'$  (که سایز  $P'$  است و توسط طراح مشخص می‌شود) بیشتر شد، توسط روش دسته‌بندی سایز  $P'$  کاهش می‌یابد.
- (۵) محاسبه برازندگی تمام اعضای  $P$  و  $P'$ .
- (۶) انتخاب  $N$  عضو از مجموعه  $P+P'$  به روش تورنمنت باینری برای تولید جمعیت جدید.
- (۷) اعمال تقاطع و جهش که از توابع الگوریتم ژنتیک هستند به این جمعیت انتخاب شده و ایجاد جمعیت جدید  $P$ .
- (۸) در صورت رسیدن به شرط پایان از حلقه خارج شوید و در غیر این صورت از مرحله ۲ به تکرار الگوریتم بپردازید [۱۵] و [۱۶].

## ۳- روش کنترل جریان غیر مستقیم برای یکسوکننده PFC

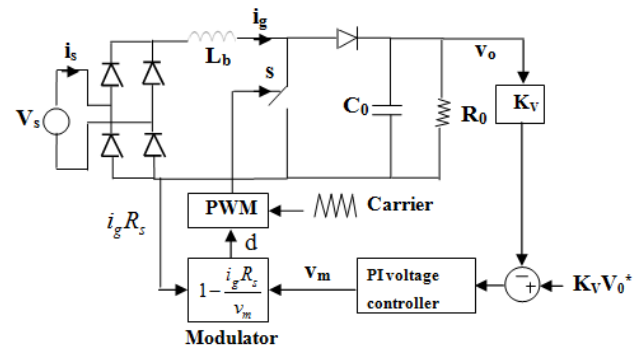
- روش‌های مختلفی برای کنترل یکسوکننده PFC تک‌فاز وجود دارد. مدار کنترلی روش جریان غیر مستقیم در شکل ۱ نشان داده شده [۱۰] و [۱۱] که از مزایای این روش می‌توان به موارد زیر اشاره کرد:
- (۱) نیاز به اندازه‌گیری ولتاژ ورودی ندارد و در واقع فقط نیاز به یک سنسور جریان و یک سنسور ولتاژ در خروجی دارد.
  - (۲) اغتشاش عبور از صفر در آن وجود ندارد.
  - (۳) این روش دارای معایب زیر نیز می‌باشد:
    - (۱) ولتاژ DC خروجی باید از پیک ولتاژ AC ورودی بزرگ‌تر باشد تا یکسوکننده PFC با این روش کنترلی پایدار باشد.
    - (۲) در داخل مدار کنترلی نیاز به تقسیم‌کننده است که کاربردی کردن آن را مشکل می‌کند.
    - (۳) این روش اساس این مقاله در مرحله شبیه‌سازی است. هدف اصلی طراحی ضرایب جبران‌کننده PI در این روش می‌باشد.

## ۴- حسابان کسری و جبران‌کننده‌های مرتبه کسری

### ۴-۱ حسابان کسری

حسابان کسری تعمیمی از مشتق و انتگرال عملگر اساسی  ${}_a D_t^\alpha$  هست.  $a$  و  $t$  محدوده عملکرد و  $\alpha \in R$  می‌باشد که این عملگر به صورت زیر تعریف شده است

$${}_a D_t^\alpha = \begin{cases} \frac{d^\alpha}{dt^\alpha}, & \alpha > 0 \\ 1, & \alpha = 0 \\ \int_a^t (d\tau)^\alpha, & \alpha < 0 \end{cases}$$



شکل ۱: روش کنترلی جریان غیر مستقیم برای یکسوکننده PFC بر پایه مدل بوست [۱۰] و [۱۱].

توجه به ویژگی‌هایی که مورد نظر است، می‌تواند نقطه بهینه مناسب را از بین نقاط بهینه ارائه شده انتخاب کند.

در این مقاله از روش‌های بهینه‌سازی چندهدفه SPEA و NSGA-II در طراحی ضرایب جبران‌کننده PI به کار رفته در روش کنترلی جریان غیر مستقیم برای یکسوکننده PFC استفاده شده است. در اینجا طراحی ضرایب جبران‌کننده PI هم به روش مرتبه صحیح و هم به روش مرتبه کسری صورت گرفته و بین نتایج حاصل از دو روش مقایسه شده است. همچنین مقایسه‌ای بین دو روش بهینه‌سازی ذکر شده جهت سنجش میزان بهبود در THD جریان ورودی در زمان‌های یکسان انجام شده که مزیت کار حاضر نسبت به کارهای گذشته است. روش‌های بهینه‌سازی چندهدفه بدون هیچ گونه بلوک اضافی یا افزایش پیچیدگی مدار کنترلی، پاسخ دینامیکی و اعوجاج جریان ورودی یکسوکننده را بهبود می‌بخشد.

## ۲- الگوریتم‌های تکاملی چندهدفه

### ۲-۱ الگوریتم NSGA-II

- این الگوریتم جزء نسل دوم الگوریتم‌های تکاملی است که مفهوم نخبه‌گرایی در آن وارد شده و مراحلش به طور خلاصه در زیر آمده است:
- (۱) انتخاب از میان جواب‌های هر نسل با استفاده از روش انتخاب تورنمنت دودویی.
  - (۲) با تکرار عملگر انتخاب دودویی بر روی جمعیت هر نسل، مجموعه‌ای از افراد آن نسل برای شرکت در تقاطع و جهش انتخاب می‌شوند.
  - (۳) روی بخشی از مجموعه افراد انتخاب شده، عمل تقاطع و روی بقیه، عمل جهش انجام می‌شود و جمعیتی از فرزندان و جهش‌یافتگان ایجاد می‌شود.
  - (۴) در ادامه این جمعیت با جمعیت اصلی ادغام می‌شود.
  - (۵) اعضای جمعیت تازه تشکیل یافته، ابتدا بر حسب رتبه و به صورت صعودی مرتب می‌شوند.
  - (۶) اعضای از جمعیت که دارای رتبه یکسانی هستند، بر حسب فاصله تراکمی و به صورت نزولی مرتب می‌شوند. حال اعضای جمعیت در درجه اول بر حسب رتبه و در درجه دوم بر حسب فاصله تراکمی مرتب‌سازی شده‌اند.
  - (۷) برابر با تعداد افراد جمعیت اصلی، اعضای از بالای فهرست مرتب شده انتخاب و بقیه اعضای جمعیت دور ریخته می‌شوند.
  - (۸) اعضای انتخاب شده جمعیت نسل بعدی را تشکیل می‌دهند و چرخه مذکور در این بخش تا محقق شدن شرایط خاتمه تکرار می‌شود [۱۲].

$$\alpha = \left(\frac{\omega_h}{\omega_l}\right)^{\frac{1}{N}} \quad (۴)$$

$$\eta = \left(\frac{\omega_h}{\omega_l}\right)^{\frac{1-\nu}{N}} \quad (۵)$$

$$\omega_{z_1} = \omega_l \sqrt{\eta} \quad (۶)$$

$$\omega_{p_m} = \omega_{z, n-1} \alpha, \quad n = 1, \dots, N \quad (۷)$$

$$\omega_{z_n} = \omega_{p, n-1} \eta, \quad n = 2, \dots, N \quad (۸)$$

### ۵- طراحی مدار کنترلی برای یکسوکنده PFC مبتنی بر مبدل بوست

پیشتر مدار کنترلی یکسوکنده PFC با مبدل بوست در شکل ۱ آمده و همچنین در جدول ۱ مقادیر عناصر مورد نیاز برای طراحی بیان شده است. PFC با مبدل بوست دارای دو عنصر غیر فعال سلف و خازن می‌باشد که برای به دست آوردن مقادیر آنها از (۹) و (۱۰) استفاده شده است [۱۰] و [۱۱]

$$L_b = \frac{M_g V_o^\nu}{\lambda P_o f_{sw} \frac{\Delta I_{g(max)}}{I_{gm}}} \quad (۹)$$

$$C_o = \frac{P_o}{\nu \pi f_{sw}^\nu \frac{\Delta V_{o(max)}}{V_o}} \quad (۱۰)$$

با توجه به (۹) و (۱۰) و همچنین مقادیر بیان شده در جدول ۱، مقادیر زیر برای سلف و خازن نشان داده شده در شکل ۱ به دست آمد

$$L_b = 2 \text{ mH}$$

$$C_o = 44 \mu\text{F}$$

همان طور که در شکل ۱ مشخص است یک جبران کننده PI در مدار کنترلی ولتاژ استفاده شده تا مقدار DC خروجی را کنترل کند. PFC با مبدل بوست نشان داده شده در شکل ۱، ولتاژ ۱۵۶ ولت در ورودی را به ولتاژ ۲۳۰ ولت در خروجی تبدیل می‌کند. هدف کنترل این ولتاژ ۲۳۰ ولت در خروجی است [۱۰] و [۱۱].

### ۶- طراحی جبران کننده PI مرتبه صحیح و PI مرتبه کسری

برای اجرای برنامه بهینه‌سازی، THD جریان ورودی و زمان رسیدن به پاسخ دینامیکی به عنوان توابع هدف در نظر گرفته شدند و با توجه به تضاد توابع هدف با یکدیگر می‌توان از روش‌های بهینه‌سازی چندهدفه SPEA و NSGA-II در طراحی ضرایب جبران کننده  $(K_{pi}, T_{pi})$  به کار رفته در مدار کنترلی یکسوکنده PFC استفاده کرد. در روشی که در مقاله استفاده شده به مدل تقریبی برای طراحی نیاز نیست و مقادیر توابع هدف و ضرایب جبران کننده از برنامه SIMULINK/MATLAB مستقیماً به دست آمده‌اند. نتایج به دست آمده از برنامه‌های بهینه‌سازی بر اساس جمعیت اولیه ۳۰ و ۲۰ تکرار است.

در جبران کننده PI مرتبه کسری، ۳ پارامتر  $(K_{pi}, T_{pi}, \lambda)$  وجود دارد که باید با توجه به اهداف کنترلی طراحی شوند.  $\lambda$  توان قسمت انتگرال‌گیر است، اعضای اولیه از اولین جمعیت با بردارهای ۳ بعدی نشان داده شده‌اند و مقادیر اولیه به طور تصادفی با توجه به حداکثر مقادیر تولید

جدول ۱: مقادیر عناصر به کار رفته برای طراحی یکسوکنده PFC با مبدل بوست [۱۰] و [۱۱].

$P_o$	۳۰۰ W	$R_s$	۰.۲ $\Omega$
$V_{gm}$	۱۵۶ V	$K_V$	۰.۰۰۵
$V_o$	۲۳۰ V	$R_e$	۴۰ $\Omega$
$f_{sw}$	۷۰ KHz	$R_o$	۱۷۶ $\Omega$
$\Delta I_g(\text{max})/I_{gm}$	< ۷.۵%	$\Delta V_o(\text{max})/V_o$	< ۴%

اغلب سه تعریف برای مشتق و انتگرال کسری استفاده می‌شود: تعریف  $GL^1$ ، تعریف  $RL^1$ ، تعریف Caputo و ... که یکی از معروف‌ترین آنها تعریف RL می‌باشد. برای این تعریف، انتگرال  $-n$  گانه RL مطابق (۱) در نظر گرفته شده است

$$\int_a^t \int_a^{t_1} \int_a^{t_2} \dots \int_a^{t_{n-1}} f(t) dt_1 dt_2 \dots dt_{n-1} dt_n = \frac{1}{\Gamma(n)} \int_a^t \frac{f(\tau)}{(t-\tau)^{1-n}} d\tau \quad (۱)$$

برای  $n \in N, n > 0$  که  $\Gamma(\cdot)$  تابع گاما می‌باشد [۱۷].

### ۴-۲ جبران کننده‌های مرتبه کسری

جبران کننده‌های PID متعلق به حوزه جبران کننده‌های صنعتی هستند. تا کنون تلاش‌های زیادی برای بهبود کیفیت و مقاومت آنها انجام گرفته است. یکی از این اقدامات به کارگیری جبران کننده‌های مرتبه کسری با قسمت‌های انتگرال‌گیر و مشتق‌گیر غیر صحیح می‌باشد [۱۸]. در واقع جبران کننده  $PI^{\lambda}D^{\delta}$  (همچنین جبران کننده  $PI^{\lambda}D^{\mu}$ ) تعمیمی از جبران کننده PID با در نظر گرفتن توان  $\lambda$  برای قسمت انتگرال‌گیر و توان  $\delta$  برای قسمت مشتق‌گیر می‌باشد. تابع انتقال این جبران کننده در حوزه لاپلاس به صورت (۲) بیان می‌شود

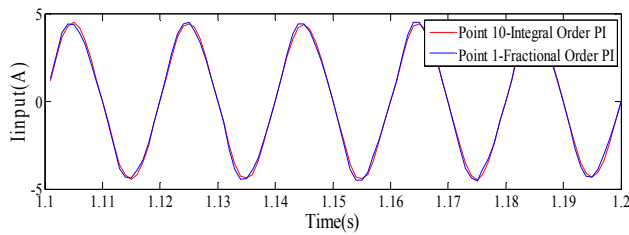
$$C(s) = \frac{U(s)}{E(s)} = K_p + T_i s^{-\lambda} + T_d s^{\delta}, \quad (\lambda, \delta > 0) \quad (۲)$$

که  $K_p$  ثابت تناسبی،  $T_i$  ثابت انتگرالی و  $T_d$  ثابت مشتقی است [۱۸]. در (۲) با قراردادن  $\lambda = 1$  و  $\delta = 1$  جبران کننده PID معمولی به دست می‌آید، اگر  $\lambda = 0$  و  $T_i = 0$  باشد جبران کننده  $PD^{\delta}$  و اگر  $\delta = 0$  و  $T_d = 0$  جبران کننده  $PI^{\lambda}$  حاصل می‌شود. همه انواع این جبران کننده‌ها موارد خاصی از جبران کننده‌های کسری هستند که قابلیت انعطاف‌پذیری بیشتری دارند. تقریب‌های بسیاری برای جبران کننده‌های مرتبه کسری وجود دارد که جبران کننده crone یکی از این تقریب‌هاست که در این مقاله استفاده شده است. crone مخفف کلمه‌ای فرانسوی به معنی "کنترل مرتبه کسری مقاوم" است. این تقریب از یک توزیع بازگشتی از  $N$  قطب و  $N$  صفر استفاده می‌کند که منجر به تابع انتقال زیر می‌شود [۱۷]

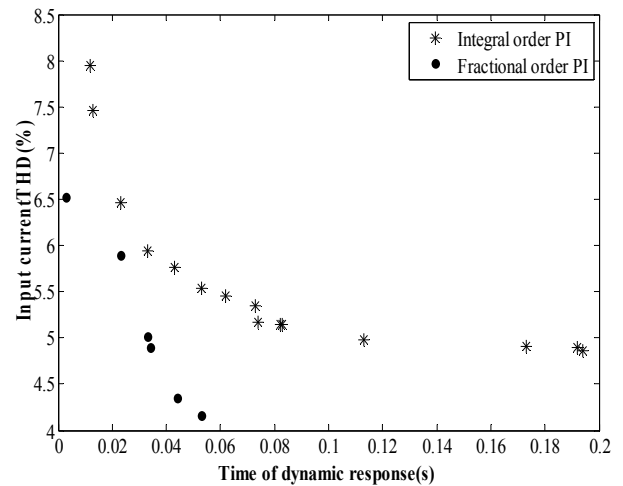
$$C(S) = K' \prod_{n=1}^N \frac{1 + \frac{S}{\omega_{zn}}}{1 + \frac{S}{\omega_{pn}}} \quad (۳)$$

که  $K'$  بهره تعدیل شده است. صفرها و قطبها در محدوده فرکانسی  $[\omega_l, \omega_h]$  وجود دارند. این صفرها و قطبها با توجه به رابطه‌های زیر به دست می‌آیند [۱۷]

1. Grunwald-Letnikov
2. Riemann-Liouville



شکل ۳: مقایسه جریان ورودی حاصل از طراحی با دو نقطه از شکل ۲ با زمان یکسان در رسیدن به پاسخ دینامیکی، نقطه ۱۰ در حالت مرتبه صحیح با  $K_{PI} = ۰.۲۹۵۲$  و  $T_{PI} = ۰.۰۰۱۶$  و نقطه ۱ در حالت مرتبه کسری با  $K_{PI} = ۰.۶۱۸۳$ ،  $T_{PI} = ۱۲۷.۷۷۲۰$  و  $\lambda = ۰.۰۰۹۸$ .



شکل ۲: مقایسه سطح پارتنوی حاصل از طراحی در حالت مرتبه صحیح و طراحی در حالت مرتبه کسری به تغییر در بار (روش SPEA).

جدول ۲: مقادیر مجموعه پارتنو و جبهه پارتو برای بهینه‌سازی هم‌زمان THD جریان ورودی و پاسخ دینامیکی به تغییر در بار در حالت مرتبه صحیح (روش SPEA).

نقطه	$K_{PI}$	$T_{PI}$	زمان رسیدن به پاسخ دینامیکی (ثانیه)	THD جریان ورودی (%)	نقطه	$K_{PI}$	$T_{PI}$	زمان رسیدن به پاسخ دینامیکی (ثانیه)	THD جریان ورودی (%)
۱	۰.۱۲۰۰	۰.۰۰۴۱	۰.۱۹۴۰	۴.۸۶۳۹	۹	۰.۲۷۶۱	۰.۰۰۱۶	۰.۰۶۲۰	۵.۴۵۱۸
۲	۰.۱۲۰۰	۰.۰۰۲۹	۰.۱۹۲۰	۴.۹۰۰۳	۱۰	۰.۲۹۵۲	۰.۰۰۱۶	۰.۰۵۳۰	۵.۵۲۶۸
۳	۰.۱۲۰۰	۰.۰۰۲۸	۰.۱۷۳۰	۴.۹۱۳۳	۱۱	۰.۳۷۶۷	۰.۰۰۱۶	۰.۰۴۳۰	۵.۷۶۵۵
۴	۰.۱۲۰۰	۰.۰۰۱۸	۰.۱۱۳۰	۴.۹۷۵۴	۱۲	۰.۳۰۰۰	۰.۰۰۱۰	۰.۰۲۳۰	۵.۹۲۵۴
۵	۰.۱۲۰۰	۰.۰۰۱۵	۰.۰۸۳۰	۵.۱۴۱۴	۱۳	۱.۰۰۴۰	۰.۰۰۲۸	۰.۰۲۳۰	۶.۴۶۵۷
۶	۰.۱۲۰۰	۰.۰۰۱۱	۰.۰۸۲۰	۵.۱۴۸۳	۱۴	۲.۳۰۲۳	۰.۰۰۵۷	۰.۰۱۳۰	۷.۴۶۱۳
۷	۰.۱۲۰۰	۰.۰۰۳۰	۰.۰۷۴۰	۵.۱۷۴۹	۱۵	۲.۸۱۹۴	۰.۰۰۶۳	۰.۰۱۲۰	۷.۹۴۵۸
۸	۰.۳۷۶۷	۰.۰۰۳۰	۰.۰۷۳۰	۵.۳۴۷۴					

از مقایسه اولین نقطه از سطح پارتنوی به دست آمده از طراحی جبران‌کننده به روش مرتبه کسری با اولین نقطه از سطح پارتنوی به دست آمده از طراحی جبران‌کننده به روش مرتبه صحیح مشخص شد که زمان رسیدن به پاسخ دینامیکی در حالت مرتبه کسری  $۰.۰۵۳$  ثانیه است که نسبت به زمان رسیدن به پاسخ دینامیکی در حالت مرتبه صحیح ( $۰.۱۹۴۰$  ثانیه)،  $۰.۱۴۱$  کمتر شده و THD جریان ورودی حدود  $۰.۷\%$  بهبود پیدا کرده است. در مورد کوتاه‌ترین زمان رسیدن پاسخ دینامیکی از طراحی به روش مرتبه صحیح که برابر با  $۰.۰۱۲$  ثانیه می‌باشد و کوتاه‌ترین زمان رسیدن به پاسخ دینامیکی از طراحی به روش مرتبه کسری که برابر با  $۰.۰۰۳$  ثانیه می‌باشد، علاوه بر این که  $۰.۰۰۹$  ثانیه بهبود در زمان رسیدن به پاسخ دینامیکی در حالت مرتبه کسری مشاهده شد، THD جریان ورودی در حالت مرتبه کسری نسبت به حالت مرتبه صحیح حدود  $۱.۴۲\%$  بهبود داشته است. با مقایسه نقطه ۱ از سطح پارتنو به روش طراحی مرتبه کسری و نقطه ۱۰ از سطح پارتنو حاصل از طراحی به روش مرتبه صحیح با این که هر دو نقطه دارای زمان پاسخ دینامیکی یکسانی هستند ( $۰.۰۵۳$  ثانیه) اما THD جریان ورودی نقطه ۱۰ در حالت مرتبه صحیح برابر با  $۵.۵۳\%$  و THD جریان ورودی نقطه ۱ در حالت مرتبه کسری برابر با  $۴.۱۶\%$  می‌باشد. یعنی در حالت مرتبه کسری THD جریان ورودی حدود  $۱.۳۷\%$  بهبود داشته است. به عنوان نمونه شکل موج جریان حاصل از طراحی با این دو نقطه در شکل ۳ و همچنین شکل موج پاسخ دینامیکی این نقاط در شکل ۴ نشان داده شده است. در مورد نقاط ۲ از سطح پارتنو به روش طراحی مرتبه کسری و ۱۱ از سطح پارتنو به روش مرتبه صحیح با زمان پاسخ دینامیکی تقریباً یکسان  $۰.۰۴۴$  و  $۰.۰۴۳$  ثانیه، حدود  $۱.۴۲\%$

شده‌اند. همانند قسمت قبل برای به دست آوردن مقادیر توابع هدف از مدل SIMULINK یکسوکونده PFC با میدل بوست استفاده شده است. برای هر عضو، ۳ پارامتر PI مرتبه کسری به SIMULINK فرستاده شد و پس از اجرای آن، مقادیر توابع هدف به برنامه باز می‌گردند. برای این جبران‌کننده، تقریب crone با دامنه فرکانسی  $[۱۰۰۰-۱۰۰۰۰]$  rad/s و با مرتبه ۵ استفاده شده و همچنین در همه برنامه‌های بهینه‌سازی جمعیت اولیه ۳۰ و تعداد تکرارها ۲۰ در نظر گرفته شده است.

## ۷- نتایج به دست آمده از روش SPEA

### ۷-۱ تغییر در بار از ۳۰۰ W به ۴۱۵ W

در اینجا THD جریان ورودی و پاسخ دینامیکی به تغییر در بار از ۳۰۰ W به ۴۱۵ W به عنوان توابع هدف در نظر گرفته شد. برای این بهینه‌سازی مجموعه پارتنو و جبهه پارتو حاصل از اجرای برنامه بهینه‌سازی در جداول ۲ و ۳ آمده است. همچنین سطح پارتنوی حاصل از دو روش طراحی به روش مرتبه صحیح و مرتبه کسری در شکل ۲ نشان داده شده است. همان طور که از جدول و شکل مربوط مشخص است با طراحی PI مرتبه کسری مقادیر توابع هدف بهبود قابل توجهی پیدا کرده‌اند. با مقایسه بین این دو سطح پارتنو مشخص شد که سطح بهینه پارتنوی حاصل از طراحی جبران‌کننده PI مرتبه کسری نقاط ۱ تا ۹ از سطح بهینه پارتنو حاصل از طراحی جبران‌کننده PI مرتبه صحیح را مغلوب کرده است. نتایج به دست آمده از این بهینه‌سازی نشان‌دهنده برتری طراحی جبران‌کننده PI مرتبه کسری است.

جدول ۳: مقادیر مجموعه پارتنو و جبهه پارتنو برای بهینه‌سازی هم‌زمان THD جریان ورودی و پاسخ دینامیکی به تغییر در بار در حالت مرتبه کسری (روش SPEA).

نقطه	$K_{PI}$	$T_{PI}$	$\lambda$	زمان رسیدن به پاسخ دینامیکی (ثانیه)	THD جریان ورودی (%)
۱	۰٫۶۱۸۳	۱۲۷٫۷۷۲۰	۰٫۰۰۹۸	۰٫۰۵۳۰	۴٫۱۶۰۷
۲	۱٫۱۰۸۳	۱۴۴٫۹۷۳۸	۰٫۰۰۷۴	۰٫۰۴۴۰	۴٫۳۴۹۱
۳	۲٫۲۰۰۴	۱۶۲٫۵۱۶۷	۰٫۰۰۶۱	۰٫۰۳۴۰	۴٫۸۹۳۱
۴	۲٫۴۰۰۲	۱۷۱٫۵۵۶۴	۰٫۰۰۷۴	۰٫۰۳۳۰	۵٫۰۱۰۵
۵	۳٫۸۱۱۸	۱۷۱٫۵۵۶۴	۰٫۰۰۶۱	۰٫۰۲۳۰	۵٫۸۹۵۱
۶	۴٫۶۹۴۳	۱۹۰٫۹۹۴۵	۰٫۰۰۵۰	۰٫۰۰۳۰	۶٫۵۲۳۶

جدول ۴: مقادیر مجموعه پارتنو و جبهه پارتنو برای بهینه‌سازی هم‌زمان THD جریان ورودی و پاسخ دینامیکی به تغییر در ولتاژ مرجع در حالت مرتبه صحیح (روش SPEA).

نقطه	$K_{PI}$	$T_{PI}$	زمان رسیدن به پاسخ دینامیکی (ثانیه)	THD جریان ورودی (%)	نقطه	$K_{PI}$	$T_{PI}$	زمان رسیدن به پاسخ دینامیکی (ثانیه)	THD جریان ورودی (%)
۱	۰٫۱۲۰۰	۰٫۰۰۲۷	۰٫۱۷۳۰	۵٫۲۴۱۱	۷	۰٫۴۹۵۰	۰٫۰۰۲۳	۰٫۰۴۴۰	۵٫۴۹۱۷
۲	۰٫۱۲۰۰	۰٫۰۰۳۳	۰٫۱۴۳۰	۵٫۲۴۱۹	۸	۰٫۴۹۵۴	۰٫۰۰۱۹	۰٫۰۴۲۰	۵٫۵۲۶۷
۳	۰٫۱۳۱۵	۰٫۰۰۲۲	۰٫۱۳۳۰	۵٫۲۵۹۶	۹	۰٫۴۹۵۴	۰٫۰۰۱۵	۰٫۰۲۴۰	۵٫۵۹۲۵
۴	۰٫۲۱۱۹	۰٫۰۰۲۷	۰٫۱۰۳۰	۵٫۲۸۴۲	۱۰	۰٫۸۱۹۷	۰٫۰۰۲۳	۰٫۰۲۳۰	۵٫۷۳۸۵
۵	۰٫۱۲۰۰	۰٫۰۰۱۰	۰٫۰۷۴۰	۵٫۳۱۲۲	۱۱	۲٫۳۵۰۷	۰٫۰۰۵۷	۰٫۰۱۳۰	۶٫۵۷۵۰
۶	۰٫۱۳۱۵	۰٫۰۰۱۰	۰٫۰۷۳۰	۵٫۳۱۴۱	۱۲	۳٫۰۰۸۹	۰٫۰۰۶۶	۰٫۰۱۰۰	۷٫۱۱۶۹

جدول ۵: مقادیر مجموعه پارتنو و جبهه پارتنو برای بهینه‌سازی هم‌زمان THD جریان ورودی و پاسخ دینامیکی به تغییر در ولتاژ مرجع در حالت مرتبه کسری (روش SPEA).

نقطه	$K_{PI}$	$T_{PI}$	$\lambda$	زمان رسیدن به پاسخ دینامیکی (ثانیه)	THD جریان ورودی (%)
۱	۱٫۰۰۲۴	۱۰۶٫۹۴۰۲	۰٫۰۰۵۱	۰٫۰۶۳۰	۴٫۳۰۴۱
۲	۲٫۰۹۲۸	۱۰۹٫۲۹۱۵	۰٫۰۰۲۴	۰٫۰۵۴۰	۴٫۴۱۵۷
۳	۳٫۱۷۳۱	۱۳۴٫۹۱۶۷	۰٫۰۰۱۰	۰٫۰۴۳۰	۴٫۷۰۳۱
۴	۳٫۷۵۱۴	۱۶۳٫۵۳۱۵	۰٫۰۰۸۷	۰٫۰۳۲۰	۵٫۰۱۷۴
۵	۳٫۷۵۱۴	۱۸۶٫۲۵۶۹	۰٫۰۰۴۱	۰٫۰۲۲۰	۵٫۷۷۱۵
۶	۳٫۸۴۸۳	۲۰۰٫۰۰۰۰	۰٫۰۰۱۹	۰٫۰۰۳۰	۵٫۹۲۷۵

جبران‌کننده به روش مرتبه کسری با اولین نقطه از سطح پارتوی به دست آمده از طراحی جبران‌کننده به روش مرتبه صحیح مشخص شد که زمان رسیدن به پاسخ دینامیکی در حالت مرتبه کسری (۰٫۰۶۳ ثانیه) نسبت به زمان رسیدن به پاسخ دینامیکی در حالت مرتبه صحیح (۰٫۱۷۳۰ ثانیه) در حدود ۰٫۱۱ و THD جریان ورودی حدود ۰٫۹۴٪ بهبود پیدا کرده است. با مقایسه نقطه ۶ از روش طراحی مرتبه کسری و نقطه ۱۲ از روش طراحی مرتبه صحیح که هر دو کوتاه‌ترین زمان رسیدن به پاسخ دینامیکی را دارند (۰٫۰۰۳ ثانیه و ۰٫۰۱ ثانیه)، علاوه بر بهبود ۰٫۰۰۷ ثانیه‌ای که در زمان رسیدن به پاسخ دینامیکی در روش طراحی مرتبه کسری مشاهده شد، THD جریان ورودی هم ۱٫۲٪ بهبود داشته است. همچنین با مقایسه نقطه ۳ از سطح پارتنو به روش طراحی مرتبه کسری با زمان پاسخ دینامیکی ۰٫۰۴۳ ثانیه و نقطه ۸ از سطح پارتنو حاصل از طراحی به روش مرتبه صحیح با زمان پاسخ دینامیکی ۰٫۰۴۲ ثانیه، با این که هر دو نقطه دارای زمان پاسخ دینامیکی تقریباً یکسانی هستند اما THD جریان ورودی در حالت مرتبه کسری حدود ۰٫۸۲٪ بهبود داشته است. به عنوان نمونه شکل موج جریان حاصل از طراحی با این دو نقطه در شکل ۶ و پاسخ دینامیکی آنها در شکل ۷ نشان داده شده‌اند.

#### ۸- نتایج به دست آمده از روش NSGA-II

##### ۸-۱ تغییر در بار از ۳۰۰ W به ۱۵ W

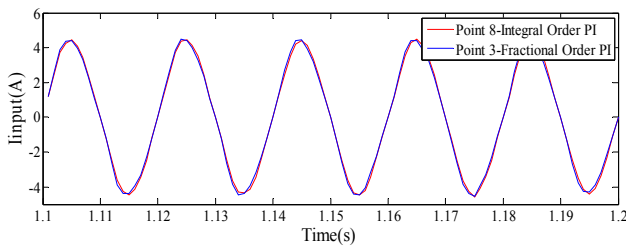
مقادیر مربوط به جبهه پارتنو و مجموعه پارتنو در جداول ۶ و ۷ و سطح

بهبود در THD جریان ورودی مشاهده شده است. نقاط ۴ از سطح پارتنو به روش طراحی مرتبه کسری و ۱۲ از سطح پارتنو به روش مرتبه صحیح با زمان پاسخ دینامیکی یکسان ۰٫۰۳۳ حدود ۰٫۹۲٪ بهبود در THD جریان ورودی در حالت مرتبه کسری وجود دارد. این مطلب همچنین در مورد نقاط ۵ از سطح پارتنو به روش طراحی مرتبه کسری و ۱۳ از سطح پارتنو به روش مرتبه صحیح با زمان پاسخ دینامیکی یکسان ۰٫۰۲۳ حدود ۰٫۵۷٪ بهبود در THD جریان ورودی در حالت مرتبه کسری صادق است. همه موارد ذکر شده بیان‌گر بهتر بودن طراحی جبران‌کننده PI مرتبه کسری نسبت به طراحی جبران‌کننده PI مرتبه صحیح می‌باشد.

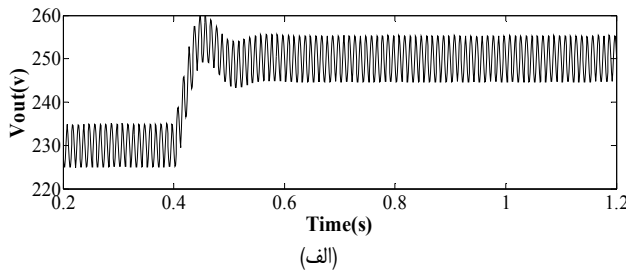
##### ۷-۲ تغییر در ولتاژ مرجع از ۲۳۰ V به ۲۵۰ V

در این قسمت با در نظر گرفتن THD جریان ورودی و پاسخ دینامیکی به تغییر در ولتاژ مرجع از ۲۳۰ V به ۲۵۰ V به عنوان توابع هدف، مقادیر مربوط به جبهه پارتنو و مجموعه پارتنو در جداول ۴ و ۵ آمده است. سطح بهینه پارتنو از طراحی جبران‌کننده PI مرتبه صحیح همراه با سطح بهینه پارتنو از طراحی جبران‌کننده PI مرتبه کسری در شکل ۵ نشان داده شده و با توجه به شکل، طراحی جبران‌کننده PI مرتبه کسری سبب بهبود قابل توجهی در مقادیر توابع هدف شده است.

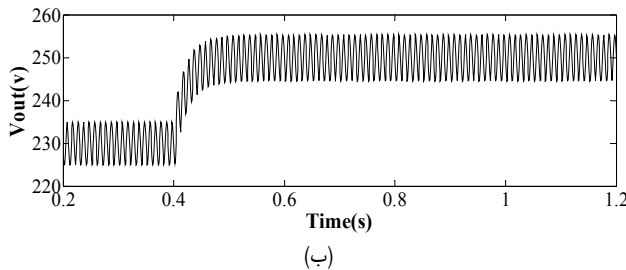
با مقایسه بین این دو سطح پارتنو مشخص شد که سطح بهینه پارتوی حاصل از طراحی جبران‌کننده PI مرتبه کسری نقاط ۱ تا ۶ از سطح بهینه پارتنو حاصل از طراحی جبران‌کننده PI مرتبه صحیح را مغلوب کرده است. از مقایسه اولین نقطه از سطح پارتوی به دست آمده از طراحی



شکل ۶: مقایسه جریان ورودی حاصل از طراحی با دو نقطه از شکل ۵ با زمان یکسان در رسیدن به پاسخ دینامیکی، نقطه ۸ در حالت مرتبه صحیح با  $K_{PI} = ۰,۴۹۵۴$  و  $T_{PI} = ۱۳۴,۹۱۶۷$  و نقطه ۳ در حالت مرتبه کسری با  $K_{PI} = ۳,۱۷۳۱$  و  $T_{PI} = ۰,۰۰۱۹$  و  $\lambda = ۰,۰۰۱۰$ .

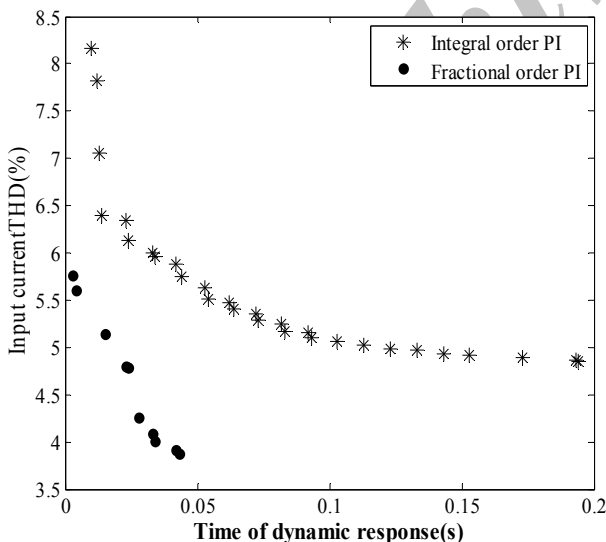


(الف)



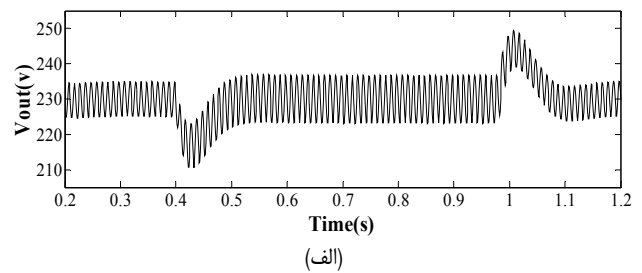
(ب)

شکل ۷: پاسخ دینامیکی حاصل از طراحی با دو نقطه از شکل ۵ با زمان یکسان در رسیدن به پاسخ دینامیکی، (الف) نقطه ۸ در حالت مرتبه صحیح با  $K_{PI} = ۰,۴۹۵۴$  و  $T_{PI} = ۱۳۴,۹۱۶۷$  و (ب) نقطه ۳ در حالت مرتبه کسری با  $K_{PI} = ۳,۱۷۳۱$  و  $T_{PI} = ۰,۰۰۱۹$  و  $\lambda = ۰,۰۰۱۰$ .

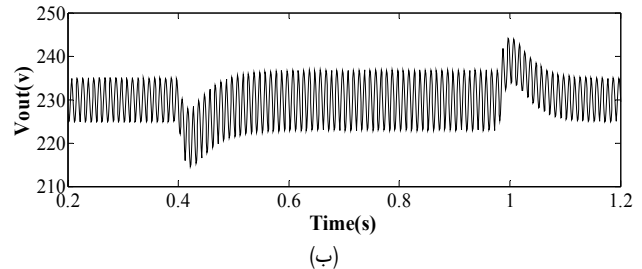


شکل ۸: مقایسه سطح پارتوی حاصل از طراحی در حالت مرتبه صحیح و طراحی در حالت مرتبه کسری به تغییر در بار (NSGA-II).

از سطح پارتوی جبران کننده PI مرتبه صحیح که دارای زمان رسیدن به پاسخ دینامیکی ۰/۰۱ ثانیه هستند، ۰/۰۷ ثانیه بهبود در زمان رسیدن به پاسخ دینامیکی و ۲/۴٪ بهبود در THD جریان ورودی وجود مشاهده شد. در مقایسه بین دو نقطه ۲۰ و ۱ از سطح پارتوی جبران کننده PI مرتبه صحیح و سطح پارتوی جبران کننده PI مرتبه کسری با زمان رسیدن به

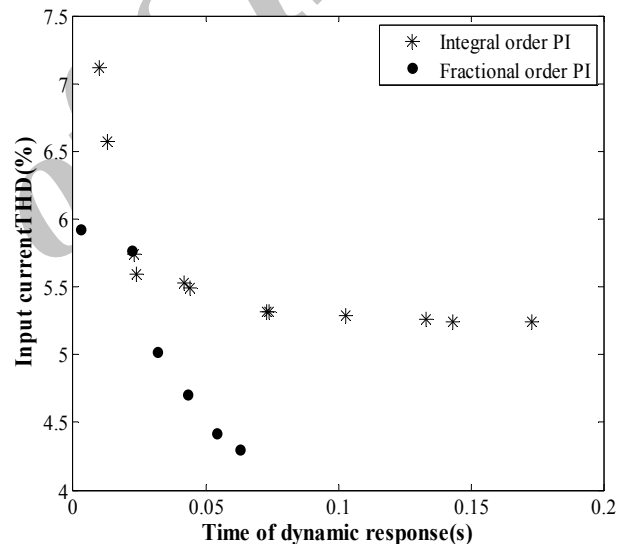


(الف)



(ب)

شکل ۴: پاسخ دینامیکی حاصل از طراحی با دو نقطه از شکل ۲ با زمان یکسان در رسیدن به پاسخ دینامیکی، (الف) نقطه ۱۰ در حالت مرتبه صحیح با  $K_{PI} = ۰,۲۹۵۲$  و  $T_{PI} = ۰,۰۰۱۶$  و (ب) نقطه ۱ در حالت مرتبه کسری با  $K_{PI} = ۰,۶۱۸۳$  و  $T_{PI} = ۱۲۷,۷۷۲۰$  و  $\lambda = ۰,۰۰۹۸$ .



شکل ۵: مقایسه سطح پارتوی حاصل از طراحی در حالت مرتبه صحیح و طراحی در حالت مرتبه کسری به تغییر در ولتاژ مرجع (روش SPEA).

بهبوده پارتوی حاصل از طراحی جبران کننده PI مرتبه صحیح و مرتبه کسری به تغییر در بار از ۳۰۰ W به ۴۱۵ W در شکل ۸ نشان داده شده است. مشابه روش SPEA، طراحی جبران کننده PI مرتبه کسری سبب بهبود مقادیر توابع هدف یعنی کاهش زمان رسیدن به پاسخ دینامیکی و کاهش THD جریان ورودی شده است. سطح پارتوی به دست آمده از طراحی جبران کننده PI مرتبه کسری نقاط ۱ تا ۲۰ از سطح پارتوی حاصل از طراحی جبران کننده PI مرتبه صحیح را مغلوب کرده است.

برای مقایسه می توان نقطه ۱ از سطح پارتوی جبران کننده PI مرتبه صحیح با زمان رسیدن به پاسخ دینامیکی ۰/۱۹۴۰ ثانیه و نقطه ۱ از سطح پارتوی جبران کننده PI مرتبه کسری با زمان رسیدن به پاسخ دینامیکی ۰/۰۴۳ ثانیه را در نظر گرفت که علاوه بر بهبود ۰/۱۵ ثانیه ای در زمان رسیدن به پاسخ دینامیکی در جبران کننده PI مرتبه کسری، THD جریان ورودی نیز ۰/۹۷٪ بهبود پیدا کرده است. همچنین در مورد آخرین نقاط از دو سطح پارتو با مقایسه نقطه ۱۰ از سطح پارتوی جبران کننده PI مرتبه کسری که دارای زمان رسیدن به پاسخ دینامیکی ۰/۰۰۳ ثانیه و نقطه ۲۹

جدول ۶: مقادیر مجموعه پارتو و جبهه پارتو برای بهینه‌سازی هم‌زمان THD جریان ورودی و پاسخ دینامیکی به تغییر در بار در حالت مرتبه صحیح (روش NSGA-II).

نقطه	$K_{PI}$	$T_{PI}$	زمان رسیدن به پاسخ دینامیکی (ثانیه)	THD جریان ورودی (%)	نقطه	$K_{PI}$	$T_{PI}$	زمان رسیدن به پاسخ دینامیکی (ثانیه)	THD جریان ورودی (%)
۱	۰٫۰۲۴۶	۰٫۰۰۲۲	۰٫۱۹۴۰	۴٫۸۴۷۸	۱۶	۰٫۲۵۹۵	۰٫۰۰۲۵	۰٫۰۶۴۰	۵٫۴۰۳۷
۲	۰٫۰۹۶۸	۰٫۰۰۲۶	۰٫۱۹۳۰	۴٫۸۶۸۴	۱۷	۰٫۳۶۹۰	۰٫۰۰۲۲	۰٫۰۶۲۰	۵٫۴۷۸۸
۳	۰٫۱۰۴۵	۰٫۰۰۲۴	۰٫۱۷۳۰	۴٫۸۸۹۱	۱۸	۰٫۴۰۳۰	۰٫۰۰۲۳	۰٫۰۵۴۰	۵٫۵۰۸۹
۴	۰٫۱۲۴۹	۰٫۰۰۲۵	۰٫۱۵۳۰	۴٫۹۱۱۹	۱۹	۰٫۴۴۶۷	۰٫۰۰۲۳	۰٫۰۵۳۰	۵٫۶۳۵۰
۵	۰٫۱۱۳۳	۰٫۰۰۲۲	۰٫۱۴۳۰	۴٫۹۳۳۴	۲۰	۰٫۴۸۳۰	۰٫۰۰۲۲	۰٫۰۴۴۰	۵٫۷۵۴۹
۶	۰٫۱۴۲۳	۰٫۰۰۲۴	۰٫۱۳۳۰	۴٫۹۶۷۹	۲۱	۰٫۶۱۶۰	۰٫۰۰۲۴	۰٫۰۴۲۰	۵٫۸۸۰۰
۷	۰٫۱۵۲۰	۰٫۰۰۲۵	۰٫۱۲۳۰	۴٫۹۸۴۲	۲۲	۰٫۵۸۰۸	۰٫۰۰۲۲	۰٫۰۳۴۰	۵٫۹۵۸۴
۸	۰٫۱۵۹۲	۰٫۰۰۲۲	۰٫۱۱۳۰	۵٫۰۲۰۶	۲۳	۰٫۶۱۷۵	۰٫۰۰۲۲	۰٫۰۳۳۰	۵٫۹۹۹۹
۹	۰٫۱۹۰۷	۰٫۰۰۲۴	۰٫۱۰۳۰	۵٫۰۶۸۶	۲۴	۰٫۷۵۴۱	۰٫۰۰۲۴	۰٫۰۲۴۰	۶٫۱۳۳۸
۱۰	۰٫۱۹۵۴	۰٫۰۰۲۱	۰٫۰۹۳۰	۵٫۱۰۲۴	۲۵	۰٫۸۸۰۰	۰٫۰۰۲۵	۰٫۰۲۳۰	۶٫۳۳۳۱
۱۱	۰٫۲۱۴۵	۰٫۰۰۲۲	۰٫۰۹۲۰	۵٫۱۵۷۶	۲۶	۰٫۸۳۳۷	۰٫۰۰۲۲	۰٫۰۱۴۰	۶٫۴۰۰۹
۱۲	۰٫۲۱۱۴	۰٫۰۰۲۱	۰٫۰۸۳۰	۵٫۱۶۹۷	۲۷	۱٫۷۷۲۳	۰٫۰۰۴۱	۰٫۰۱۳۰	۷٫۱۰۶۰۸
۱۳	۰٫۲۷۲۹	۰٫۰۰۲۴	۰٫۰۸۲۰	۵٫۲۵۳۳	۲۸	۲٫۶۰۸۳	۰٫۰۰۵۸	۰٫۰۱۲۰	۷٫۸۱۵۸
۱۴	۰٫۲۷۸۶	۰٫۰۰۲۲	۰٫۰۷۳۰	۵٫۲۸۷۳	۲۹	۳٫۰۶۱۴	۰٫۰۰۶۷	۰٫۰۱۰۰	۸٫۱۵۹۶
۱۵	۰٫۳۲۰۹	۰٫۰۰۲۳	۰٫۰۷۲۰	۵٫۳۵۵۵					

جدول ۷: مقادیر مجموعه پارتو و جبهه پارتو برای بهینه‌سازی هم‌زمان THD جریان ورودی و پاسخ دینامیکی به تغییر در بار در حالت مرتبه کسری (روش NSGA-II).

نقطه	$K_{PI}$	$T_{PI}$	$\lambda$	زمان رسیدن به پاسخ دینامیکی (ثانیه)	THD جریان ورودی (%)	نقطه	$K_{PI}$	$T_{PI}$	$\lambda$	زمان رسیدن به پاسخ دینامیکی (ثانیه)	THD جریان ورودی (%)
۱	۰٫۰۰۳۰	۱۶۴٫۷۸۶۴	۰٫۰۰۸۲	۰٫۰۴۳۰	۳٫۸۷۴۲	۶	۱٫۹۳۷۶	۱۹۵٫۶۲۶۷	۰٫۰۰۳۰	۰٫۰۲۴۰	۴٫۷۸۳۲
۲	۰٫۰۰۱۸	۱۸۰٫۶۸۹۲	۰٫۰۰۱۰	۰٫۰۴۲۰	۳٫۹۱۱۹	۷	۱٫۹۴۹۸	۱۹۹٫۴۸۵۶	۰٫۰۰۳۲	۰٫۰۲۳۰	۴٫۸۰۳۸
۳	۰٫۰۰۱۰	۱۹۰٫۹۹۳۶	۰٫۰۰۳۱	۰٫۰۳۴۰	۴٫۰۱۳۱	۸	۳٫۴۰۷۲	۱۹۲٫۸۱۱۸	۰٫۰۰۸۲	۰٫۰۱۵۰	۵٫۱۴۴۸
۴	۰٫۱۶۵۰	۱۹۹٫۹۹۴۸	۰٫۰۰۳۶	۰٫۰۳۳۰	۴٫۰۸۱۹	۹	۳٫۳۷۴۵	۱۸۳٫۱۰۲۸	۰٫۰۰۷۳	۰٫۰۰۴۰	۵٫۶۰۸۹
۵	۱٫۷۰۵۲	۱۹۵٫۴۴۲۳	۰٫۰۰۳۳	۰٫۰۲۸۰	۴٫۲۵۸۹	۱۰	۳٫۵۸۳۴	۱۹۵٫۰۷۳۷	۰٫۰۰۳۲	۰٫۰۰۳۰	۵٫۷۶۱۲

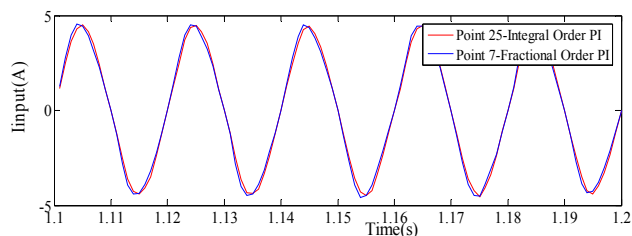
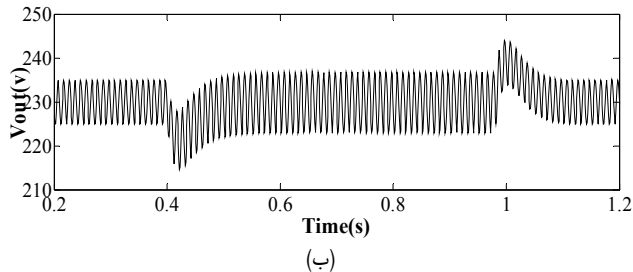
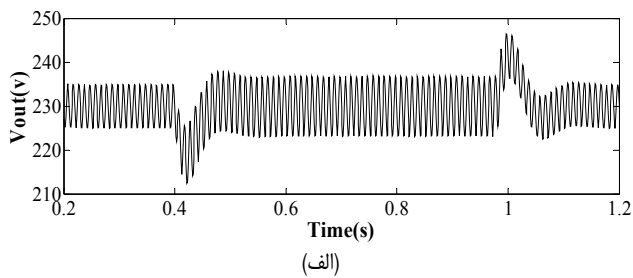
جبران‌کننده PI مرتبه صحیح و سطح پارتوی جبران‌کننده PI مرتبه کسری با زمان رسیدن به پاسخ دینامیکی تقریباً یکسان (۰٫۰۱۴ و ۰٫۰۱۵ ثانیه) در حالت مرتبه کسری در THD جریان ورودی ۱٫۲۶٪ بهبود مشاهده شد.

#### ۸-۲ تغییر در ولتاژ مرجع از ۲۳۰ V به ۲۵۰ V

در این قسمت مقادیر مربوط به جبهه پارتو و مجموعه پارتو در جداول ۸ و ۹ آمده و همچنین سطح بهینه پارتو از طراحی جبران‌کننده PI مرتبه صحیح و جبران‌کننده PI مرتبه کسری به تغییر در ولتاژ مرجع از ۲۳۰ V به ۲۵۰ V در شکل ۱۱ نشان داده شده است. در اینجا هم همانند قسمت قبل با طراحی جبران‌کننده PI مرتبه کسری مقادیر توابع هدف نسبت به جبران‌کننده PI مرتبه صحیح بهبود قابل توجهی پیدا کرده است.

مقایسه بین این دو سطح پارتو نشان می‌دهد که سطح بهینه پارتوی حاصل از طراحی جبران‌کننده PI مرتبه کسری نقاط ۱ تا ۱۲ از سطح بهینه پارتو حاصل از طراحی جبران‌کننده PI مرتبه صحیح را مغلوب کرده است. با مقایسه اولین نقطه از سطح پارتوی جبران‌کننده PI مرتبه صحیح با زمان رسیدن به پاسخ دینامیکی ۰٫۱۸۵۰ ثانیه و اولین نقطه از سطح پارتوی جبران‌کننده PI مرتبه کسری با زمان رسیدن به پاسخ دینامیکی ۰٫۰۷۲ ثانیه، بهبود ۰٫۱۱۳ ثانیه‌ای در زمان رسیدن به پاسخ دینامیکی و ۱٪ بهبود در THD جریان ورودی در حالت مرتبه کسری مشاهده شده است. با مقایسه آخرین نقاط از سطح پارتوی جبران‌کننده PI مرتبه صحیح و سطح پارتوی جبران‌کننده PI مرتبه کسری با زمان‌های رسیدن به

دینامیکی تقریباً یکسان (۰٫۰۴۴ و ۰٫۰۴۳ ثانیه)، ۱٫۹٪ بهبود در THD جریان ورودی برای جبران‌کننده PI مرتبه کسری مشاهده شد. نقاط ۲۱ و ۲ از سطح پارتوی جبران‌کننده PI مرتبه صحیح و سطح پارتوی جبران‌کننده PI مرتبه کسری با زمان رسیدن به پاسخ دینامیکی یکسان ۰٫۰۴۲ ثانیه، جبران‌کننده PI مرتبه کسری ۱٫۹۷٪ بهبود در THD جریان ورودی را نشان داده است. در نقاط ۲۲ و ۳ از سطح پارتوی جبران‌کننده PI مرتبه صحیح و سطح پارتوی جبران‌کننده PI مرتبه کسری با زمان رسیدن به پاسخ دینامیکی یکسان ۰٫۰۳۴ ثانیه، ۱٫۹۴٪ بهبود در THD جریان ورودی برای جبران‌کننده PI مرتبه کسری مشاهده شده است. در مورد نقاط ۲۳ و ۴ از سطح پارتوی جبران‌کننده PI مرتبه صحیح و سطح پارتوی جبران‌کننده PI مرتبه کسری با زمان رسیدن به پاسخ دینامیکی یکسان ۰٫۰۳۳ ثانیه، ۱٫۹۲٪ بهبود در THD جریان ورودی مشاهده شد. نقاط ۲۴ و ۶ از سطح پارتوی جبران‌کننده PI مرتبه صحیح و سطح پارتوی جبران‌کننده PI مرتبه کسری با زمان رسیدن به پاسخ دینامیکی یکسان ۰٫۰۲۴ ثانیه، ۱٫۳۵٪ بهبود در THD جریان ورودی در حالت مرتبه کسری مشاهده شد. دو نقطه ۲۵ و ۷ از سطح پارتوی جبران‌کننده PI مرتبه صحیح و سطح پارتوی جبران‌کننده PI مرتبه کسری با زمان رسیدن به پاسخ دینامیکی یکسان ۰٫۰۲۳ ثانیه، در حالت مرتبه کسری در THD جریان ورودی ۱٫۵۳٪ بهبود مشاهده شد. به عنوان نمونه شکل موج جریان و شکل موج پاسخ دینامیکی حاصل از طراحی با این دو نقطه در شکل‌های ۹ و ۱۰ نشان داده شده است. دو نقطه ۲۶ و ۸ سطح پارتوی



شکل ۹: مقایسه جریان ورودی حاصل از طراحی با دو نقطه از شکل ۸ با زمان یکسان در رسیدن به پاسخ دینامیکی، نقطه ۲۵ در حالت مرتبه صحیح با  $K_{PI} = ۰.۵۸۰۸$  و  $T_{PI} = ۰.۰۲۲$  و نقطه ۷ در حالت مرتبه کسری با  $K_{PI} = ۱.۹۴۹۸$  و  $T_{PI} = ۱۹۹.۴۸۵۶$  و  $\lambda = ۰.۰۳۲$ .

شکل ۱۰: پاسخ دینامیکی حاصل از طراحی با دو نقطه از شکل ۸ با زمان یکسان در رسیدن به پاسخ دینامیکی، (الف) نقطه ۲۵ در حالت مرتبه صحیح با  $K_{PI} = ۰.۵۸۰۸$  و  $T_{PI} = ۰.۰۲۲$  و (ب) نقطه ۷ در حالت مرتبه کسری با  $K_{PI} = ۱.۹۴۹۸$  و  $T_{PI} = ۱۹۹.۴۸۵۶$  و  $\lambda = ۰.۰۳۲$ .

جدول ۸: مقادیر مجموعه پارتو و جبهه پارتو برای بهینه‌سازی هم‌زمان THD جریان ورودی و پاسخ دینامیکی به تغییر در ولتاژ مرجع در حالت مرتبه صحیح (روش NSGA-II).

نقطه	$K_{PI}$	$T_{PI}$	زمان رسیدن به پاسخ دینامیکی (ثانیه)	THD جریان ورودی (%)	نقطه	$K_{PI}$	$T_{PI}$	زمان رسیدن به پاسخ دینامیکی (ثانیه)	THD جریان ورودی (%)
۱	۰.۱۸۶۲	۰.۰۰۵۶	۰.۱۸۵۰	۵.۲۴۱۷	۱۳	۰.۲۷۰۵	۰.۰۰۱۷	۰.۰۶۳۰	۵.۳۹۴۵
۲	۰.۱۷۰۴	۰.۰۰۴۹	۰.۱۸۴۰	۵.۲۶۱۵	۱۴	۰.۳۴۲۲	۰.۰۰۱۷	۰.۰۵۳۰	۵.۴۴۱۸
۳	۰.۱۰۶۸	۰.۰۰۲۶	۰.۱۸۳۰	۵.۲۶۵۴	۱۵	۰.۴۰۳۲	۰.۰۰۱۷	۰.۰۴۳۰	۵.۴۷۱۵
۴	۰.۱۱۸۶	۰.۰۰۲۴	۰.۱۵۳۰	۵.۲۶۹۳	۱۶	۰.۶۶۵۸	۰.۰۰۲۵	۰.۰۳۴۰	۵.۵۹۱۸
۵	۰.۱۲۳۸	۰.۰۰۲۳	۰.۱۴۳۰	۵.۲۸۳۳	۱۷	۰.۷۲۳۷	۰.۰۰۲۵	۰.۰۳۳۰	۵.۶۰۵۲
۶	۰.۱۶۳۲	۰.۰۰۲۲	۰.۱۱۲۰	۵.۲۸۵۹	۱۸	۰.۷۱۶۹	۰.۰۰۲۳	۰.۰۲۴۰	۵.۶۷۳۷
۷	۰.۲۰۴۸	۰.۰۰۲۴	۰.۱۰۳۰	۵.۳۰۷۲	۱۹	۰.۸۱۹۸	۰.۰۰۲۳	۰.۰۲۳۰	۵.۷۴۹۲
۸	۰.۲۰۵۶	۰.۰۰۲۳	۰.۰۹۳۰	۵.۳۱۶۱	۲۰	۰.۸۳۶۳	۰.۰۰۲۳	۰.۰۲۲۰	۵.۷۶۶۹
۹	۰.۱۹۶۳	۰.۰۰۲۰	۰.۰۸۴۰	۵.۳۱۶۵	۲۱	۰.۹۱۸۰	۰.۰۰۲۳	۰.۰۱۴۰	۵.۸۲۶۰
۱۰	۰.۲۵۱۰	۰.۰۰۲۳	۰.۰۸۳۰	۵.۳۲۶۳	۲۲	۲.۷۴۱۲	۰.۰۰۶۲	۰.۰۱۲۰	۶.۹۳۰۷
۱۱	۰.۲۰۹۶	۰.۰۰۱۷	۰.۰۷۴۰	۵.۳۵۸۶	۲۳	۳.۰۷۲۴	۰.۰۰۶۹	۰.۰۱۰۰	۷.۱۲۷۳
۱۲	۰.۲۳۴۱	۰.۰۰۱۸	۰.۰۷۳۰	۵.۳۷۵۶					

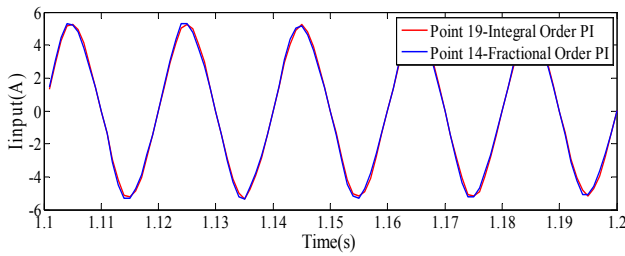
جدول ۹: مقادیر مجموعه پارتو و جبهه پارتو برای بهینه‌سازی هم‌زمان THD جریان ورودی و پاسخ دینامیکی به تغییر در ولتاژ مرجع در حالت مرتبه کسری (روش NSGA-II).

نقطه	$K_{PI}$	$T_{PI}$	$\lambda$	زمان رسیدن به پاسخ دینامیکی (ثانیه)	THD جریان ورودی (%)	نقطه	$K_{PI}$	$T_{PI}$	$\lambda$	زمان رسیدن به پاسخ دینامیکی (ثانیه)	THD جریان ورودی (%)
۱	۰.۰۰۲۳	۹۲.۸۸۶۸	۰.۰۰۸۷	۰.۰۷۲۰	۴.۲۳۲۱	۱۰	۰.۰۰۱۰	۱۷۳.۱۱۶۰	۰.۰۰۹۶	۰.۰۳۴۰	۴.۵۸۶۹
۲	۰.۰۱۹۰	۹۴.۶۷۵۳	۰.۰۰۵۸	۰.۰۶۴۰	۴.۲۴۰۸	۱۱	۰.۰۰۶۲	۱۷۶.۰۳۰۶	۰.۰۰۸۴	۰.۰۳۳۰	۴.۵۹۸۸
۳	۰.۰۰۴۲	۱۰۱.۱۲۵۵	۰.۰۰۵۸	۰.۰۶۳۰	۴.۲۷۰۹	۱۲	۰.۰۰۱۰	۱۹۶.۸۰۵۵	۰.۰۰۶۸	۰.۰۲۸۰	۴.۶۲۸۸
۴	۰.۰۰۱۰	۱۱۲.۰۹۰۸	۰.۰۰۸۰	۰.۰۶۲۰	۴.۳۱۷۴	۱۳	۰.۰۰۱۰	۱۹۸.۹۱۲۰	۰.۰۰۵۲	۰.۰۲۴۰	۴.۷۶۳۲
۵	۰.۰۰۷۰	۱۱۳.۳۹۸۸	۰.۰۰۸۴	۰.۰۵۴۰	۴.۳۴۱۵	۱۴	۰.۱۰۲۱	۱۹۹.۹۴۵۳	۰.۰۰۶۱	۰.۰۲۳۰	۴.۷۹۹۲
۶	۰.۰۰۱۰	۱۲۵.۶۷۸۳	۰.۰۰۶۷	۰.۰۵۳۰	۴.۳۸۲۷	۱۵	۱.۲۹۷۶	۱۹۹.۹۷۰۲	۰.۰۰۶۰	۰.۰۱۲۰	۵.۱۸۰۵
۷	۰.۰۰۱۰	۱۳۸.۴۸۳۸	۰.۰۰۷۳	۰.۰۴۴۰	۴.۴۱۸۳	۱۶	۱.۶۲۵۴	۱۹۸.۹۱۲۰	۰.۰۰۵۲	۰.۰۰۴۰	۵.۵۵۸۱
۸	۰.۰۱۸۳	۱۴۸.۳۴۸۷	۰.۰۰۵۸	۰.۰۴۳۰	۴.۴۵۲۳	۱۷	۲.۳۱۳۶	۱۹۰.۱۲۲۴	۰.۰۰۵۷	۰.۰۰۳۰	۵.۸۷۶۱
۹	۰.۰۰۱۰	۱۶۳.۱۳۱۶	۰.۰۰۶۱	۰.۰۴۲۰	۴.۵۱۶۹						

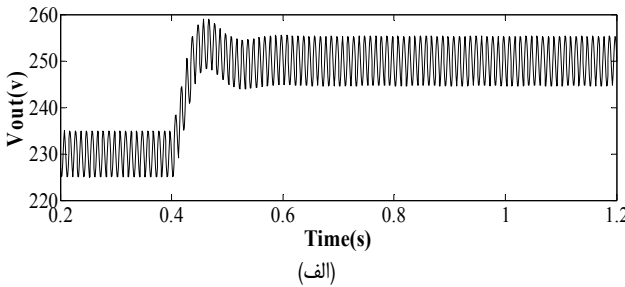
و ۱ به ترتیب از سطح پارتوی جبران کننده PI مرتبه صحیح و سطح بهینه پارتوی حاصل از طراحی جبران کننده PI مرتبه کسری با زمان رسیدن به پاسخ دینامیکی تقریباً یکسان (۰.۰۷۳ و ۰.۰۷۲ ثانیه)، در جبران کننده PI

پاسخ‌های دینامیکی ۰.۰۱ و ۰.۰۰۳ ثانیه، علاوه بر بهبود ۰.۰۰۷ ثانیه‌ای در زمان رسیدن به پاسخ دینامیکی در جبران کننده PI مرتبه کسری، ۱.۲۵٪ بهبود در THD جریان ورودی مشاهده شد. با مقایسه دو نقطه ۱۲

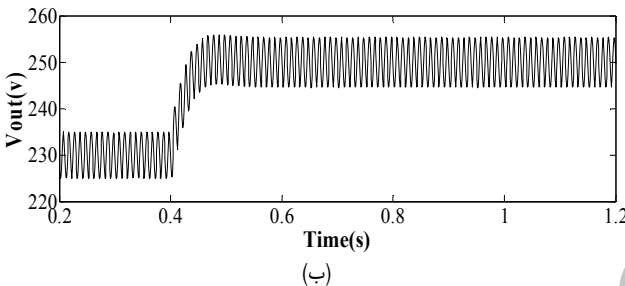




شکل ۱۲: مقایسه جریان ورودی حاصل از طراحی با دو نقطه از شکل ۱۱ با زمان یکسان در رسیدن به پاسخ دینامیکی، نقطه ۱۹ در حالت مرتبه صحیح با  $K_{PI} = 0.8198$  و  $T_{PI} = 0.023$  و نقطه ۱۴ در حالت مرتبه کسری با  $K_{PI} = 0.1021$ ،  $\lambda = 0.061$  و  $T_{PI} = 199.9453$ .



(الف)



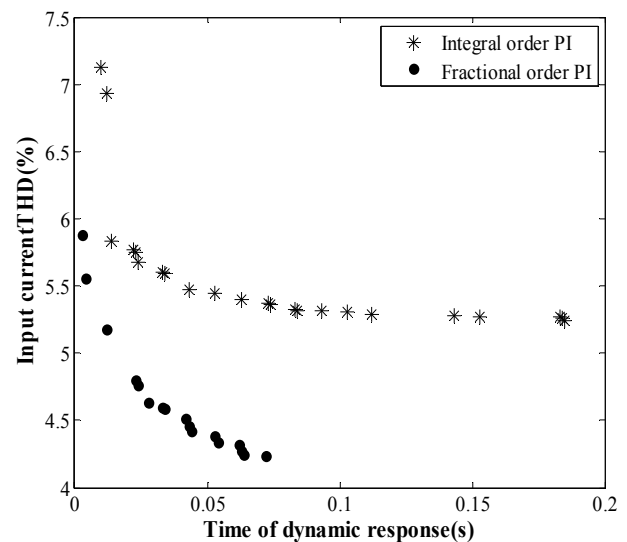
(ب)

شکل ۱۱: پاسخ دینامیکی حاصل از طراحی با دو نقطه از شکل ۱۱ با زمان یکسان در رسیدن به پاسخ دینامیکی، (الف) نقطه ۱۹ در حالت مرتبه صحیح با  $K_{PI} = 0.8198$  و  $T_{PI} = 0.023$  و (ب) نقطه ۱۴ در حالت مرتبه کسری با  $K_{PI} = 0.1021$ ،  $\lambda = 0.061$  و  $T_{PI} = 199.9453$ .

جدول ۱۱: میزان بهبود در THD جریان ورودی با تغییر در ولتاژ مرجع.

	میزان بهبود در THD جریان ورودی (درصد)	زمان یکسان در رسیدن به پاسخ دینامیکی (ثانیه)
SPEA	۰.۷۸۷۶	۰.۰۴۳۰
NSGA-II	۱.۰۵۳۲	۰.۰۲۳۰

ترتیب مربوط به سطح پارتوی جبران کننده PI مرتبه صحیح و سطح بهینه پارتوی حاصل از طراحی جبران کننده PI مرتبه کسری با زمان رسیدن به پاسخ دینامیکی یکسان ۰.۰۲۴ ثانیه، مشاهده شد که در THD جریان ورودی ۰.۰۹٪ در جبران کننده PI مرتبه کسری بهبود حاصل شده است. با مقایسه نقاط ۱۹ و ۱۴ به ترتیب از سطح پارتوی جبران کننده PI مرتبه صحیح و سطح بهینه پارتوی حاصل از طراحی جبران کننده PI مرتبه کسری با زمان رسیدن به پاسخ دینامیکی یکسان ۰.۰۲۳ ثانیه، در THD جریان ورودی ۰.۰۹۵٪ بهبود در جبران کننده PI مرتبه کسری مشاهده شد. به عنوان نمونه شکل موج جریان و همچنین شکل موج پاسخ دینامیکی حاصل از طراحی با این دو نقطه در شکل‌های ۱۲ و ۱۳ نشان داده شده است. از مقایسه دو نقطه ۲۲ و ۱۵ به ترتیب مربوط به سطح پارتوی جبران کننده PI مرتبه صحیح و سطح بهینه پارتوی حاصل از طراحی جبران کننده PI مرتبه کسری با زمان رسیدن به پاسخ دینامیکی یکسان



شکل ۱۰: مقایسه سطح پارتوی حاصل از طراحی در حالت مرتبه صحیح و طراحی در حالت مرتبه کسری به تغییر در ولتاژ مرجع (روش NSGA-II).

جدول ۱۰: میزان بهبود در THD جریان ورودی برای تغییر در بار.

	میزان بهبود در THD جریان ورودی (درصد)	زمان یکسان در رسیدن به پاسخ دینامیکی (ثانیه)
SPEA	۱.۴۱۶۴	۰.۰۴۴۰
NSGA-II	۱.۸۸۰۷	۰.۰۴۴۰
	۱.۹۱۸۰	۰.۰۳۳۰
	۱.۵۳۹۳	۰.۰۲۳۰

مرتبه کسری ۱/۱۴٪ در THD جریان ورودی بهبود مشاهده شد. با مقایسه نقاط ۱۳ و ۳ به ترتیب از سطح پارتوی جبران کننده PI مرتبه صحیح و سطح بهینه پارتوی حاصل از طراحی جبران کننده PI مرتبه کسری با زمان رسیدن به پاسخ دینامیکی یکسان ۰.۰۶۳ ثانیه، در جبران کننده PI مرتبه کسری، ۱/۱۲٪ بهبود در THD جریان ورودی مشاهده شد. با مقایسه نقاط ۱۴ و ۶ به ترتیب از سطح پارتوی جبران کننده PI مرتبه صحیح و سطح بهینه پارتوی حاصل از طراحی جبران کننده PI مرتبه کسری با زمان رسیدن به پاسخ دینامیکی یکسان ۰.۰۵۳ ثانیه، در THD جریان ورودی ۱/۰۶٪ بهبود در جبران کننده PI مرتبه کسری مشاهده شد. از مقایسه دو نقطه ۱۵ و ۸ به ترتیب مربوط به سطح پارتوی جبران کننده PI مرتبه صحیح و سطح بهینه پارتوی حاصل از طراحی جبران کننده PI مرتبه کسری با زمان رسیدن به پاسخ دینامیکی یکسان ۰.۰۴۳ ثانیه، مشاهده شد که در THD جریان ورودی ۱/۰۲٪ در جبران کننده PI مرتبه کسری بهبود حاصل شده است. همچنین با مقایسه دو نقطه ۱۶ و ۱۰ که به ترتیب مربوط به سطح پارتوی جبران کننده PI مرتبه صحیح و سطح بهینه پارتوی حاصل از طراحی جبران کننده PI مرتبه کسری با زمان رسیدن به پاسخ دینامیکی یکسان ۰.۰۳۴ ثانیه هستند، مشاهده شد که در THD جریان ورودی ۱٪ در جبران کننده PI مرتبه کسری بهبود حاصل شده است. با مقایسه نقاط ۱۷ و ۱۱ به ترتیب از سطح پارتوی جبران کننده PI مرتبه صحیح و سطح بهینه پارتوی حاصل از طراحی جبران کننده PI مرتبه کسری با زمان رسیدن به پاسخ دینامیکی یکسان ۰.۰۳۳ ثانیه، در THD جریان ورودی ۱٪ بهبود در جبران کننده PI مرتبه کسری مشاهده شد. از مقایسه دو نقطه ۱۸ و ۱۳ به

- dynamics responses," *IEEE Trans. Power Electron.*, vol. 18, no. 1, pp. 420-428, Jan. 2003.
- [6] A. Prodic, D. Maksimovic, and R. W. Erickson, "Dead - zone digital controllers for improved dynamic response of low harmonic rectifiers," *IEEE Trans. Power Electron.*, vol. 21, no. 1, pp. 173-181, Jan. 2006.
- [7] M. O. Eissa, S. B. Leeb, G. C. Verghese, and A. M. Slankovic, "A fast analog controller for a unity - power factor AC/DC converter," in *Proc. IEEE APEC'94*, vol. 2, pp. 551-555, Feb. 1994.
- [8] E. Figueres, J. M. Benavent, G. Garcera, and M. Pascual, "Robust control of power - factor - correction rectifiers with fast dynamic response," *IEEE Trans. Ind. Electron.*, vol. 52, no. 1, pp. 66-76, Feb. 2005.
- [9] E. Figueres, J. M. Benavent, G. Garcera, and M. Pascual, "A control circuit with load current injection for single - phase power factor correction rectifiers," *IEEE Trans. Ind. Electron.*, vol. 54, no. 3, pp. 1272-1281, Feb. 2005.
- [10] A. Amirahmadi, A. Dastfan, and M. R. Rafiei, "Optimal controller design for single - phase PFC rectifiers using SPEA multi - objective optimization," *J. of Power Electronics*, vol. 12, no. 1, pp. 104-112, 2012.
- [11] A. Amirahmadi, A. Dastfan, H. Yassami, and S. M. R. Rafiei, "Multi-objective optimum design of controller for PFC rectifier using NSGA-II algorithm," in *Proc. Power Electronics, Drive Systems & Technologies Conf., PEDSTC'10*, pp. 180-185, 17-18 Feb. 2010.
- [12] C. A. Coello Coello, *Twenty Years of Evolutionary Multi-Objective Optimization: A Historical View of the Field*, Evolutionary Computation Group, Departamento de Ingeniería Eléctrica Sección de Computación. Av. Instituto Politécnico Nacional No. 2508, 20 pp., 2005.
- [13] E. Zitzler and L. Thiele, "Multiobjective optimization using evolutionary algorithms - a comparative study," in A. E. Eiben, Editor, *Parallel Problem Solving from Nature V*, Amsterdam, Springer-Verlag, pp. 292-301, 1998.
- [14] E. Zitzler and L. Thiele, "Multiobjective evolutionary algorithms: a comparative case study and the strength pareto approach," *IEEE Trans. on Evolutionary Computation*, vol. 3, no. 4, pp. 257-271, Nov. 1999.
- [15] I. F. Sbalzarini, S. Muller, and P. Koumoutsakosyz, "Multiobjective optimization using evolutionary algorithms," in *Proc. of the Summer Program*, Center for Turbulence Research, pp. 63-74, 2000.
- [16] E. Zitzler, *Evolutionary Algorithms for Multiobjective Optimization: Methods and Applications*, Ph.D Thesis, Swiss Federal Institute of Technology Zurich, 1999.
- [17] I. Petras, *Fractional-Order Nonlinear Systems, Modeling, Analysis and Simulations*, Springer, 2010.
- [18] I. Petras, L. Dorcak, and I. Kostial, "Control quality enhancement by fractional order controllers," *Acta Montanistica Slovaca Rocnik*, vol. 3, no. 2, pp. 143-148, 1998.

**حمیده ابوالحسنی** تحصیلات خود را در مقطع کارشناسی مهندسی برق الکترونیک در سال ۱۳۸۷ از دانشگاه آزاد اسلامی واحد تفرش و در مقطع کارشناسی ارشد مهندسی برق کنترل در سال ۱۳۹۲ از دانشگاه آزاد اسلامی واحد گرمسار دریافت نمود. زمینه علمی مورد علاقه ایشان بهینه‌سازی چند هدفه با الگوریتم‌های فراابتکاری می‌باشد.

**سیدمحمد رضا رفیعی** تحصیلات خود را در مقطع کارشناسی مهندسی برق در سال ۱۳۷۰ با درجه ممتاز در دانشگاه سیستان و بلوچستان و مقاطع کارشناسی ارشد و دکتری مهندسی برق را به ترتیب در سال‌های ۱۳۷۳ و ۱۳۷۹ در دانشگاه فردوسی مشهد به پایان رسانده است و هم‌اکنون عضو هیات علمی گروه مهندسی برق دانشگاه آزاد اسلامی گرمسار می‌باشد. نام‌برده قبل از پیوستنش به این دانشگاه استادیار دانشگاه‌های صنعتی شاهرود و صنعتی سهند و دو سال نیز محقق ارشد در پلی تکنیک تورین ایتالیا بوده است. دکتر رفیعی عضو ارشد IEEE است و زمینه‌های تحقیقاتی مورد علاقه وی عبارتند از سیستم‌های کنترل، سیستم‌های قدرت، الکترونیک قدرت و بهینه‌سازی.

۰/۱۲ ثانیه، مشاهده شد که در THD جریان ورودی ۱/۷۵٪ در جبران‌کننده PI مرتبه کسری بهبود به وجود آمده است.

## ۹- مقایسه روش‌های SPEA و NSGA-II

برای مقایسه بین الگوریتم‌های استفاده‌شده برای تغییرات مختلف (تغییر در بار و تغییر در ولتاژ مرجع)، زمان‌های رسیدن به پاسخ دینامیکی که برای هر دو جبران‌کننده PI طراحی شده (مرتبه صحیح و مرتبه کسری) یکسان هستند در نظر گرفته شد و میزان بهبود در THD جریان ورودی در هر کدام از روش‌ها بررسی گردید. در جداول ۱۰ و ۱۱ میزان این بهبودها نشان داده شده است.

مشاهده می‌شود که میزان بهبودها در THD جریان ورودی در زمان‌های یکسان در روش NSGA-II نسبت به روش SPEA بیشتر است. بنابراین می‌توان گفت در این حالت روش NSGA-II نسبت به روش SPEA برتری نسبی دارد.

همان‌طور که مشخص است میزان بهبود در THD جریان ورودی در حالت تغییر در ولتاژ مرجع در روش NSGA-II بیشتر است که نشان‌دهنده برتری نسبی این روش می‌باشد.

## ۱۰- نتیجه‌گیری

در این مقاله برای کنترل یکسوکننده PFC از روش کنترلی جریان غیر مستقیم استفاده شد و هدف، طراحی ضرایب جبران‌کننده PI به کار رفته در این روش است. برای رسیدن به این منظور با توجه به اهداف متضاد THD جریان ورودی و زمان رسیدن به پاسخ دینامیکی در ابتدا با استفاده از روش‌های بهینه‌سازی چندهدفه SPEA و NSGA-II جبران‌کننده PI مرتبه صحیح و سپس مرتبه کسری طراحی گردید و مشخص شد که سطح پارامتری حاصل از طراحی به روش مرتبه کسری بیشتر نقاط حاصل از طراحی به روش مرتبه صحیح را مغلوب کرده و این نشان‌دهنده برتری طراحی به روش مرتبه کسری نسبت به مرتبه صحیح می‌باشد. همچنین مشخص شد که با تغییر یافتن توابع هدف (تغییر در بار و تغییر در ولتاژ مرجع)، هر کدام از الگوریتم‌های به کار برده شده ممکن است نسبت به دیگری برتری نسبی داشته باشد و در واقع می‌توان گفت هیچ کدام از الگوریتم‌ها نسبت به دیگری برتری مطلق ندارد.

## مراجع

- [1] V. Tuomainen, *Low - Power PFC and Forward Converters Methods to Improve Performance*, Thesis for Ph.D Helsinki University of Technology, 2004.
- [2] R. Ghosh and G. Narayanan, "A simple method to improve the dynamic response of single - phase PWM rectifiers," *IEEE Trans. on Industrial Electronics*, vol. 55, no. 10, pp. 3627-3634, Oct. 2008.
- [3] G. Spiazzi, P. Mattavelli, and L. Rossetto, "Power factor preregulators with improved dynamic response," *IEEE Trans. Power Electron.*, vol. 12, no. 2, pp. 343-349, Mar. 1997.
- [4] A. Prodic, J. Chen, R. W. Erickson, and D. Maksimovic, "Digitally controlled low - harmonic rectifier having fast dynamics responses," in *Proc. IEEE APEC*, vol. 1, pp. 476-482, Mar. 2002.
- [5] A. Prodic, J. Chen, D. Maksimovic, and R. W. Erickson, "Self - tuning digitally controlled low-harmonic rectifier having fast