طراحی شارژر ولتاژ بالا با ضریب توان واحد مبتنی بر ساختار BOOST دوسویه، مجهز به فیلتر سازگاری الکترومغناطیسی

آتیلا اسکندرنژاد، عبدالرضا رحمتی و ادیب ابریشمی‌فر

چکیده: شارژرهای ولتاژ بالا در وسایلی مانند خودروهای برقی (EV)، UPS و فضاپیما استفاده می‌شوند. مبدل معرفی‌شده دارای ساختار Boost دوسویه است که کل ولتاژ مجموعه باتری در خروجی بزرگ‌تر از بیشینه ولتاژ ورودی بوده و این مبدل دوسویه قابلیت انتقال توان از منبع به بانک باتری و بالعکس را داراست. جریان در یک نیم‌سیکل از سمت ورودی به خروجی و در نیم‌سیکل دیگر از سمت خروجی به ورودی می‌باشد. تغذیه ورودی مدار منبع سینوسی برق شبکه و خروجی نیز ولتاژ DC می‌باشد، این مبدل عملکرد یکسوسازی AC/DC و تبدیل DC/DC را در یک مرحله تحقق می‌بخشد. کنترل سوئیچینگ به روش هیسترزیس انجام می‌گیرد و ضریب توان نزدیک به یک خواهد بود و روابط مداری برای تعیین مقادیر قطعات محاسبه می‌گردد. در ادامه فیلتر سازگاری الکترومغناطیسی (EMC) طراحی شده و در انتها سازگاری تحلیل‌های تئوری بیان‌شده با انجام شبیه‌سازی روی یک مبدل نمونه تحقق می‌یابد و پیشنهادهایی برای کارهای آتی بیان می‌شود.

کلید واژه: *تصحیح ضریب توان، مبدل Boost، سازگاری الکترومغناطیسی.*

۱- مقدمه

تصحیح ضریب توان (PFC)[1] در مبدل‌های سوئیچینگ از بحث‌هایی است که با افزایش توجه همگانی به مدیریت انرژی، روز به روز بر اهمیت آن نیز افزوده می‌گردد. مبدل‌های سوئیچینگ جزو بارهای غیر خطی بوده و در حالت عادی جریان پالسی از منبع می‌کشد. این امر موجب کاهش ضریب توان (PF) و افزایش ضریب اعوجاج هارمونیکی (THD)[2] می‌شود [۱]. پیشرفت تکنولوژی صنعت نیمه‌هادی موجب افزایش فرکانس بیشینه کلیدزنی سوئیچ‌ها شده است. تکنیک‌های PFC با کنترل روش کلیدزنی سوئیچ‌ها، جریان ورودی مبدل سینوسی و هم‌فاز با ولتاژ منبع می‌گردد و ضریب توان نزدیک به واحد می‌شود. در این شرایط رفتار بار غیر خطی شبیه یک مقاومت خطی شده و توان اکتیو (P) با توان ظاهری (S) برابر می‌گردد. مقدار این مقاومت از (۱) محاسبه می‌شود [۲]

$$R_{em} = \frac{V_s}{I_s} \qquad (۱)$$

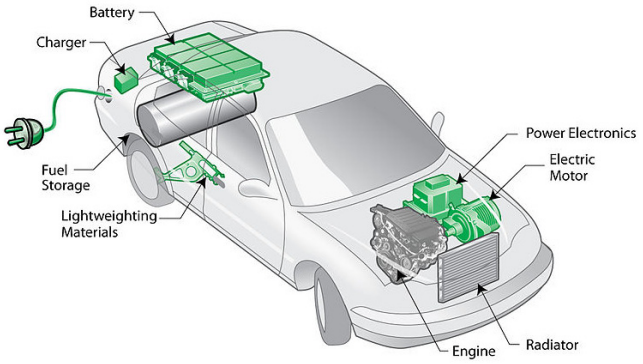
این مقاله در تاریخ ۳۰ مرداد ماه ۱۳۹۲ دریافت و در تاریخ ۲۷ فروردین ماه ۱۳۹۳ بازنگری شد. این تحقیق با پشتیبانی آزمایشگاه الکترونیک- قدرت دانشگاه علم و صنعت انجام شده است.

آتیلا اسکندرنژاد، آزمایشگاه الکترونیک قدرت، دانشگاه علم و صنعت ایران، تهران، (email: a_skandarnezhad@iust.ac.ir).

عبدالرضا رحمتی، دانشکده برق، دانشگاه علم و صنعت ایران، تهران، (email: rahmati@iust.ac.ir).

ادیب ابریشمی‌فر، دانشکده برق، دانشگاه علم و صنعت ایران، نارمک، تهران، (email: abrishamifar@iust.ac.ir).

1. Power Factor Correction
2. Total Harmonic Distortion



شکل ۱: ساختمان یک خودروی برقی.

روابط ضریب توان و ضریب اعوجاج هارمونیکی به ترتیب با (۲) و (۳) بیان می‌شود که این ضرایب اثر معکوس بر هم دارند

$$PF = \frac{I_1}{I_s}.\cos\phi \qquad (۲)$$

$$THD = \frac{\sqrt{I_s^2 - I_1^2}}{I_1} \qquad (۳)$$

در روابط مداری بیان‌شده در این مقاله، منظور از I_s جریان مؤثر کلی، I_1 جریان مؤثر مؤلفه اول و نماد φ زاویه اختلاف فاز جریان ورودی مبدل است. مطابق (۲) اگر دامنه I_s با I_1 برابر شود، ضریب اعوجاج- هارمونیکی صفر گشته و با فرض اختلاف فاز صفر درجه، ضریب توان واحد می‌شود [۳]. در شارژرهای ولتاژ بالا که اغلب از مبدل Boost استفاده می‌گردد استعداد خوبی برای اعمال تکنیک‌های PFC دارند. امروزه با کاهش سوخت‌های فسیلی و افزایش قیمت آن توجه بیشتری نسبت به خورروهای الکتریکی می‌شود. در این خودروها بانکی از باتری (BB)[3] انرژی را تأمین و سپس دوباره شارژ می‌گردد [۴]. شکل ۱ ساختمان یک خودروی برقی (EV)[4] را نشان می‌دهد.

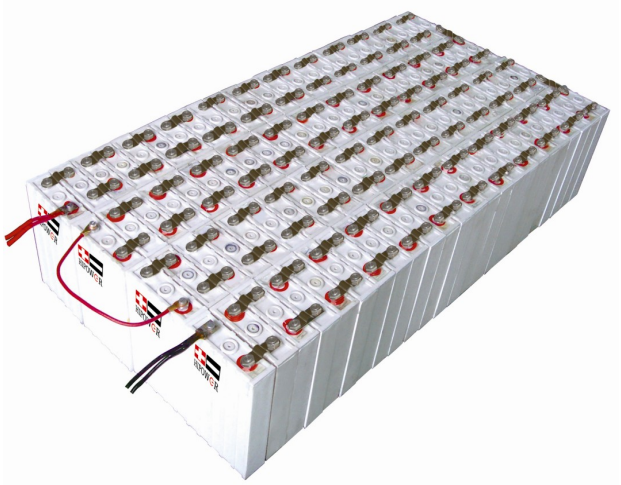
در شکل ۲ یک بانک باتری با چهار سطر و چندین ستون مشاهده می‌شود که سلول‌های آن با هم سری شده‌اند. ذخیره انرژی الکتروشیمیایی در این باطری‌ها به صورت یک منبع ولتاژ E سری با مقاومت درونی r در محیط مداری نمایش داده می‌شود. اگر در کاربردی خاص، نیاز به شارژ موازی چندین بانک باتری باشد می‌توان با تغییر مقاومت سری هر بانک باتری، سهم جریان شارژ آن را تنظیم کرد.

بانک‌های باتری در کاربردهایی مانند خودروهای الکتریکی، منابع تغذیه وقفه‌ناپذیر (UPS)[5]، فضاپیماها و پروژه‌های تحقیقاتی استفاده می‌گردد.

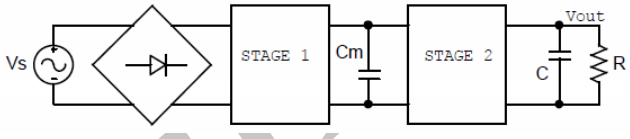
3. Battery Bank
4. Electrical Vehicle
5. Un - Interrupted Power Supply

Archive of SID

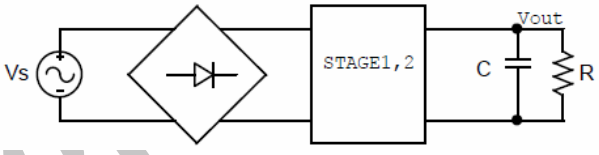
www.SID.ir



شکل ۲: بانک باتری چهارردیفه.



شکل ۳: ساختار دوقسمتی یک مبدل تصحیح ضریب توان شده.



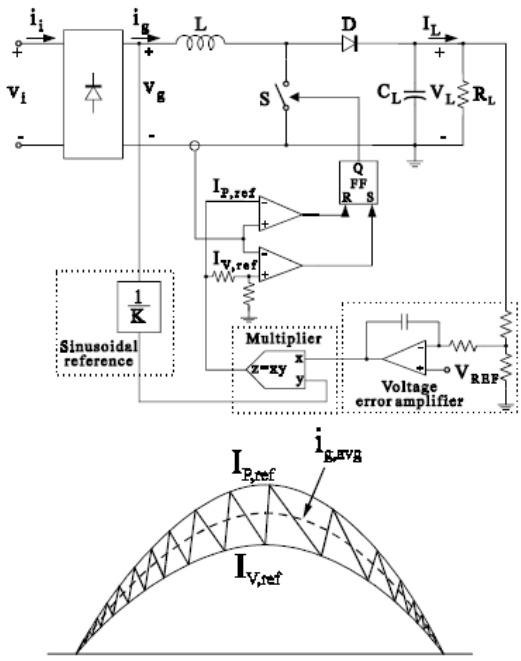
شکل ۴: مبدل تصحیح ضریب توان تک‌مرحله‌ای.

۲- معرفی ساختار مبدل

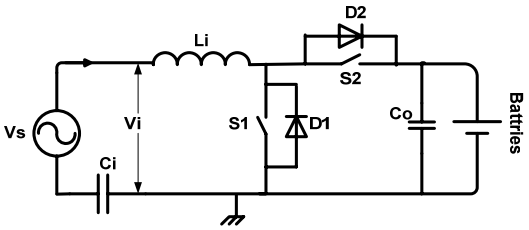
در این قسمت ساختار مبدل برای تصحیح ضریب توان معرفی می‌شود. مبدل‌های PFC مرسوم دارای ساختار دوقسمتی هستند، همچنان که در شکل ۳ نشان داده شده است [۵] و [۶].

بخش اول (STAGE۱) با کنترل سوئیچینگ، جریان سینوسی هم‌فاز از منبع V_s کشیده و ولتاژی DC در دو سر خازن C_m ایجاد می‌کند. بخش دوم (STAGE۲) یک مبدل DC/DC بوده و ولتاژ ورودی را به ولتاژ مورد نیاز بار در دو سر خازن C تبدیل می‌کند. به عبارت دیگر در این مبدل انتقال انرژی از منبع به بار در طی دو مرحله انجام می‌گیرد و این امر موجب افزایش تلفات انرژی در مسیر انتقال شده و راندمان کاهش می‌یابد. با افزایش قطعات مداری هزینه ساخت مبدل نیز افزایش می‌یابد. این معایب باعث شده تا طراحان به سمت مبدل PFC تک‌مرحله‌ای گرایش پیدا کنند. شکل ۴ یک مبدل تک‌بخشی را نشان می‌دهد [۷] که در این مبدل عملکرد هر دو بخش اول و دوم در یک مرحله ادغام می‌گردد. این بخش واحد، با الگوریتم کنترلی سوئیچینگ از یک طرف جریان سینوسی از منبع کشیده و از طرف دیگر ولتاژ مطلوب DC بار را تأمین می‌کند، لذا راندمان افزایش و هزینه کاهش می‌یابد. ولی باید گفت الگوریتم کنترلی مبدل تک‌مرحله‌ای در مقایسه با الگوریتم کنترل یک بخش از مبدل دوقسمتی کمی پیچیده‌تر است.

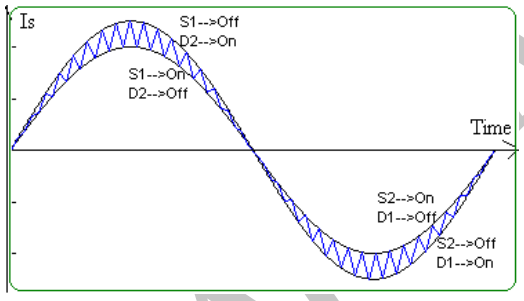
در ساختار شکل ۵ از روش هیسترزیس برای تصحیح ضریب توان مبدل Boost استفاده می‌شود که با محصورکردن جریان ورودی مبدل در یک باند هیسترزیس با عرض باند تنظیم‌شده به ضریب توان نزدیک به واحد دست می‌یابد [۸]. در ادامه به شرح عملکرد مبدل می‌پردازیم.



شکل ۵: تصحیح ضریب توان مبدل Boost به روش هیسترزیس.



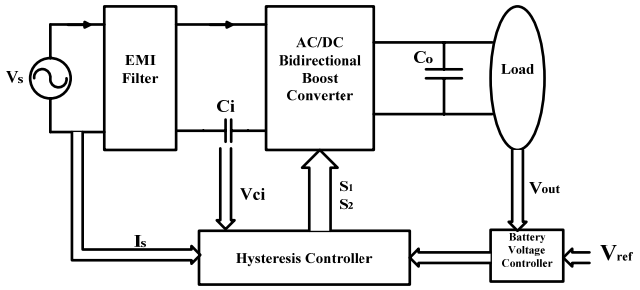
شکل ۶: مبدل تک‌مرحله‌ای معرفی‌شده در این مقاله.



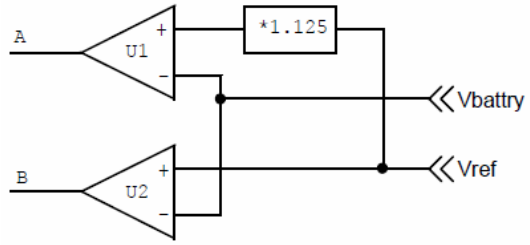
شکل ۷: وضعیت کلیدهای مبدل در نیم‌سیکل مثبت و منفی.

در مبدل فوق برای ایجاد مرجع سینوسی از یک تقسیم مقاومتی ساده با نسبت $1/K$ استفاده شده و دامنه این منحنی مرجع توسط جبران‌ساز خطا تنظیم می‌گردد تا در صورت کاهش ولتاژ خروجی دامنه مرجع افزایش یابد تا کمبود انرژی بار را جبران کند و بالعکس. جریان لحظه‌ای ورودی مبدل (i_g) با سطح فوقانی $(I_{P,ref})$ و تحتانی $(I_{V,ref})$ مرجع هیسترزیس مقایسه می‌شود. خروجی آپ امپ‌های مقایسه به یک فلیپ فلاپ R-S اعمال می‌گردد. هرگاه جریان مبدل به مرز فوقانی برسد کلید بازنشانی Reset شده و جریان کاهش می‌یابد و هرگاه به مرز تحتانی برسد کلید Set می‌گردد [۹] و [۱۰]. مبدل تک‌مرحله‌ای پیشنهادشده در این مقاله در شکل ۶ ملاحظه می‌شود. ولتاژ ورودی V_i برابر جمع ولتاژ منبع V_s و ولتاژ خازن C_i می‌باشد. ولتاژ اولیه خازن C_i طوری است که ولتاژ V_i همیشه مثبت بماند یعنی ولتاژ اولیه باید از دامنه برق شهر بیشتر باشد $(V_{C_i}(0) > ۲۲۰\sqrt{۲})$. طبق شکل ۷ در نیم‌سیکل مثبت، کلیدهای $S_۱$ و $D_۲$ و در نیم‌سیکل منفی، کلیدهای $S_۲$ و $D_۱$ فعال هستند.

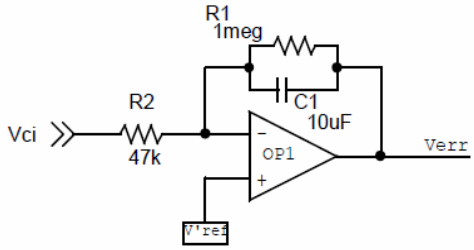
www.SID.ir



شکل ۸: بلوک دیاگرام کلی مبدل.



شکل ۹: مدار کنترل ولتاژ باتری.



شکل ۱۰: جبران‌ساز خازن C_i.

جدول ۱: حالات سه‌گانه شارژ.

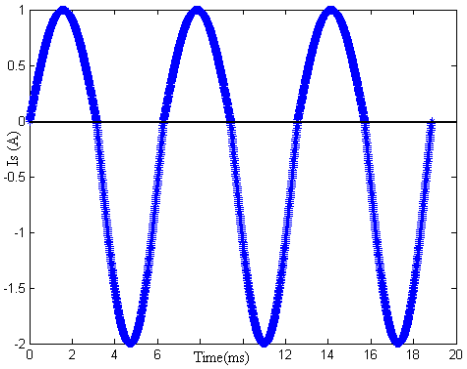
نتیجه	B	A	حالات سه‌گانه
برابر جریان نامی	۱	۱	$V_{battery} < V_{ref}$
نصف جریان نامی	۱	۰	$V_{ref} < V_{battery} < ۱/۱۲۵ V_{ref}$
صفر	۰	۰	$۱/۱۲۵ V_{ref} \le V_{battery}$

بیشترین فرکانس سوئیچینگ در لحظه عبور از صفر خواهد بود و بلوک عملکردی مبدل در شکل ۸ معرفی می‌شود. فیلتر الکترومغناطیسی EMI مانع ورود مؤلفه‌های فرکانس بالای جریان به خط تغذیه می‌گردد.

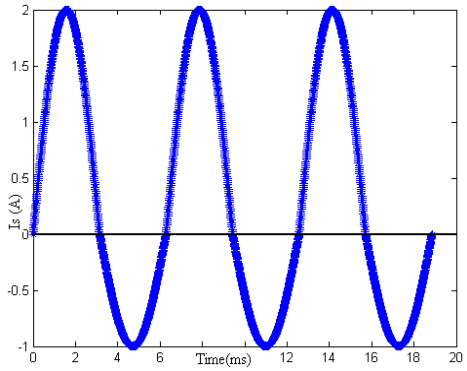
بار خروجی چند سلول باتری است که به طور سری متصل هستند. یک باتری ۲۴ولتی را در نظر گیرید که ولتاژ آن در حالت دشارژ برابر ۲۰ بوده و باید شارژ شود و پس از آن به ۲۷ ولت می‌رسد. برای افزایش طول عمر باتری بهتر است فرایند شارژ سه مرحله باشد، در مرحله اول ولتاژ باتری بین ۲۰ تا ۲۴ ولت بوده و با جریان نامی شارژ می‌شود. در مرحله دوم ولتاژ بین ۲۴ تا ۲۷ ولت بوده و با نصف جریان نامی شارژ می‌گردد. در مرحله سوم ولتاژ به ۲۷ ولت می‌رسد و جریان باید قطع شود [۱۱]. فرایند سه‌گانه فوق در بلوک کنترل ولتاژ باتری تحقق می‌یابد و شکل ۹ مداری به این منظور با استفاده از دو مقایسه‌گر U۱–U۲ را نشان می‌دهد.

ضریب ۱/۱۲۵ در واقعیت عدد خوبی جهت تعیین سطح کامل شارژ باتری می‌باشد. شرایط سه‌گانه مدار شکل ۹ در جدول ۱ دیده می‌شود. با تعیین وضعیت A و B یکی از اعداد ۰، ۰/۵ و ۱ به عنوان ضریب تنظیم دامنه جریان مرجع به بلوک هیسترزیس منتقل می‌شود.

در مورد خازن C_i گفته شد در هنگام شروع باید دارای ولتاژ اولیه‌ای بزرگ‌تر از بیشینه V_s باشد، این کار را می‌توان به سادگی با یک رله و



شکل ۱۱: وضع جریان مرجع در هنگام کاهش ولتاژ خازن ورودی.



شکل ۱۲: وضع جریان مرجع در هنگام افزایش ولتاژ خازن ورودی.

جدول ۲: وضعیت جبران‌ساز خازن ورودی.

نتیجه مقایسه	وضعیت
دامنه مرجع جریان در هر دو نیم‌سیکل یکسان باشد.	$۰/۹V'_{ref} < V_{err} < ۱/۱V'_{ref}$
دامنه مرجع در نیم‌سیکل مثبت از منفی بزرگ‌تر باشد.	$۰/۹V'_{ref} > V_{err}$
دامنه مرجع در نیم‌سیکل منفی از مثبت بزرگ‌تر باشد.	$۱/۱V'_{ref} < V_{err}$

ترانس افزاینده در هنگام راه‌اندازی مبدل انجام داد ولی این ولتاژ ممکن است در طی فرایند به دلیل غیر ایده‌آل بودن شرایط تغییر کند. مشکل مذکور را می‌توان با تغییر دامنه جریان مرجع در نیم‌سیکل مثبت نسبت به نیم‌سیکل منفی حل کرد. اگر ولتاژ اولیه C_i افزایش یابد باید دامنه جریان مرجع در نیم‌سیکل مثبت را افزایش داد تا انرژی اضافی آن از بین رود. اگر ولتاژ اولیه C_i کاهش یابد باید دامنه جریان مرجع در نیم‌سیکل منفی را افزایش داد تا کمبود آن جبران گردد. به این منظور یک جبران‌ساز جهت مقایسه $V_{C_i}(\cdot)$ با مقدار مرجع V'_{ref} طراحی می‌شود، ثابت زمانی این جبران‌ساز باید به اندازه کافی از دوره تناوب $T = ۲۰\text{ms}$ بزرگ‌تر باشد تا تغیرات لحظه‌ای ولتاژی خازن در طول یک دوره تناوب تأثیری در عملکرد جبران‌ساز نداشته باشد که این مدار در شکل ۱۰ ملاحظه می‌شود.

جدول ۲ وضعیت جبران‌ساز فوق را در سه حالت بیان می‌کند.

شکل ۱۱ وضعیتی را نشان می‌دهد که ولتاژ خازن ورودی کاهش یافته و جریان مبدل در حال جبران آن بوده و دامنه منفی از مثبت بزرگ‌تر بوده و شکل ۱۲ وضعیتی را نشان می‌دهد که ولتاژ خازن ورودی افزایش یافته و جریان مبدل در حال تقلیل آن بوده و دامنه مثبت از منفی بزرگ‌تر است.

۳- شرح روابط و محاسبات مداری

در این قسمت، روابط مداری جهت تعیین مقادیر مناسب قطعات مبدل شرح داده می‌شود. آرایش مبدل در شکل ۶ و منحنی جریانی هیسترزیس در شکل ۷ آورده شده است.

Archive of SID
www.SID.ir

در نیم‌سیکل مثبت S_1 و D_2 درگیر بوده و در نیم‌سیکل منفی S_2 و D_1 کار می‌کنند. فرض کنید در نیم‌سیکل‌های مثبت قرار داریم و کلید S_1 بسته است در این حالت جریان منبع I_S افزایش می‌یابد و زمانی که این جریان به حد بالایی هیسترزیس رسید کلید S_1 باز شده و جریان از طریق D_2 به خروجی انتقال یافته و شروع به کاهش می‌کند. وقتی جریان به حد پایین هیسترزیس رسید دوباره کلید S_1 بسته شده و D_2 قطع می‌گردد. زمانی که در نیم‌سیکل منفی اندازه جریان I_S افزایش یابد به همین صورت کلید S_2 قطع شده و D_1 وصل می‌شود و وقتی اندازه جریان کاهش یابد کلید S_2 وصل شده و D_1 قطع می‌شود. به این ترتیب جریان کشیده‌شده از منبع (I_S) همیشه در فاصله هیسترزیس قرار گرفته و لذا این جریان حالت سینوسی خواهد داشت. حد بالایی هیسترزیس را با I_a و حد پایینی را با I_b مانند (۴) بیان می‌کنیم

$$\begin{aligned} &I_s \text{ Upper Limit} \Rightarrow I_a(t) = I_a \sin \omega t \\ &I_s \text{ Lower Limit} \Rightarrow I_b(t) = I_b \sin \omega t \end{aligned} \quad (۴)$$

جریان منبع V_S همیشه در فاصله بین I_a و I_b محصور می‌ماند، لذا جریان منبع I_S برابر متوسط دو جریان مرزی فوق می‌گردد. در این شرایط مقاومت دیده‌شده از منبع با (۵) محاسبه می‌شود

$$\begin{aligned} &V_s(t) = V_m \sin \omega t \\ &I_{s_{avg}}(t) = \frac{I_a(t) + I_b(t)}{2} \Rightarrow R_{em} = \frac{V_s(t)}{I_{avg}(t)} = \frac{2V_m}{I_a + I_b} \end{aligned} \quad (۵)$$

ولتاژ ورودی مبدل V_i باید همیشه مثبت باشد که این ولتاژ، مجموع ولتاژ منبع و خازن است و مقدار لحظه‌ای ولتاژ ورودی با (۶) بیان می‌شود

$$\begin{aligned} V_i(t) = V_{C_i}(t) + V_s(t) = V_{C_i}(0) - \frac{1}{C_i}\int_0^t I_s(t)\mathrm{d}t + V_s(t) = \\ V_{C_i}(0) + \frac{I_a + I_b}{2\omega C_i}(\cos \omega t - 1) + V_m \sin \omega t \end{aligned} \quad (۶)$$

شیب تغییرات جریان منبع در فاصله هیسترزیس باید بزرگ‌تر از شیب تغییرات جریان مرجع باشد تا خیلی سریع به حدود بالا و پایین هیسترزیس بتواند برسد. بر اساس اصل نائیکویست نسبت این دو شیب حداقل باید ۲ باشد. در فاصله ۰ تا ۹۰ درجه و ۲۷۰ تا ۳۶۰ درجه شیب جریان مرجع مثبت است. حد نائیکویست برای افراز شرط فوق در بازه مذکور زمانی که S_1 روشن (S_2 خاموش) است، یعنی در شیب مثبت I_S با (۷) بیان می‌شود. وضعیت S_1 و D_2 با وضعیت S_2 و D_1 عکس همدیگر است

$$\begin{aligned} &\{S_1 \text{ on}, 0 < \omega t < \frac{\pi}{2}\} \Big\| \{S_2 \text{ off}, \frac{3\pi}{2} < \omega t < 2\pi\} \Rightarrow \\ &\frac{\mathrm{d}I_s(t)}{\mathrm{d}t} \geq \frac{2\mathrm{d}I_{avg}(t)}{\mathrm{d}t} \Rightarrow \\ &\frac{V_{C_i}(0)}{V} - \frac{1}{R_{em}\omega C_i} \geq \sqrt{1 + (\frac{2\omega L_i}{R_{em}} - \frac{1}{R_{em}\omega C_i})^2} \end{aligned} \quad (۷)$$

وقتی S_1 خاموش (S_2 روشن) باشد با (۸) بیان می‌گردد

$$\begin{aligned} &\{S_1 \text{ off}, 0 < \omega t < \frac{\pi}{2}\} \Big\| \{S_2 \text{ on}, \frac{3\pi}{2} < \omega t < 2\pi\} \Rightarrow \\ &\frac{\mathrm{d}I_s(t)}{\mathrm{d}t} \leq -\frac{2\mathrm{d}I_{avg}(t)}{\mathrm{d}t} \Rightarrow \\ &\frac{V_{out} - V_{C_i}(0)}{V_m} + \frac{1}{R_{em}\omega C_i} \geq \sqrt{1 + (\frac{2\omega L_i}{R_{em}} + \frac{1}{R_{em}\omega C_i})^2} \end{aligned} \quad (۸)$$

در فاصله ۹۰ تا ۱۸۰ درجه و ۱۸۰ تا۲۷۰ درجه شیب جریان مرجع منفی است. افراز شرط نائیکویست در بازه فوق وقتی S_1 روشن (S_2 خاموش) است با (۹) بیان می‌شود

$$\begin{aligned} &\{S_1 \text{ on}, \frac{\pi}{2} < \omega t < \pi\} \Big\| \{S_2 \text{ off}, \pi < \omega t < \frac{3\pi}{2}\} \Rightarrow \\ &\frac{\mathrm{d}I_s(t)}{\mathrm{d}t} \geq -\frac{2\mathrm{d}I_{avg}(t)}{\mathrm{d}t} \Rightarrow \\ &\frac{V_{C_i}(0)}{V} - \frac{1}{R_{em}\omega C_i} \geq \sqrt{1 + (\frac{2\omega L_i}{R_{em}} + \frac{1}{R_{em}\omega C_i})^2} \end{aligned} \quad (۹)$$

و وقتی S_1 خاموش (S_2 روشن) باشد با (۱۰) بیان می‌گردد

$$\begin{aligned} &\{S_1 \text{ off}, \frac{\pi}{2} < \omega t < \pi\} \Big\| \{S_2 \text{ on}, \pi < \omega t < \frac{3\pi}{2}\} \Rightarrow \\ &\frac{\mathrm{d}I_s(t)}{\mathrm{d}t} \leq -\frac{2\mathrm{d}I_{avg}(t)}{\mathrm{d}t} \Rightarrow \\ &\frac{V_{out} - V_{C_i}(0)}{V_m} + \frac{1}{R_{em}\omega C_i} \geq \sqrt{1 + (-\frac{2\omega L_i}{R_{em}} + \frac{1}{R_{em}\omega C_i})^2} \end{aligned} \quad (۱۰)$$

با ادغام (۷) و (۹) به (۱۱) می‌رسیم

$$\frac{V_{C_i}(0)}{V_m} \geq \sqrt{1 + (\frac{2\omega L_i}{R_{em}} + \frac{1}{R_{em}\omega C_i})^2} + \frac{1}{R_{em}\omega C_i} \quad (۱۱)$$

با ادغام (۸) و (۱۰) به (۱۲) می‌رسیم

$$\frac{V_{out} - V_{C_i}(0)}{V_m} \geq \sqrt{1 + (\frac{2\omega L_i}{R_{em}} + \frac{1}{R_{em}\omega C_i})^2} - \frac{1}{R_{em}\omega C_i} \quad (۱۲)$$

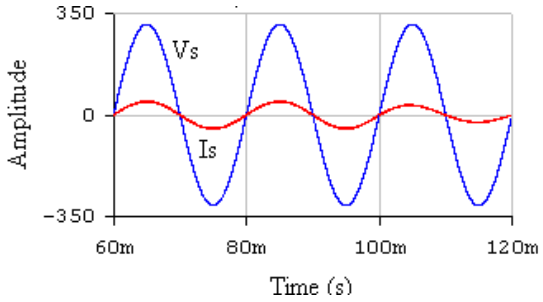
روابط (۱۱) و (۱۲) به ترتیب حداقل و حداکثر شارژ اولیه مجاز خازن ورودی C_i را جهت عملکرد صحیح مبدل نشان می‌دهد. با قراردادن (۱۱) در (۱۲) و حذف پارامتر $V_{C_i}(0)$، (۱۳) نتیجه می‌گردد

$$\begin{aligned} &\frac{V_{out}}{V_m} \geq 2\sqrt{1 + (\frac{2\omega L_i}{R_{em}} + \frac{1}{R_{em}\omega C_i})^2} \quad , \quad X_{L_i} = \omega L_i \\ &X_{C_i} = \frac{1}{\omega C_i} \Rightarrow \frac{V_{out}}{V_m} \geq 2\sqrt{1 + (\frac{2X_{L_i} + X_{C_i}}{R_{em}})^2} \end{aligned} \quad (۱۳)$$

بهره تقویت DC مبدل Boost و ارتباط آن با مقادیر سلف و خازن ورودی در (۱۳) مشهود است. لذا با دانستن تعداد باتری‌ها (V_{out}) و جریان شارژ (R_{em}) می‌توان مصالحه‌ای بین L_i و C_i ایجاد کرد. به عبارت دیگر با توجه به این که در مبدل AC/DC، توان بار تناسب مستقیمی با ولتاژ خروجی دارد از این رو (۱۳) مقادیر مناسب عناصر مبدل برای رسیدن به پایداری خوب در گستره‌های مختلف توانی را در اختیار طراح قرار می‌دهد. در ادامه، فرایند مبدل از دیدگاه قانون بقای انرژی مورد بررسی قرار می‌گیرد. اگر حاصل‌ضرب ولتاژ در جریان یک عنصر دو پایه‌ای مثبت باشد یعنی انرژی می‌دهد و اگر منفی باشد انرژی می‌گیرد. همچنین در یک فرایند مجموع انرژی‌های داده‌شده مساوی انرژی‌های جذب‌شده می‌باشد. بر این اساس در نیم‌سیکل مثبت، خازن C_i و منبع V_S انرژی داده و باتری خروجی انرژی دریافت می‌کند. در نیم‌سیکل منفی، باتری و منبع V_S انرژی داده و خازن C_i انرژی می‌گیرد تا انرژی از دست داده در نیم‌سیکل مثبت را جبران کند. اگر تصحیح ضریب توان تحقق یابد جریان منبع V_S به صورت سینوسی و هم‌فاز با آن گردیده، لذا حاصل‌ضرب V_S در I_S در هر دو نیم‌سیکل مثبت و برابر می‌شود. با توجه

Archive of SID

www.SID.ir



شکل ۱۳: ولتاژ و جریان ورودی مبدل.

به (۱۴) چون $V_i(t)$ باید همیشه مثبت باشد پس ولتاژ خازن ورودی در هر لحظه باید از ولتاژ منبع بزرگ‌تر باشد، رابطه $V_i(t)$ در (۶) آمده است

$$V_i(t)>0 \Rightarrow V_{C_i}(0)+\frac{I_a+I_b}{2\omega C_i}(\cos\omega t-1)+V_m\sin\omega t>0 \quad (14)$$

لذا ولتاژ اولیه خازن باید از دامنه بیشینه منبع تغذیه بزرگ‌تر باشد که در (۱۵) مشاهده می‌شود

$$V_{C_i}(0)>V_m \quad , \quad V_m=220\sqrt{2} \quad (15)$$

جریان خازن ورودی و منبع در هر لحظه برابر است ولی ولتاژ لحظه‌ای خازن از منبع بزرگ‌تر است پس انرژی داده‌شده توسط خازن C_i در نیم‌سیکل مثبت بزرگ‌تر از انرژی داده‌شده توسط منبع V_S است. مقادیر انرژی در نیم‌سیکل مثبت به صورت Per/Unit با (۱۶) بیان می‌شود. نمادهای E_S، E_C و E_B به ترتیب انرژی منبع ورودی، خازن ورودی و باتری خروجی می‌باشد

$$\begin{aligned} &0<\omega t<\pi \ , \ 0<K<1 \\ &E_S=K\,\text{pu} \ , \ E_C=(1-K)\,\text{pu} \ , \ E_B=-1\,\text{pu} \\ &E_S<E_C \Rightarrow 0<E_S<0.5 \ , \ 0.5<E_C<1 \end{aligned} \quad (16)$$

مقادیر انرژی تبادل‌شده در نیم‌سیکل منفی با (۱۷) بیان می‌گردد

$$\begin{aligned} &\pi<\omega t<2\pi \ , \ 0<K<1 \\ &E_S=K\,\text{pu} \ , \ E_C=-(1-K)\,\text{pu} \ , \ E_B=(1-2K)\,\text{pu} \\ &E_S<-E_C \Rightarrow 0<E_S<0.5 \ , \ -1<E_C<-0.5 \end{aligned} \quad (17)$$

لذا در یک دوره تناوب انرژی داده‌شده به باتری برابر (۱۸) می‌شود

$$E_{B_T}=E_{B+}+E_{B-}=-1+(1-2K)=-2K \quad (18)$$

مثلاً فرض کنید در نیم‌سیکل مثبت، منبع تغذیه $K=40\%$ و خازن ورودی $1-K=60\%$ انرژی باتری را تأمین می‌کند. در نیم‌سیکل منفی منبع تغذیه ۴۰٪ انرژی و ۲۰٪ الباقی انرژی مورد نیاز خازن ورودی توسط باتری تأمین می‌گردد و به این صورت در یک دوره تناوب باتری خروجی به اندازه $2K=80\%$ انرژی دریافت می‌کند. با توجه به (۱۸) برای آن که در یک دوره تناوب بیشترین انرژی به باتری‌ها برسد باید K در حد امکان به ۰٫۵ نزدیک‌تر شود که به معنی کاهش ولتاژ اولیه خازن ورودی $V_{C_i}(0)$ بوده و ممکن است موجب ناپایداری مبدل گردد.

حال به محاسبه رابطه ریاضی دوره کارکرد (D)[1] می‌پردازیم. در نیم‌سیکل مثبت وقتی کلید S_1 روشن است جریان از حد پایین هیسترزیس به حد بالا صعود می‌کند و وقتی S_1 خاموش شد جریان از حد بالا به حد پایین نزول می‌کند. در نیم‌سیکل منفی، کلید S_2 همین توالی را ادامه می‌دهد. با فرض آن که فرکانس سوئیچینگ f_s به اندازه کافی بزرگ‌تر از فرکانس منبع تغذیه f_l (در اینجا ۵۰ Hz) باشد باند هیسترزیس را در فاصله یک پریود سوئیچینگ می‌توان ثابت در نظر گرفت و رابطه ریاضی دوره کارکرد سوئیچها را محاسبه کرد. ابتدا تعاریف (۱۹) را در نظر بگیریم

$$\begin{aligned} &\Delta I_{ab}(t)=I_a(t)-I_b(t) \ , \ \Delta t_{\text{on}} \rightarrow S_1 \text{ or } S_2 \text{ is Close} \ , \\ &\Delta t_{\text{off}} \rightarrow S_1 \text{ or } S_2 \text{ is Open} \\ &T_s(t)=\Delta t_{\text{on}}(t)+\Delta t_{\text{off}}(t) \ , \\ &D=\frac{\Delta t_{\text{on}}}{T_S}=\frac{1}{1+\frac{\Delta t_{\text{off}}}{\Delta t_{\text{on}}}} \ , \ f_s \gg f_l \end{aligned} \quad (19)$$

در نیم‌سیکل مثبت زمانی که S_1 روشن است ولتاژ دو سر سلف برابر ولتاژ منبع و زمانی که S_1 خاموش شود دیود D_2 روشن و ولتاژ سلف برابر اختلاف ولتاژ ورودی- خروجی مبدل می‌گردد که با (۲۰) بیان می‌شود

$$\begin{aligned} &\{0<\omega t<\pi\} \Rightarrow L_i\frac{\Delta I_{ab}(t)}{\Delta t_{\text{on}}(t)}=V_i(t) \\ &L_i\frac{\Delta I_{ab}(t)}{\Delta t_{\text{off}}(t)}=V_{out}-V_i(t) \\ &D_{:\pi}(t)=\frac{\Delta t_{\text{on}}(t)}{T_s(t)}=1-\frac{V_i(t)}{V_{out}}= \\ &1-\frac{1}{V_{out}}(V_{C_i}(0)+\frac{I_a+I_b}{2\omega C_i}(\cos\omega t-1)+V_m\sin\omega t) \end{aligned} \quad (20)$$

در نیم‌سیکل مثبت زمانی که S_2 روشن است ولتاژ دو سر سلف برابر اختلاف ولتاژ ورودی- خروجی مبدل شده و زمانی که S_2 خاموش شود دیود D_1 روشن شده و ولتاژ سلف برابر ولتاژ ورودی مبدل می‌گردد که با (۲۱) بیان می‌شود

$$\begin{aligned} &\{\pi<\omega t<2\pi\} \Rightarrow L_i\frac{\Delta I_{ab}(t)}{\Delta t_{\text{on}}(t)}=V_{out}-V_i(t) \\ &L_i\frac{\Delta I_{ab}(t)}{\Delta t_{\text{off}}(t)}=V_i(t) \\ &D_{\pi:2\pi}(t)=\frac{\Delta t_{\text{on}}(t)}{T_s(t)}=\frac{V_i(t)}{V_{out}}= \\ &\frac{1}{V_{out}}(V_{C_i}(0)+\frac{I_a+I_b}{2\omega C_i}(\cos\omega t-1)+V_m\sin\omega t) \end{aligned} \quad (21)$$

جدول ۳: مشخصات یک مبدل نمونه.

پارامتر	مقدار	تعریف
V	$220\sqrt{2}$ V	دامنه ولتاژ منبع تغذیه
V_{out}	۸۰۰ V	ولتاژ بانک باتری
$V_{C_i}(0)$	۴۰۰ V	ولتاژ اولیه خازن ورودی
I_a , I_b	30 ± 2.5 A	سطح بالا و پایین هیسترزیس
R_{em}	۱۰٫۳۳Ω	مقاومت ظاهری دیده‌شده توسط منبع
L_i	۳ mH	سلف ورودی مبدل
C_i	۲٫۲ mF	خازن ورودی مبدل

٤- نتایج شبیه‌سازی یک مبدل نمونه

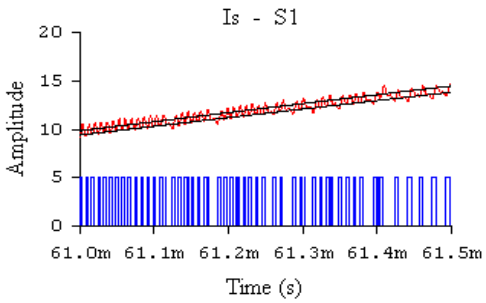
با توجه به روابطی که در بخش پیش مطرح شد، مشخصات یک مبدل نمونه به صورت جدول ۳ پیشنهاد می‌گردد.

ولتاژ و جریان منبع ورودی مبدل در شکل ۱۳ مشاهده می‌شود. ضریب توان مبدل نمونه به دست آمده از منحنی شکل ۱۳ برابر $PF=0.98$ بوده

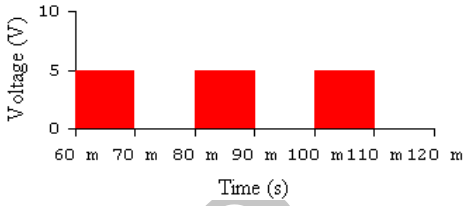
1. Duty Cycle

Archive of SID

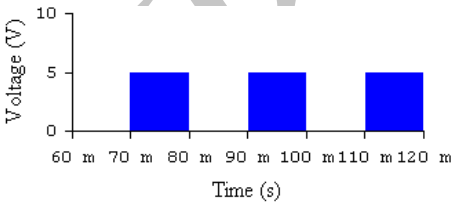
www.SID.ir



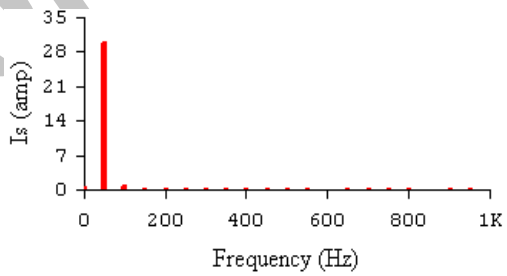
شکل ۱۴: جریان ورودی بزرگ‌نمایی شده.



شکل ۱۵: سیگنال فرمان سوییچ S_1.



شکل ۱۶: سیگنال فرمان سوییچ S_2.

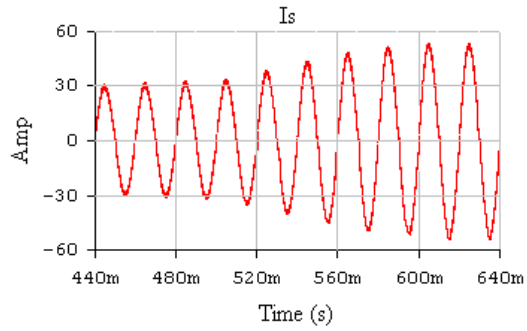


شکل ۱۷: مؤلفه‌های هارمونیکی جریان منبع.

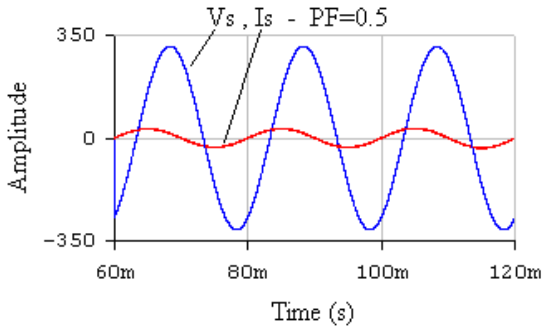
و جریان ورودی مبدل بین حدود هیسترزیس در یک بازه نیم میلی‌ثانیه‌ای در شکل ۱۴ بزرگ‌نمایی شده است.

سیگنال مربعی شکل ۱۴ مربوط به سوئیچ S_1 است. هرگاه جریان I_s به مرز پایینی می‌رسد سیگنال S_1، وصل و هرگاه به مرز بالایی می‌رسد سیگنال S_1 قطع می‌گردد. با توجه به شکل ۱۴ هرچه باند هیسترزیس باریک باشد فرکانس سوئیچینگ بیشتر شده و تلفات سوئیچ افزایش می‌یابد. همچنین از طرف دیگر توان مؤلفه‌های فرکانسی در حوزه رادیویی زیاد شده و طراحی فیلتر سازگاری الکترومغناطیسی (EMC)[1] مشکل‌تر می‌گردد. هرچه باند هیسترزیس عریض‌تر باشد فرکانس سوئیچینگ کمتر می‌شود ولی ضریب توان کاهش و ضریب اعوجاج هارمونیکی افزایش می‌یابد. از این نظر با برقراری مصالحه‌ای بین این ضرایب، عرض مناسب باند هیسترزیس انتخاب می‌گردد. همان گونه که در شکل ۱۵ ملاحظه می‌شود سیگنال فرمان سوئیچ S_1 فقط در نیم‌سیکل‌های مثبت است. شکل ۱۶ سیگنال فرمان سوئیچ S_2 را نشان می‌دهد و مؤلفه‌های هارمونیکی جریان منبع در شکل ۱۷ آمده و مقدار ضریب اعوجاج جریان این مبدل $THD = ٪۸$ می‌باشد.

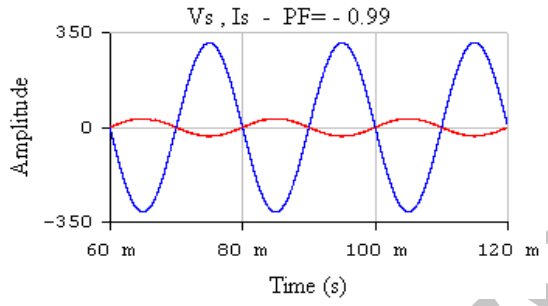
1. Electromagnetic Compatibility



شکل ۱۸: رفتار مبدل هنگام اعمال تغییر پله‌ای به جریان مرجع هیسترزیس.



شکل ۱۹: تغییر زاویه فاز جریان مرجع و رسیدن به ضریب توان ۰/۵.



شکل ۲۰: حالت اینورتری مبدل با ضریب توان منفی.

جهت بررسی رفتار دینامیکی مبدل، دامنه جریان مرجع در لحظه ۵۰۰ ms از ۳۰ آمپر به ۵۰ آمپر تغییر پله‌ای یافته است. همان طور که در شکل ۱۸ ملاحظه می‌شود جریان منبع I_s پس از طی پنج دوره تناوب یعنی در مدت ۱۰۰ ms به حالت دائم می‌رسد.

در این مبدل می‌توان علاوه بر ضریب توان واحد به مقادیر دلخواه دیگر در بازه ۱- تا ۱+ دست یافت. به این منظور کافی است در جریان مرجع هیسترزیس اختلاف فاز مطلوب را ایجاد کرد. مثلاً در اواخر فرایند شارژ باتری‌ها به جای کاهش دامنه جریان شارژ، می‌توان دامنه مرجع را ثابت نگاه داشته و اختلاف زاویه فاز جریان را افزایش داده و به این صورت پمپ انرژی از منبع به بانک باتری را کاهش داد. در شکل ۱۹ با تغییر زاویه فاز مرجع، ضریب توان $PF = ۰/۵$ شده است.

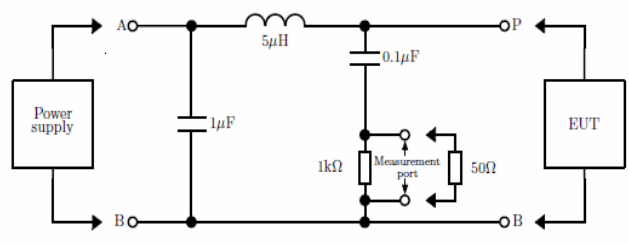
در شرایطی که بخواهیم توان از خروجی به ورودی انتقال پیدا کند باید ضریب توان منفی گردد. این حالت به ویژه درمورد UPS هنگام قطع برق کاربرد پیدا می‌کند و مبدل به صورت اینورتر (DC/AC) کار می‌کند. شکل ۲۰ مد اینورتری با $PF = -۰/۹۹$ را نشان می‌دهد.

در قسمت بعد، طراحی فیلتر سازگاری الکترومغناطیسی برای حذف و کاهش اثرات رادیویی فرکانس بالا مورد بحث قرار می‌گیرد.

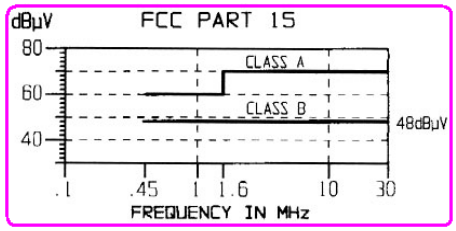
۵- طراحی فیلتر سازگاری الکترومغناطیسی (EMI)

تداخل الکترومغناطیسی از خصوصیات جدایی‌ناپذیر مبدل‌های

Archive of SID
www.SID.ir



شکل ۲۱: نحوه قرارگیری شبکه LISN بین منبع و مبدل.

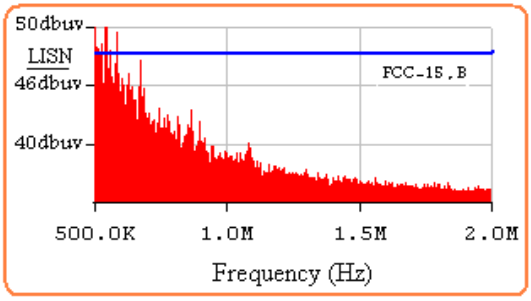


شکل ۲۲: استاندارد FCC – ۱۵ برای مؤلفه هدایتی نویز رادیویی.

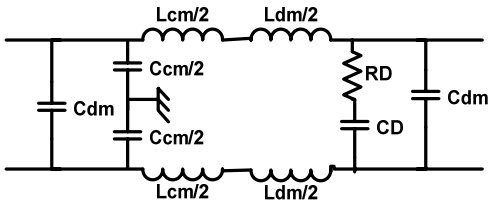
سوئیچینگ است. نویزهای رادیویی فرکانس بالا به دو دسته تشعشعی[1] و هدایتی[2] تقسیم می‌شود. نویز تشعشعی از طریق هوا به اطراف پخش می‌گردد و نویز هدایتی به دو مؤلفه مشترک[3] و تفاضلی[4] تقسیم می‌گردند. اگر مؤلفه نویز هدایتی مشترک از منبع تغذیه خارج شده و به سیم انتقال راه یابد این سیم مانند یک آنتن خوب باعث انتشار نویز به محیط اطراف می‌شود یا این که نویز از طریق سیم به سایر دستگاه‌هایی که تغذیه مشترکی دارند وارد شده و مشکلاتی برای آنها ایجاد کنند. مؤلفه‌های تفاضلی نویز هدایتی دارای دامنه یکسان ولی اختلاف فاز ۱۸۰ درجه می‌باشد، یعنی اگر مؤلفه‌ای در فرکانس معین از سیم مثبت خارج شود همان مؤلفه با آن فرکانس و دامنه معین در حال ورود از سیم منفی می‌باشد. اما مؤلفه‌های مشترک نویز هدایتی هم‌فاز هستند، یعنی از هر دو سیم با هم وارد یا خارج می‌شوند، لذا مؤلفه مشترک مشکل بیشتری ایجاد می‌کند. فیلتر سازگاری الکترومغناطیسی در ورودی مبدل سوئیچینگ قرار می‌گیرد تا مانع از ورود و خروج مؤلفه‌های نویز هدایتی گردد. منظور از ممانعت ورود، تضعیف دامنه نویز در طیف فرکانس رادیویی تا حدی است که مزاحمتی برای سایر دستگاه‌های اطراف ایجاد نکند. برای اندازه‌گیری دامنه مؤلفه‌های نویز هدایتی از مداری استاندارد به نام شبکه تثبیت‌کننده امپدانس خط (LISN)[5] استفاده می‌شود که بین ورودی مبدل و تغذیه قرار می‌گیرد. در شکل ۲۱ نحوه قرارگیری مدار LISN آمده است [۱۱].

استاندارد FCC – ۱۵[6]، حد مجاز مؤلفه‌های رادیویی تشعشعی و هدایتی را تعیین می‌کند. شکل ۲۲ مربوط به مؤلفه هدایتی در دو کلاس A (محیط صنعتی) و B (محیط خانگی) را نشان می‌دهد. کلاس B شرایط سخت‌تری را تحمیل می‌کند، پس اگر فیلتر EMC شرایط کلاس B را پاس کند مطمئن می‌شویم که در کلاس A نیز صدق خواهد کرد. لذا در اینجا فیلتر EMI طبق کلاس B طراحی می‌گردد. جزئیات محدودیت مؤلفه‌های فرکانسی استاندارد مذکور در [۱۲] بیان می‌گردد.

بازه فرکانسی استاندارد فوق از ۰/۴۵ MHz تا ۳۰ MHz بوده و طیف فرکانسی جریان منبع در بازه فوق در شکل ۲۳ مشاهده می‌شود.



شکل ۲۳: طیف فرکانسی جریان ورودی مبدل.



شکل ۲۴: یک آرایش مرسوم از فیلتر EMC.

در ابتدای بازه دامنه مؤلفه‌ها از حد مجاز استاندارد فراتر رفته‌اند پس مبدل نیاز به فیلتر دارد. آرایش‌های مختلفی از فیلترهای EMC وجود دارند که همگی کم و بیش مشابه‌اند. شکل ۲۴ یک نمونه مرسوم از این فیلتر را نشان می‌دهد [۱۳]. L_{cm} و C_{cm} مربوط به مؤلفه مشترک و L_{dm} و C_{dm} مربوط به مؤلفه تفاضلی است. معمولاً L_{dm} سلف جداگانه‌ای نبوده و اندوکتانس نشتی L_{cm} (حدود ۲ درصد) برای آن کافی است، عناصر میراکننده R_D و C_D برای جلوگیری از رزونانس و نوسانات ناخواسته می‌باشند.

نحوه تعیین L_{cm} و C_{cm} به این صورت است که ابتدا مؤلفه‌ای از طیف در فرکانس f_x و دامنه A_x را در نظر می‌گیریم و سپس دامنه مطلوب A'_x پس از فیلترگذاری در فرکانس فوق انتخاب می‌شود. آن گاه مقدار تضعیف[7] در f_x با (۲۲) تعیین می‌گردد [۱۳]

$$A_{tx} = \frac{A_x}{A'_x} \qquad (۲۲)$$

فرکانس قطع فیلتر برای ایجاد تضعیف A_{tx} با (۲۳) تعیین می‌شود

$$f_{cx} = \frac{f_x}{\sqrt{A_{tx}}} \qquad (۲۳)$$

با یک نرم‌افزار عددی مانند Matlab، (۲۲) و (۲۳) در تمام فرکانس‌های f_x که دامنه A_x از حد استاندارد فراتر رفته محاسبه می‌شود. آن گاه کوچک‌ترین فرکانس قطع f_{cx} را تعیین و با (۲۴) مقادیر سلف و خازن فیلتر تعیین می‌گردد

$$f_{cx,\min} = \frac{1}{2\pi\sqrt{L_{cm}.C_{cm}}} \qquad (۲۴)$$

مقادیر مقاومت و خازن میراکننده از طریق (۲۵) محاسبه می‌شود

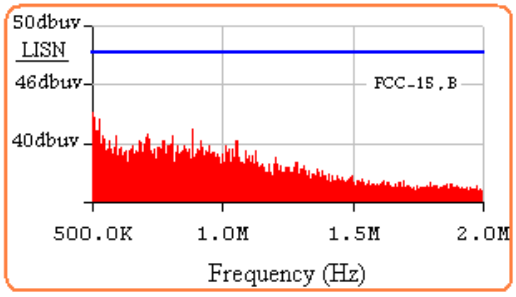
$$R_D = \sqrt{\frac{L}{C}} \qquad (۲۵)$$
$$C_D = 4C_{cm}$$

با در نظر گرفتن شکل ۲۳ و محاسبه (۲۲) تا (۲۵) عناصر فیلتر شکل ۲۴ به دست می‌آید که در جدول ۴ مشخص شده است.

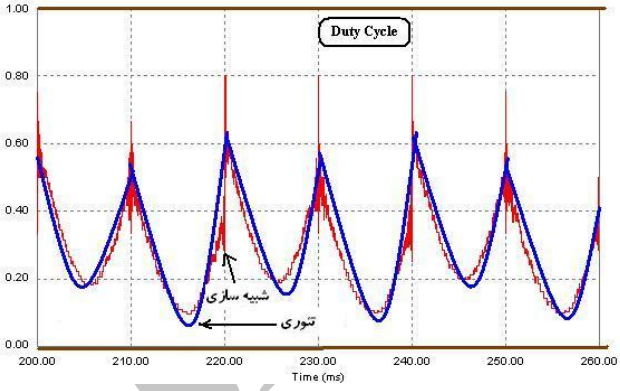
1. Emission
2. Conduction
3. Common Mode
4. Differential Mode
5. Line Impedance Stabilization Network
6. Federal Communications Commission
7. Attenuation

Archive of SID

www.SID.ir



شکل ۲۵: طیف فرکانسی جریان ورودی پس از فیلترگذاری.



شکل ۲۶: منحنی دوره کارکرد سوییچ‌ها در دو حالت شبیه‌سازی و تئوری.

جدول ۴: مقادیر عددی عناصر فیلتر EMC.

عنصر	L_{cm}	C_{cm}	R_D	C_D	L_{dm}	C_{dm}
مقدار	۱۲۰ uH	۲۲ nF	۶۸Ω	۸۸ nF	۳ uH	۲/۲ nF

با قراردادن فیلتر شکل ۲۴ و مقادیر جدول ۴ در ورودی مبدل، طیف فرکانس جریان منبع در استاندارد FCC -۱۵ به صورت شکل ۲۵ می‌شود که با حاشیه اطمینان ۱۵۰ uV در چارچوب استاندارد صدق می‌کند.

منحنی دوره کارکرد سوئیچ‌ها در دو حالت شبیه‌سازی و تئوری با (۲۰) و (۲۱) در شکل ۲۶ ملاحظه می‌شود که تطابق خوبی با هم دارند.

٦- نتیجه‌گیری

در این مقاله یک مبدل AC/DC برای شارژ باتری طراحی شد که دارای آرایش Boost دوسویه است. با کنترل سوئیچینگ به روش هیسترزیس، تصحیح ضریب توان (PFC) تک‌مرحله‌ای تحقق می‌یابد. همچنین روابط محاسباتی مدار جهت تعیین عناصر اصلی مبدل توسعه یافت. بر اساس روابط مذکور یک مبدل نمونه پیشنهاد و شبیه‌سازی شد. نتایج شبیه‌سازی نشان‌دهنده صحت و کارایی سیستم پیشنهادی می‌باشد. در انتها یک فیلتر سازگاری الکترومغناطیسی طراحی گردید که موجب سازگاری مؤلفه‌های طیف فرکانس جریان با استاندارد FCC-۱۵-B شد. به طور خلاصه می‌توان مزایای این مبدل را به شرح زیر بیان کرد:

- داشتن ساختاری با حداقل قطعات و کاهش هزینه ساخت.
- تک‌مرحله‌ای بودن انتقال انرژی از منبع به بار و افزایش راندمان.
- قابلیت کاهش جریان شارژ در انتهای فرایند و قطع اتوماتیک.
- قابلیت انتقال انرژی از خروجی به ورودی یا حالت اینورتری.
- رسیدن به ضریب توان بالای ۰/۹۵.
- جلوگیری از اعوجاج جریان ورودی هنگام عبور از صفر مرجع.
- دارابودن فیلتر سازگاری EMC و حذف اثرات رادیویی.
- پاسخ دینامیکی سریع در شرایط تغییر نقطه کار مبدل.

نیاز به شارژ اولیه خازن C_i را می‌توان به عنوان عیب مبدل ذکر کرد. در انتها برای ادامه تحقیقات بیشتر در این زمینه می‌توان به مواردی مانند بررسی مقایسه‌ای سایر روش‌های کنترلی PFC با این مبدل، بهبود بیشتر پاسخ دینامیکی و کاهش نویزهای رادیویی از طریق تغییر الگوریتم سوئیچینگ اشاره کرد.

مراجع

[1] A. Venkatesan, A. Mohan, K. Gayathri, and R. Seyezhai, "Comparative study of power factor correction in AC - DC converters," *Int J. of Electrical, Electronics, and Data Communication*, vol. 1, no. 1, pp. 12-17, Jan. 2013.

[2] S. C. Rajappan, K. Sarabose, and N. John, "An efficient AC/DC converter with power factor correction," *Int. J. of Emerging Technology and Advanced Engineering*, vol. 3, no. 3, pp. 815-820, Mar. 2013.

[3] ON Semiconductor, Power Factor Correction (PFC) Hand Book, www.onsemi.com, rev. 4, 2011.

[4] M. Warner, Electrical Vehicle Conversion Hand Book, Penguin Group USA, 2011.

[5] O. Dranga, C. K. Tse, and S. C. Wong, "Stability analysis of two stage power factor correction power supplies," in *Proc. IEEE Euro. Conf. on Circuit Theory and Design*, vol. 1, pp. 177-180, Aug. 2005.

[6] R. Oruganti and R. Srinivasan, "Single phase power factor correction - a review," *Sadhana*, vol. 12, no. 6, pp. 753-780, Dec. 1997.

[7] W. Xiaoqun, C. K. Tse, O. Dragna, and J. Lue, "Fast scale instability of single stage power factor correction power supplies," *IEEE Trans. on Circuit and Systems*, vol. 53, no. 1, pp. 204-213, Jan. 2006.

[8] M. R. Kumar, D. Lenine, and C. S. Babu, "A variable switching frequency with boost power factor correction converter," *TELKOMNIKA Indonesian J. of Electrical Engineering*, vol. 9, no. 1, pp. 47-54, Jan. 2011.

[9] S. W. Lee, S. R. Lee, and C. H. Jeon, "A new high efficient bidirectional DC/DC converter in the dual voltage system," *J. of Electrical Engineering and Technology*, vol. 1, no. 3, pp. 343-350, Sep. 2006.

[10] D. Shmilovitz, D. Czarkowski, Z. Zabar, and S. Y. Yoo, "A novel reversible boost rectifier with unity power factor," in *Proc. IEEE Conf. APEC*, vol. 1, pp. 363-368, 14-18 Mar. 1999.

[11] S. Maniktala, *Troubleshooting Switching Power Converters*, Newnes, 2007.

[12] EMC Standards, Federal Communications Commission (FCC), Part 15, http://www.ece.msstate.edu/~donohoe/ece4323EMCreq.pdf,2000

[13] S. Ye, W. Eberle, and Y. F. Liu, "A novel emi filter design method for switching power supplies," *IEEE Trans. on Power Electronics*, vol. 19, no. 6, pp. 1668-1678, Nov. 2004.

آتیلا اسکندرنژاد مدرک کارشناسی و کارشناسی ارشد خود را به ترتیب در سال‌های ۱۳۸۲ و ۱۳۸۴ در رشته مهندسی الکترونیک از دانشگاه علم و صنعت ایران اخذ نمود و هم‌اکنون در مقطع دکتری الکترونیک این دانشگاه مشغول به تحصیل است. زمینه‌های تحقیقاتی مورد علاقه ایشان شامل طراحی مبدل‌های سوئیچینگ، تصحیح ضریب توان، مدل‌سازی و کنترل SPS می‌باشد.

عبدالرضا رحمتی در سال ۱۳۵۷ موفق به دریافت مدرک کارشناسی با رتبه اول در رشته مهندسی الکترونیک از دانشگاه علم و صنعت ایران گردید. او تحصیلات خود را در مقطع کارشناسی ارشد و دکتری در رشته الکترونیک قدرت در دانشگاه برادفورد انگلستان به ترتیب در سال ۱۳۶۶ و ۱۳۶۹ به پایان رسانیده و در حال حاضر عضو هیأت علمی دانشکده برق دانشگاه علم و صنعت ایران با مرتبه دانشیاری می‌باشد. زمینه‌های مورد علاقه ایشان، طراحی سیستم‌های مبتنی بر ریزپردازنده و میکروکنترلر، درایو موتورهای الکتریکی، سیستم‌های انتقال HVDC، استراتژی‌های مدولاسیون در سیستم‌های الکترونیک قدرت و اینورتر چندسطحی می‌باشد. ایشان همچنین عضو مؤسسه مهندسی و تکنولوژی (IET) و عضو شورای مهندسین بریتانیا می‌باشند.

ادیب ابریشمی‌فر تحصیلات خود را در مقطع کارشناسی، کارشناسی ارشد و دکتری الکترونیک به ترتیب در سال‌های ۱۳۶۸، ۱۳۷۱ و ۱۳۸۰ در دانشگاه علم و صنعت ایران به پایان رساند و هم‌اکنون عضو هیأت علمی دانشکده برق دانشگاه علم و صنعت ایران با مرتبه دانشیاری می‌باشد. وی در طی سال‌های ۱۳۶۸ تا ۱۳۸۰ در دانشگاه‌های علم و صنعت ایران، سیستان و بلوچستان و شهید بهشتی در زمینه‌های مختلف علوم مهندسی برق مشغول تدریس بوده و زمینه‌های تحقیقاتی مورد علاقه ایشان شامل طراحی مدارهای مجتمع آنالوگ و الکترونیک قدرت می‌باشد.

Archive of SID
www.SID.ir