

# ساختار بهبودیافته اینورتر بدون ترانسفورماتور متصل به شبکه با استفاده از روش کنترل تناسبی- تشدید

جابر فلاح اردشیر، مهران صباحی، سیدحسین حسینی، ابراهیم بابایی و گئورک قره‌پتیان

بیشتر مورد توجه قرار گرفته‌اند. مهم‌ترین عیب این اینورترها اتصال گالوانیکی بین شبکه و سیستم PV بوده که موجب جاری شدن جریان نشتی از طریق خازن‌های پراکنده بین سیستم PV و زمین خواهد بود. از جمله مشکلات جریان نشتی، تزریق هارمونیک به شبکه و افزایش THD<sup>۲</sup> شبکه است که منجر به افزایش مشکلات تداخل الکترومغناطیسی (EMI) افزایش می‌شود [۴]. برای کاهش این جریان نشتی می‌توان به روش قطع طرف ac و سیستم PV در طول زمان‌های چرخش آزاد، اتصال نقطه میانی خازن‌های لینک dc به نقطه خنثی شبکه و اتصال مستقیم ترمینال منفی سیستم PV به خط خنثی شبکه اشاره کرد [۵] تا [۷]. از جمله ساختارهای ارائه شده جهت کاهش جریان‌های نشتی، اینورتر تمام‌پل با تکنیک مدولاسیون پهنای پالس سینوسی (SPWM)<sup>۴</sup> دوقطبی می‌باشد که ولتاژ ثابتی را تولید کرده و موجب کاهش جریان نشتی می‌شوند اما به فیلتر خروجی بزرگ‌تری نیاز دارند [۸] تا [۱۰].

ساختارهای اینورتری متصل به شبکه تک‌مرحله‌ای دارای تعداد کلیدهای کمتری بوده و تلفات کمتری دارند اما درجه آزادی برای کنترل هم‌زمان تزریق توان اکتیو و راکتیو به همراه گرفتن بیشترین توان از سلول خورشیدی دارای محدودیت‌هایی هستند [۱۱]. در سیستم‌های اینورتری متصل به شبکه دومرحله‌ای، خروجی بسیاری از منابع انرژی تجدیدپذیر دارای ولتاژ کمتری است لذا از یک مبدل افزایشنده dc/dc استفاده می‌شود که علاوه بر عمل افزایش سطح ولتاژ، ولتاژ ورودی اینورتر را نیز تنظیم می‌کنند و مدار با سطح ولتاژ بیشتر را از مدار با سطح ولتاژ کمتر ایزوله می‌کنند. در این سیستم‌ها اینورتر به عنوان رابط سیستم منبع dc با شبکه بوده و تبدیل جریان dc به شکل موج سینوسی همگام با شبکه را بر عهده دارد.

در [۱۲] مبدل کاهنده- افزایشنده به همراه اینورتر نیم‌پل ارائه شده که دارای مزیت‌هایی از قبیل کاهش نوسانات جریان ورودی و کاهش جریان نشتی می‌باشد. هرچند اخیراً در مورد مبدل‌های دومرحله‌ای کارهای نسبتاً زیادی صورت گرفته اما کمتر به بحث روش‌های حذف جریان نشتی در آنها پرداخته شده است.

مرجع [۱۳] از جمله ساختارهای دومرحله‌ای است که برای حذف جریان نشتی از روش اتصال ترمینال منفی PV به نقطه خنثی شبکه استفاده کرده است. این ساختار دارای ولتاژ ورودی مشابه با اینورتر تمام‌پل می‌باشد. عملکرد این ساختار پیچیده نبوده اما به تعداد عناصر مداری بیشتری نسبت به حالت مرسوم نیاز دارد. ساختار جدید دومرحله‌ای در [۱۴] بدون ارائه روش کنترلی، نتایج شبیه‌سازی و عملی بیان شده است. برای حذف جریان نشتی در مدار ارائه شده از خط مشترک سلول خورشیدی و سمت شبکه استفاده شده است با این وجود به دلیل

چکیده: حذف ترانسفورماتور در سیستم‌های PV متصل به شبکه دارای مزایایی از جمله کاهش هزینه، اندازه و وزن بوده و همچنین باعث افزایش بازده کلی سیستم می‌شود. با وجود حذف ترانسفورماتور، ایزولاسیون گالوانیکی بین شبکه و آرایه PV وجود نداشته و در نتیجه جریان نشتی ناشی از خازن پراکنده نسبت به زمین باعث بروز مسایلی از قبیل افزایش طیف هارمونیک در خروجی، تلفات و مشکلات ایمنی می‌شود. این مقاله یک ساختار بهبودیافته اینورتری بدون ترانسفورماتور دومرحله‌ای متصل به شبکه به منظور کاهش جریان نشتی ارائه می‌دهد. با توجه به این که در ساختار پیشنهادی ترمینال منفی سیستم PV مستقیماً به نقطه خنثی شبکه وصل می‌شود، لذا جریان نشتی سیستم بدون استفاده از روش‌های کنترلی پیچیده خواهد شد. در این مقاله از روش کنترل کننده تناسبی- تشدید (PR) به منظور کنترل جریان تزریقی به شبکه استفاده شده است. برای تأیید نتایج به دست آمده، اصول عملکرد اینورتر بدون ترانسفورماتور تحلیل و در محیط PSCAD/EMTDC شبیه‌سازی شده و نتایج توسط یک نمونه آزمایشگاهی به صورت عملی آزمایش شده است.

کلیدواژه: اینورتر بدون ترانسفورماتور، جریان نشتی، ولتاژ حالت مشترک، روش کنترل تناسبی- تشدید.

## ۱- مقدمه

در چند دهه گذشته اینورترهای با ترانسفورماتور و بدون ترانسفورماتور متصل به شبکه در مقالات معرفی شده است. در اینورترهای متصل به شبکه با ترانسفورماتور، ایزولاسیون بین شبکه و سیستم PV<sup>۱</sup> فراهم می‌شود و جریان نشتی بین سیستم PV و زمین حذف شده و حفاظت الکتریکی برقرار می‌شود. این اینورترها اندازه و وزن بیشتری داشته، نصب و راه‌اندازی آن مشکل بوده و همچنین بازده کمتری دارند. همچنین اینورترهای با ترانسفورماتور فرکانس بالا به دلیل استفاده از چندین مرحله تبدیل توان بازده سیستم را کاهش داده و باعث پیچیدگی در سیستم می‌شوند [۱] تا [۳]. امروزه ساختارهای اینورتری بدون ترانسفورماتور متصل به شبکه به دلیل مزایایی از قبیل بازده بیشتر، وزن و هزینه کمتر،

این مقاله در تاریخ ۲۶ اردیبهشت ماه ۱۳۹۵ دریافت و در تاریخ ۲۸ شهریور ماه ۱۳۹۵ بازنگری شد.

جابر فلاح اردشیر، دانشکده مهندسی برق و کامپیوتر، دانشگاه تبریز، تبریز، (email: j.fallah@tabrizu.ac.ir)

مهران صباحی، دانشکده مهندسی برق و کامپیوتر، دانشگاه تبریز، تبریز، (email: sabahi@tabrizu.ac.ir)

سیدحسین حسینی، دانشکده مهندسی برق و کامپیوتر، دانشگاه تبریز، تبریز، (email: hosseini@tabrizu.ac.ir)

ابراهیم بابایی، دانشکده مهندسی برق و کامپیوتر، دانشگاه تبریز، تبریز، (email: e-babaei@tabrizu.ac.ir)

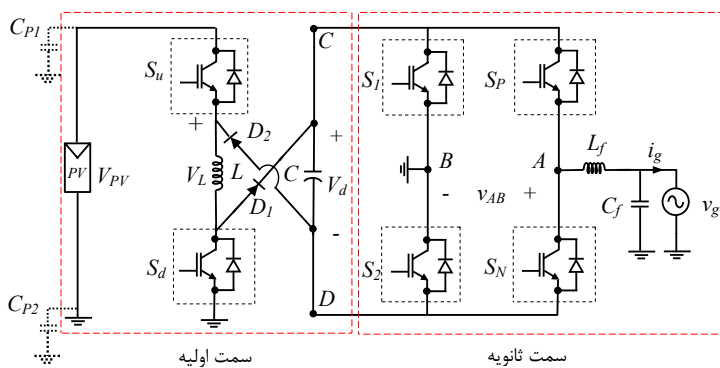
گئورک قره‌پتیان، دانشکده مهندسی برق، دانشگاه صنعتی امیرکبیر، تهران، (email: grptian@aut.ac.ir)

2. Total Harmonic Distortion

3. Electromagnetic Interference

4. Sinusoidal Pulse Width Modulation

1. Photovoltaic



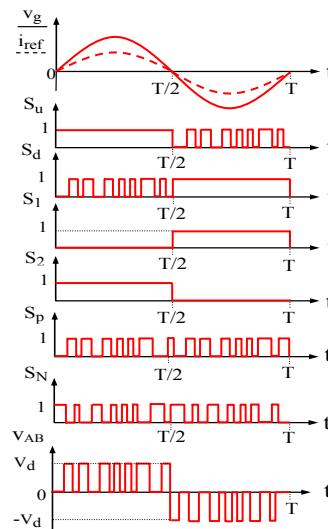
شکل ۱: مبدل پیشنهادی اینورتر بدون ترانسفورماتور متصل به شبکه.

## ۲- ساختار مبدل پیشنهادی

ساختار اینورتر پیشنهادی بدون ترانسفورماتور متصل به شبکه در شکل ۱ نشان داده شده است. در ساختار پیشنهادی از شش کلید قدرت، دو دیود قدرت، دو خازن ( $C_f, C$ ) و دو سلف ( $L_f, L$ ) استفاده شده است. مدار معادل مبدل ارائه شده مطابق شکل ۱ شامل سمت ولتاژ کمتر یا اولیه (قسمت dc/dc) و سمت اینورتری یا ثانویه (قسمت dc/ac) می‌باشد. سمت اولیه ساختار، ترکیبی از مبدل افزایشنده و کاهشنده-افزاینده و سمت ثانویه نیز شامل اینورتر منبع ولتاژ (VSI) است. سمت اولیه مبدل، ولتاژ کم PV را افزایش داده و ولتاژ لینک dc را نیز شارژ می‌کند و سپس سمت اینورتری، عمل تولید ولتاژ سه‌سطحی در خروجی را انجام می‌دهد. در این شکل از اندوکتانس سمت شبکه جهت تحلیل آسان مبدل صرف نظر شده و این مقدار اندوکتانس در سیستم کنترلی لحاظ شده است.

مطابق با شکل ۱، ولتاژ dc ورودی سمت ثانویه بوده و  $v_{AB}$ ، ولتاژ خروجی اینورتر را نشان می‌دهد و همچنین  $v_g$  و  $i_g$  به ترتیب ولتاژ و جریان شبکه می‌باشند. روش کاهش جریان نشستی در این ساختار از نوع روش استفاده شده در [۱۵] و [۱۶] می‌باشد که ترمینال خنثی شبکه مستقیماً به ترمینال منفی آرایه PV متصل شده است. از آنجایی که در ساختار پیشنهادی ترمینال منفی آرایه PV مستقیماً به نقطه خنثی شبکه وصل شده است، لذا جریان نشستی زمین در این ساختار بسیار کم بوده و ولتاژ اعمال شده به خازن پراکنده نیز تقریباً ثابت مانده و تنها نوسانات فرکانس پایین ظاهر می‌شود.

شکل موج سیگنال‌های کنترلی کلیدهای ساختار پیشنهادی برای یک دوره تناوب شبکه ( $T$ ) در عملکرد حالت هدایت پیوسته (CCM) در شکل ۲ نشان داده شده است. مطابق با شکل ۲، ولتاژ خروجی ساختار پیشنهادی ( $v_{AB}$ ) به سه حالت کلیدزنی  $+V_d$ ، صفر و  $-V_d$  تقسیم می‌شود. هر کدام از کلیدهای  $S_u$  و  $S_d$  در نصف سیکل کاری روشن بوده و در نصف دیگر سیکل کاری، عمل افزایش ولتاژ را انجام می‌دهند. در واقع کلیدهای  $S_u$  و  $S_d$  با فرکانس کلیدزنی  $f_s$  در هر دو حالت کاری، جهت افزایش سطح ولتاژ به کار گرفته می‌شوند. کلیدهای  $S_i$  و  $S_p$  با عملکرد فرکانس پایین، نقاط  $C$  و  $D$  را بسته به حالت‌های کاری به زمین وصل کرده و کلیدهای  $S_p$  و  $S_N$  عمل مدولاسیون پهنای پالس را برای تولید ولتاژ سه‌سطحی در خروجی با فرکانس بالا انجام می‌دهند.



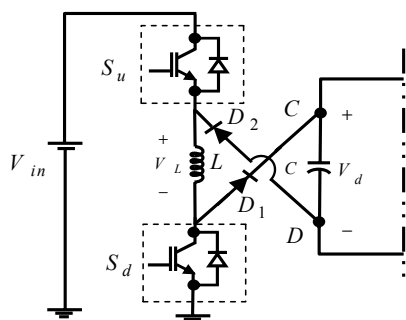
شکل ۲: سیگنال کلیدهای مبدل پیشنهادی.

دوسطحی بودن ولتاژ خروجی، مقدار THD جریان تزریقی به شبکه بیشتر می‌باشد.

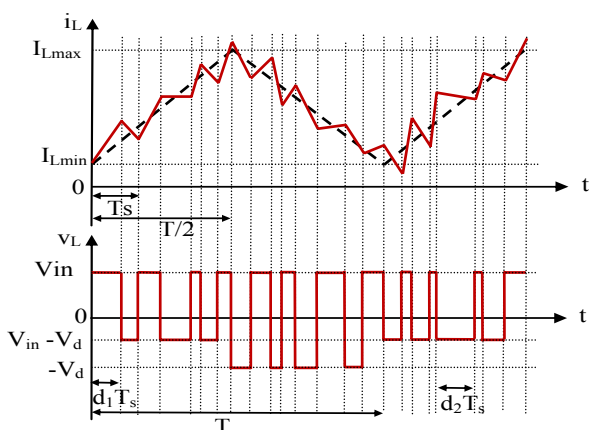
این مقاله ساختار بهبودیافته‌ای ارائه می‌کند که بدون استفاده از روش‌های کنترلی پیچیده و با تعداد عناصر کم، با اتصال مستقیم خط خنثی شبکه به ترمینال منفی سیستم PV، ولتاژ حالت مشترک را ثابت نگه داشته و موجب حذف جریان نشستی می‌شود. این مبدل پیشنهادی سه‌سطحی بوده و در مقایسه با ساختارهای مشابه دوسطحی، دارای THD مناسب جریان تزریقی به شبکه است و همچنین با توجه به سطح ولتاژ کمتر ورودی و استفاده از نقطه خنثی، ایمنی ساختار پیشنهادی در حد قابل قبول می‌باشد. اغلب مراجعی که جدیداً در مقالات ارائه شده‌اند تنها دارای خاصیت افزایش ولتاژ می‌باشند و زمانی که ولتاژ سلول خورشیدی از پیک ولتاژ شبکه فراتر رود توانایی گرفتن بیشترین توان از سلول خورشیدی از بین می‌رود. ساختار بهبودیافته پیشنهادی به دلیل وجود هر دو حالت کاهشنده و افزایشنده در ورودی، قادر به ردیابی بیشترین توان در کل صفحه مشخصه ولتاژ و جریان سلول خورشیدی بوده و انعطاف‌پذیری مناسبی دارد. این ساختار می‌تواند با توجه به ویژگی‌های ذکر شده کاربرد گسترده‌ای به ویژه در مصارف خانگی و توان متوسط داشته باشد. تحلیل‌های مداری و نحوه پیاده‌سازی روش کنترل تناسبی- تشدید<sup>۱</sup> (PR) ارائه شده و نتایج شبیه‌سازی صحت روابط را نشان می‌دهند. علاوه بر این، نتایج توسط یک نمونه آزمایشگاهی آورده شده است.

2. Voltage Source Inverter  
3. Continuous Common Mode

1. Proportional Resonant



شکل ۵: مدار معادل سمت اولیه مبدل پیشنهادی.



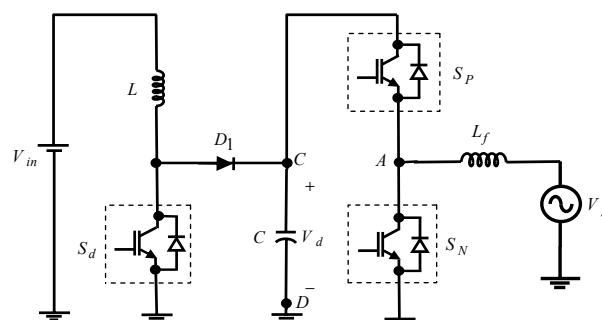
شکل ۶: شکل موج‌های ولتاژ و جریان سلف L در CCM.

می‌باشد. در حالت کاری اول، مطابق با مدار معادل شکل ۳ در طی زمان  $(0 - T/2)$ ، کلید  $S_d$  با فرکانس کلیدزنی  $f_s = 1/T_s$  روشن و خاموش می‌شود که  $d_1 = t_{on,1}/T_s$  زمان کاری آن بوده و  $t_{on,1}$  مدت زمان روشن بودن کلید  $S_d$  در بازه تناوب  $T_s$  است. در حالت کاری دوم، مطابق با مدار معادل شکل ۴ در مدت زمان  $(T/2 - T)$ ، کلید  $S_u$  با فرکانس کلیدزنی  $f_s = 1/T_s$  روشن و خاموش می‌شود که  $d_2 = t_{on,2}/T_s$  زمان کاری آن بوده و  $t_{on,2}$  مدت زمان روشن بودن کلید  $S_u$  در بازه  $T_s$  می‌باشد.

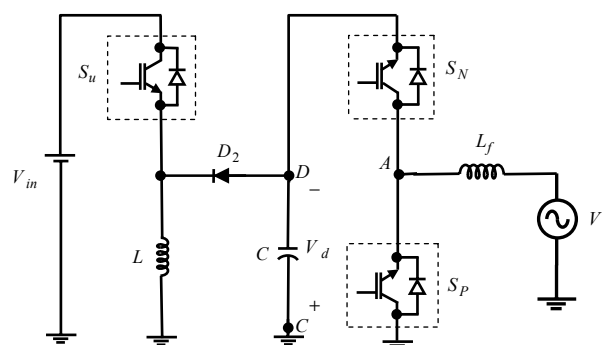
شکل موج‌های ولتاژ و جریان سلف بر اساس تحلیل ریاضی در شکل ۶ نشان داده شده و عملکرد سمت اولیه مبدل در فاصله زمانی  $0 < t < T/2$  و در فاصله زمانی  $T/2 < t < T$  بحث شده است. در طول  $0 < t < T/2$  کلید  $S_u$  همیشه روشن بوده و کلید  $S_d$  با سیکل کاری روشن و خاموش خواهد شد. در این حالت جریان سلف، جریان شبکه را فراهم کرده و همچنین خازن C را شارژ می‌کند و ولتاژ خازن از صفر تا  $V_d$  افزایش می‌یابد. در حالت CCM کمترین مقدار جریان سلف  $(I_{L,min})$  از جریان تزریقی شبکه بیشتر می‌باشد. مطابق با شکل ۶،  $(I_{L,min})$  تا بیشترین مقدار خود  $(I_{L,max})$  افزایش می‌یابد و ولتاژ خازن نیز بین  $V_{in} - V_d$  و  $V_{in}$  تغییر می‌کند. مطابق با شکل ۶ در نیم‌سیکل مثبت شبکه و در بازه زمانی  $0 \leq t \leq d_1 T_s$ ، سوئیچ  $S_d$  روشن و دیود  $D_1$  خاموش بوده و سلف در این بازه از طریق منبع ورودی  $(V_{in})$  شارژ می‌شود. وقتی سوئیچ  $S_d$  روشن است، ولتاژ دو سر دیود برابر  $-V_d$  بوده و بنابراین دیود  $D_1$  بایاس معکوس است. ولتاژ دو سر سلف L در این حالت برابر است با

$$V_L = V_{in} \quad (1)$$

در نیم‌سیکل مثبت شبکه و در بازه زمانی  $d_1 T_s \leq t \leq T_s$ ، سوئیچ  $S_d$  خاموش و دیود  $D_1$  روشن می‌باشد و سلف L در این بازه تخلیه می‌شود.



شکل ۳: مدار معادل مبدل پیشنهادی در نیم‌سیکل مثبت شبکه.



شکل ۴: مدار معادل مبدل پیشنهادی در نیم‌سیکل منفی شبکه.

بسته به سطح ولتاژهای تولیدی مثبت، صفر و منفی در خروجی، دو حالت کاری را در نیم‌سیکل مثبت و منفی شبکه می‌توان برای مبدل پیشنهادی در نظر گرفت.

- **حالت کاری اول:** در نیم‌سیکل مثبت شبکه  $(0 - T/2)$ ، حالت‌های کلیدزنی مثبت و صفر و در نیم‌سیکل منفی شبکه  $(T/2 - T)$ ، حالت‌های کلیدزنی منفی و صفر به کار گرفته می‌شوند. در فاصله زمانی  $(0 - T/2)$ ، مدار معادل حالت کاری اول برای تولید سطح ولتاژهای مثبت و صفر مطابق شکل ۳ می‌باشد. در نیم‌سیکل مثبت شبکه، کلیدهای  $S_u$  و  $S_d$  به طور کامل روشن بوده، نقطه D به زمین متصل شده و کلید  $S_d$  عمل افزایش ولتاژ را با کلیدزنی  $f_s$  انجام می‌دهد. دیود  $D_2$  در این مدت زمان بایاس معکوس شده و با کلیدزنی  $S_d$  در این حالت و بسته به حالت‌های کلیدزنی  $S_p$  و  $S_n$ ، دیود  $D_1$  روشن و خاموش شده و با شارژ خازن C، به ترتیب سطح ولتاژهای مثبت و صفر در خروجی اینورتر ظاهر می‌شود.
- **حالت کاری دوم:** در حالت کاری دوم در نیم‌سیکل منفی شبکه  $(T/2 - T)$ ، حالت‌های کلیدزنی منفی و صفر استفاده می‌شود. مدار معادل حالت کاری دوم برای تولید سطح ولتاژهای منفی و صفر در شکل ۴ به کار گرفته می‌شود. در این حالت کلیدهای  $S_u$  و  $S_d$  به طور کامل روشن بوده، نقطه C به زمین متصل شده و کلید  $S_u$  عمل افزایش ولتاژ را با فرکانس  $f_s$  انجام می‌دهد. با کلیدزنی  $S_u$  در حالت کاهنده-افزاینده، بسته به حالت‌های کلیدزنی  $S_p$  و  $S_n$ ، دیود  $D_2$  روشن و خاموش شده و به ترتیب سطح ولتاژهای منفی و صفر در خروجی دو سر بار ایجاد می‌شود. در طول این مدت زمان، دیود  $D_1$  در حالت بایاس معکوس می‌باشد.

### ۳- تحلیل CCM مبدل پیشنهادی

مدار معادل سمت اولیه مبدل پیشنهادی در شکل ۵ نشان داده شده و عملکرد سمت اولیه مبدل در حالت CCM دارای دو حالت کاری

$$M_V(d_v, d_r) = \frac{V_d}{V_{in}} = \frac{1+d_r}{2-d_v-d_r} \quad (13)$$

محدوده تغییرات بهره مبدل پیشنهادی با توجه به تغییرات  $0 \leq d_v, d_r \leq 1$  در محدوده (۱۴) می باشد

$$\frac{1}{2} \leq M_V(d_v, d_r) \leq M_{V,max} \quad (14)$$

در (۱۴)،  $M_{V,max}$  توسط حداکثر مقادیر ممکن  $d_v$  و  $d_r$  در عمل محدود می شود.

#### ۴- طراحی المان های اینورتر پیشنهادی

ظرفیت خازنی لینک DC یکی از عناصر مهم در طراحی اینورتر پیشنهادی است که به عنوان رابط سمت اولیه و سمت ثانویه اینورتر پیشنهادی می باشد. مقدار ظرفیت خازنی مورد استفاده با توجه به کمترین ریپل ولتاژ دو سر خازن و جریان عبوری از آن طبق (۱۵) به دست می آید

$$C = \frac{1}{\Delta V_c} \int i_c dt = \frac{1}{\Delta V_c} I_o DT = \frac{I_o D}{f \Delta V_c} \quad (15)$$

که  $I_o$ ،  $f$ ،  $\Delta V_c$  و  $D$  به ترتیب مقدار مؤثر جریان خروجی، فرکانس کلیدزنی، تغییرات ولتاژ دو سر خازن و سیکل کاری مبدل می باشد. همچنین مقدار اندوکتانس سلف ساختار پیشنهادی از روی تغییرات جریان عبوری از سلف مطابق با (۱۶) محاسبه می شود

$$L = \frac{V_{dc} D}{f \Delta I_L} \quad (16)$$

و کمترین مقدار اندوکتانسی که این اطمینان را می دهد که ساختار پیشنهادی در حالت هدایت پیوسته کار کند به صورت (۱۸) با استفاده از تغییرات جریان سلف به دست می آید

$$(I_L)_{max} = (I_L)_{av} + \frac{\Delta i_L}{2} = V_o \left( \frac{1}{(1-D)R} + \frac{(1-D)D}{2Lf} \right) \quad (17)$$

$$L \geq \frac{(1-D)^2 DR}{2f} \quad (18)$$

#### ۵- محاسبات تلفات و راندمان ساختار پیشنهادی

کل تلفات توان موجود در عناصر مداری ساختار پیشنهادی شامل تلفات کلیدها (ماسفت ها) و دیودها به عنوان مؤلفه های نیمه هادی و همچنین شامل تلفات لینک خازنی و سلفی می باشد. برای محاسبه تلفات کلیدها و دیودها، افت ولتاژ هدایتی ادوات قدرت از روابط زیر به دست می آید

$$v_{DS}(t) = i(t)R_{DS} \quad (19)$$

$$v_{AK}(t) = V_F + i(t)R_{AK} \quad (20)$$

که  $V_{DS}$  افت ولتاژ هدایتی کلید،  $R_{DS}$  مقاومت هدایتی کلید در طول حالت روشن بودن،  $V_{AK}$  افت ولتاژ آند کاتد دیود،  $V_F$  افت ولتاژ معادل در شرایط جریان صفر دیود،  $R_{AK}$  مقاومت آند کاتد دیود در طول حالت روشن بودن و  $i(t)$  جریان شبکه می باشد. سیکل کاری حالت صفر و فعال کلیدهای MOSFET با استفاده از استراتژی SPWM برای اینورتر پیشنهادی متصل به شبکه از روابط زیر محاسبه می شود

$$d_{Active}(t) = M \sin \omega t \quad (21)$$

$$d_{Zero}(t) = 1 - M \sin \omega t \quad (22)$$

وقتی سوئیچ  $S_d$  خاموش است ولتاژ دو سر دیود برابر  $V_d$  بوده و بنابراین دیود  $D_v$  بایاس مستقیم است. ولتاژ دو سر سلف  $L$  در این حالت برابر است با

$$V_L = V_{in} - V_d \quad (2)$$

در این دو بازه، متوسط ولتاژ دو سر سلف  $L$  در طول دوره کلیدزنی  $T_s$  از (۳) تا (۵) به دست می آید

$$\frac{1}{T_s} \int_{T_s} V_L(t) dt = \lambda \quad (3)$$

$$V_{in} d_v + (V_{in} - V_d)(1 - d_v) = \frac{\lambda}{T_s} \quad (4)$$

$$\langle V_{L_v} \rangle = \frac{\lambda}{T_s} = V_{in} - V_d(1 - d_v) \quad (5)$$

در نیم سیکل منفی شبکه و در بازه زمانی  $DT \leq t \leq d_r T_s$ ، کلید  $S_u$  روشن و دیود  $D_r$  خاموش بوده و سلف در این بازه از طریق منبع ورودی به صورت خطی شارژ می شود. وقتی کلید  $S_u$  روشن است، ولتاژ دو سر دیود برابر  $-V_d$  بوده و بنابراین دیود  $D_r$  بایاس معکوس است. ولتاژ دو سر سلف  $L$  در این حالت برابر است با

$$V_L = V_{in} \quad (6)$$

در نیم سیکل منفی شبکه و در بازه زمانی  $d_r T_s \leq t \leq T_s$ ، کلید  $S_u$  خاموش و دیود  $D_r$  روشن بوده و سلف در طی این بازه به صورت خطی تخلیه می شود. وقتی کلید  $S_u$  خاموش است ولتاژ دو سر دیود برابر  $V_d$  بوده و بنابراین دیود  $D_r$  بایاس مستقیم است. ولتاژ دو سر سلف  $L$  در این حالت برابر است با

$$V_L = -V_d \quad (7)$$

متوسط ولتاژ دو سر سلف  $L$  در طول دوره کلیدزنی  $T_s$  از (۸) و (۹) به دست می آید

$$\frac{1}{T_s} \int_{T_s} V_L(t) dt = \lambda \quad (8)$$

$$\langle V_{L_r} \rangle = \frac{\lambda}{T_s} = V_{in} d_r - V_d(1 - d_r) \quad (9)$$

حال با ترکیب چهار حالت کاری به دست آمده و با اعمال قانون تعادل ولتاژ برای سلف  $L$  در طول یک دوره تناوب با سیکل کاری  $D$  می توان نوشت

$$\int_{T_s} V_L(t) dt = 0 \quad (10)$$

با جایگذاری مقدار متوسط  $V_L$  از (۵) و (۹) نتیجه می شود

$$\int_{DT}^{(1-D)T} \langle V_{L_v} \rangle dt + \int_{(1-D)T}^T \langle V_{L_r} \rangle dt = 0 \quad (11)$$

حال با ساده سازی روابط به دست آمده داریم

$$\langle V_L \rangle = DT(V_{in} - V_d(1 - d_v)) + (1-D)T(V_{in} d_r - V_d(1 - d_r)) = 0 \quad (12)$$

از (۱۲)، بهره ولتاژ مبدل در حالت CCM برابر خواهد بود با

مشخصات ادوات قدرت برای اینورتر پیشنهادی به صورت زیر می باشد: ماسفتها C2M00A0120 و با  $R_{DS} = 0.78 \Omega$ ، دیودها C3D20060 و  $R_{AK} = 0.02 \Omega$  و  $V_F = 0.8V$  با بیشترین مقدار جریان خروجی نیز برای توان خروجی  $P_o = 1000W$  برابر با  $I_m = 7A$ ، برای ولتاژ شبکه  $V_{g-rms} = 220V$  و ولتاژ باس dc  $V_{dc} = 400V$  نیز شاخص مدولاسیون ( $M$ ) در این مورد برابر با 0.78 می باشد.

برای کلیدهای ماسفت از نوع Silicon Carbide جریان برگشتی دیودها حذف می شود و بنابراین تلفات کلیدزنی دیودها قابل صرف نظر است. تلفات کلیدزنی کلید ماسفت از (۳۲) به دست می آید

$$P_{MOSFET-sw} = f_{sw} E_{oss} V_F \quad (32)$$

که  $E_{oss}$  برابر انرژی ذخیره شده ای می باشد که از دیتاشیت حاصل شده و برابر با  $45 \mu J$  است. تلفات کلیدزنی کل کلیدها برای مبدل پیشنهادی از (۳۳) به دست می آید

$$P_{Total-sw} = 6 f_{sw} E_{oss} V_F = 4.32 W \quad (33)$$

خازن های کلیدزنی شده اینورتر پیشنهادی، تلفات هدایتی را افزایش می دهد که  $ESR^1$  خازن ها از کاتالوگ محصول قابل حصول می باشد. تلفات سلف ساختار پیشنهادی با در نظر گرفتن مقدار مؤثر جریان عبوری و مقاومت داخلی  $0.05 \Omega$  برابر ۳ وات می باشد. تلفات هدایتی خازن اینورتر پیشنهادی به صورت زیر قابل تعریف است

$$P_{CAP-Cond} = \frac{R_C}{\pi} \int_0^{\pi} d_c(t) i_C^2(t) d\omega t \quad (34)$$

که در این رابطه،  $d_c(t)$  برابر نسبت سیکل کاری خازن می باشد. برای اینورتر پیشنهادی از خازن الکترولیت استفاده شده که نتایج شبیه سازی برای این تلفات در محیط نرم افزار PSCAD برابر با ۳.۱ وات به ازای توان خروجی ۱۰۰۰ وات می باشد.

در حالت کلی برای تلفات اینورتر پیشنهادی داریم

$$P_{Cond} = P_{Switches-Cond} + P_{Diodes-Cond} + P_{Inductor-Cond} + P_{Cap-Cond} = 2.93 + 1.5 + 3 + 3.1 = 10.53 W \quad (35)$$

$$P_{Loss} = P_{Cond} + P_{SW} = 14.85 W \quad (36)$$

$$\eta_{proposed inverter} = \frac{P_{out} - P_{Loss}}{P_{out}} \times 100 = \frac{V_{rms} I_{rms} - (P_{Cond} + P_{SW})}{V_{rms} I_{rms}} = \frac{1000 - 14.85}{1000} \times 100 = 98.5\% \quad (37)$$

در محاسبات بازده، تلفات مربوط به قسمت کنترلی در نظر گرفته نشده است.

## ۶- پیاده سازی روش کنترل تناسبی - تشدید

در این ساختار از روش کنترل تناسبی - تشدید برای کنترل کلیدها جهت تولید حالات کلیدزنی مناسب استفاده شده است. مطابق با شکل ۷، سری به هم متصل شده و به همراه  $L_g + R_g$  و  $C_f + R_c$  فیلتر نوع LCL را ایجاد می کنند که از تزریق هارمونیک های تزریقی به شبکه از طریق روش مدولاسیون پهنای پالس سینوسی جلوگیری می کند. قسمت dc-dc ساختار پیشنهادی به منبع ولتاژ dc متصل شده که سطح ولتاژ

تلفات لحظه ای هدایتی کلید MOSFET ( $P_{MOSFET-Cond}$ ) مطابق با رابطه زیر خواهد بود

$$P_{MOSFET-Cond}(t) = v_{DS}(t)i(t) = R_{DS}i^2(t) \quad (23)$$

متوسط تلفات هدایتی کلید ماسفت ( $P_{MOSFET-Cond}$ ) در طول یک سیکل کاری از رابطه زیر به دست می آید

$$P_{MOSFET-Cond} = \frac{1}{\pi} \int_0^{\pi} v_{DS}(t)i(t)d_{MOSFET}(t)d\omega t \quad (24)$$

تلفات لحظه ای دیود ( $P_{Diode}$ ) در طول حالت روشن بودن به صورت رابطه زیر خواهد بود

$$P_{Diode-Cond}(t) = v_{AK}(t)i(t) = (V_F + i(t)R_{AK})i(t) = R_{AK}i^2(t) + V_F i(t) \quad (25)$$

مقدار متوسط تلفات هدایتی دیود ( $P_{Diode-Cond}$ ) در طول نصف سیکل کاری از رابطه زیر به دست می آید

$$P_{Diode-Cond} = \frac{1}{\pi} \int_0^{\pi} v_{AK}i(t)d_{Diodes}(t)d\omega t = \frac{1}{\pi} \int_0^{\pi} (V_F + i(t)R_{AK})i(t)d_{Diodes}(t)d\omega t \quad (26)$$

تلفات هدایتی برای کلیدهای ماسفت در حالت صفر و فعال و همچنین حالت صفر دیودها به ترتیب مطابق با (۲۷) تا (۲۹) خواهد بود [۱۳]، [۱۷] و [۱۷]

$$P_{MOSFET-Cond-Active} = \frac{1}{2\pi} \int_0^{\pi} v_{DS}(t)i(t)d_{Active}(t)d\omega t = \frac{2M}{3\pi} R_{DS} I_m^2 \quad (27)$$

$$P_{MOSFET-Cond-Zero} = \frac{1}{2\pi} \int_0^{\pi} v_{DS}(t)i(t)d_{Zero}(t)d\omega t = R_{DS} I_m^2 \left( \frac{1}{4} - \frac{2M}{3\pi} \right) \quad (28)$$

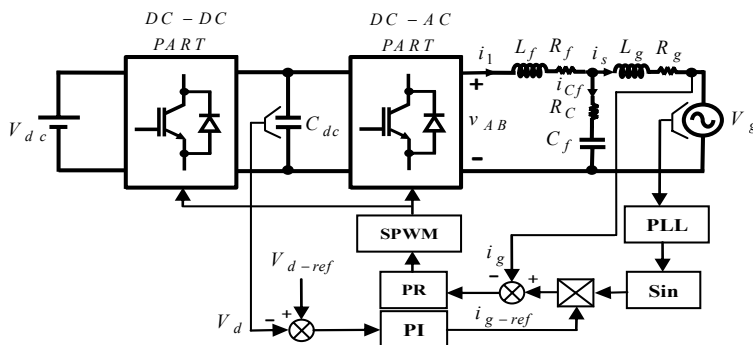
$$P_{Diode-Cond-Zero} = \frac{1}{2\pi} \int_0^{\pi} v_{AK}(t)i(t)(1 - M \sin(\omega t))d\omega t = I_m V_F \left( \frac{1}{\pi} - \frac{M}{4} \right) + I_m^2 R_{AK} \left( \frac{1}{4} - \frac{2M}{3\pi} \right) \quad (29)$$

تلفات هدایتی کل کلیدهای ماسفت و دیودها ( $P_{Proposed-Cond}$ ) برای مبدل پیشنهادی در طول یک سیکل کاری از (۳۰) و (۳۱) به دست می آید

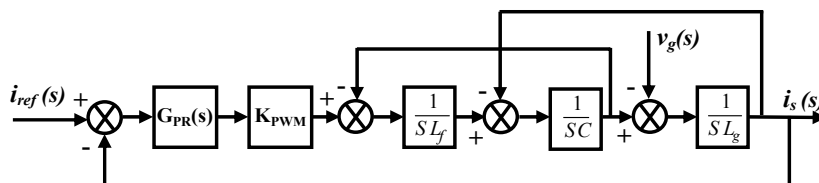
$$P_{MOSFETs-Cond} = P_{Su-Cond} + P_{Sd-Cond} + P_{S\backslash-Cond} + P_{S\gamma-Cond} + P_{SP-Cond} + P_{SN-Cond} = \frac{2M}{3\pi} R_{DS} (I_m)^2 + R_{DS} (I_m)^2 \left( \frac{1}{4} - \frac{2M}{3\pi} \right) + \quad (30)$$

$$R_{DS} (I_m)^2 \left( \frac{1}{4} - \frac{2M}{3\pi} \right) + \frac{2M}{3\pi} R_{DS} (I_m)^2 + \frac{2M}{3\pi} R_{DS} (I_m)^2 + R_{DS} (I_m)^2 \left( \frac{1}{4} - \frac{2M}{3\pi} \right) = 2.93 W$$

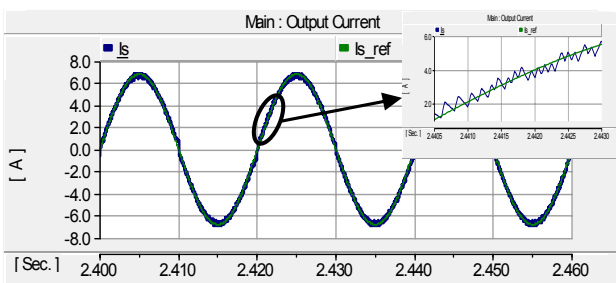
$$P_{Diodes-Cond} = P_{D\backslash-Cond} + P_{D\gamma-Cond} = 2 \left( (I_m) V_F \left( \frac{1}{\pi} - \frac{M}{4} \right) + (I_m)^2 R_{AK} \left( \frac{1}{4} - \frac{2M}{3\pi} \right) \right) = 1.5 W \quad (31)$$



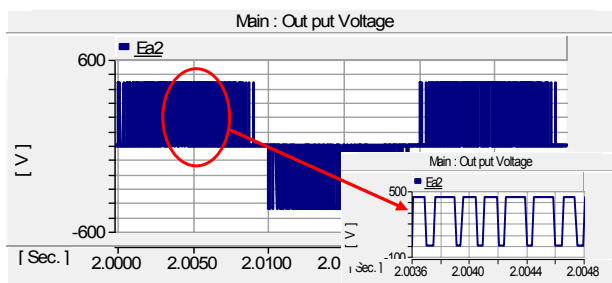
شکل ۷: سیستم اینورتر بدون ترانسفورماتور تک فاز دومرحله‌ای متصل به شبکه همراه با فیلتر LCL.



شکل ۸: طرح کنترلی جریان تزریقی.



(ب)



(الف)

شکل ۹: (الف) ولتاژ خروجی مبدل (v\_AB) پیشنهادی در حالت پایدار و (ب) جریان تزریقی به شبکه در حالت پایدار (i\_s).

لینک dc (V\_d) را مناسب برای قسمت اینورتری افزایش می‌دهد. قسمت اینورتری ساختار پیشنهادی، جریان سینوسی مناسب برای شبکه با ضریب توان واحد را بر اساس روش حلقه قفل شده فاز<sup>۱</sup> (PLL) تولید می‌کند. طبق شکل ۷، جریان مرجع، سینوسی می‌باشد. کنترل کننده PI بهره نامحدودی با پاسخی سریع و بدون خطای حالت ماندگار می‌دهد اما قادر به دنبال کردن جریان سینوسی بدون خطای حالت ماندگار نمی‌باشد. در مقابل، کنترل کننده PR، جریان مورد نظر را با بهره نامحدود در یک فرکانس مشخص (فرکانس تشدید) دنبال می‌کند [۱۸]. مدل ریاضی اینورتر متصل به شبکه و فیلتر LCL مطابق با شکل ۸ طبق (۳۸) به دست می‌آید.

$$G_{PR} = K_p + \frac{\gamma K_r s}{s^2 + \omega_c^2} \quad (39)$$

با به دست آوردن تابع تبدیل لاپلاس برای کل سیستم داریم

$$G(s) \approx \frac{K_{PWM} G_{PR}(s)}{s(L_f + L_g)} \quad (40)$$

در (۳۹)، فرکانس تشدید و ضرایب K\_p و K\_r به ترتیب بهره تناسبی و ضریب بهره نامیده می‌شوند. مقادیر این ضرایب از روی منحنی بُد<sup>۲</sup> مربوط به تابع تبدیل لاپلاس کل سیستم به دست می‌آیند که مقادیر انتخابی به ترتیب برابر ۰/۸ و ۱۰۰۰ می‌باشد [۱۸] و [۱۹].

### ۷- نتایج شبیه‌سازی و نتایج عملی

نتایج شبیه‌سازی با استفاده از نرم‌افزار PSCAD/EMTDC جهت تحلیل عملکرد مبدل پیشنهادی متصل به شبکه در این بخش آورده شده و سلول خورشیدی در ساختار پیشنهادی توسط منبع ولتاژ dc مدل شده است. خازن پراکنده PV (C\_PV) با دو خازن ۰/۱ mF مدل گردیده که هر کدام به ترمینال و زمین PV متصل شده‌اند. مقاومت زمین (R\_g) برابر ۳ Ω بوده و مقدار اندوکتانس فیلتر نیز برابر ۳ mH می‌باشد. بیشترین ولتاژ فاز شبکه برابر ۳۱۰ v با فرکانس ۵۰ Hz و فرکانس کلیدزنی f\_s

از روش کنترل ولتاژ لینک dc، جریان مرجع تزریقی به شبکه به دست آمده و روش حلقه قفل شده فاز نیز جریان تزریقی به شبکه را با ولتاژ شبکه هماهنگ می‌کند. جهت ساده‌سازی تحلیل از مقاومت‌های R\_f،

$$\begin{aligned} L_f \frac{di_1}{dt} + R_f i_1 &= v_{AB} - v_{CF} - R_c i_{CF} \\ L_g \frac{di_s}{dt} + R_g i_s &= v_{CF} - v_g - R_c i_{CF} \\ C_f \frac{dv_{CF}}{dt} &= i_{CF} \\ i_1 &= i_s + i_{CF} \end{aligned} \quad (38)$$

از روش کنترل ولتاژ لینک dc، جریان مرجع تزریقی به شبکه به دست آمده و روش حلقه قفل شده فاز نیز جریان تزریقی به شبکه را با ولتاژ شبکه هماهنگ می‌کند. جهت ساده‌سازی تحلیل از مقاومت‌های R\_f،

2. Bode Plot

1. Phase Lock Loop

جدول ۱: مقادیر پارامترهای استفاده شده در نتایج عملی.

پارامتر	نماد	مقدار
ولتاژ ورودی	$V_{in}$	۱۰۰ v
قسمت اهمی بار	$R_L$	۱۵۰ $\Omega$
قسمت سلفی بار	$L_L$	۳۰ mH
خازن ساختار	$C_{dc}$	۹۴۰ uF
سلف ساختار	$L$	۱۰ mH

جدول ۲: مقایسه مبدل پیشنهادی با سایر ساختارهای مشابه.

مبدل	جریان نشتی (میلی آمپر)	THD <sub>i</sub> (%)	$f_{s,max}$	بازده (%)
حالت مشترک [۷]	۱۰	۲٫۶	۴۰	۹۶*
حالت مشترک [۱۲]	۱۵	۲٫۵	۲۰	۹۷
حالت مشترک [۱۳]	۱۲	۲٫۱	۲۰	۹۷٫۸
حالت مشترک [۱۷]	۱۸	۲٫۴	۲۰	۹۷٫۵
HB [۲۰]	۱۳۰	۶٫۸	۱۰	۹۵٫۲
H $\delta$ [۲۱]	۸۹٫۴	۱٫۵	۲۰	۹۲٫۷۷
پیشنهادی	۱٫۵	۲	۲۰	۹۸٫۵

\* بدون احتساب قسمت مبدل dc/dc افزایشده

جدول ۳: مقایسه مبدل پیشنهادی با سایر ساختارهای مشابه.

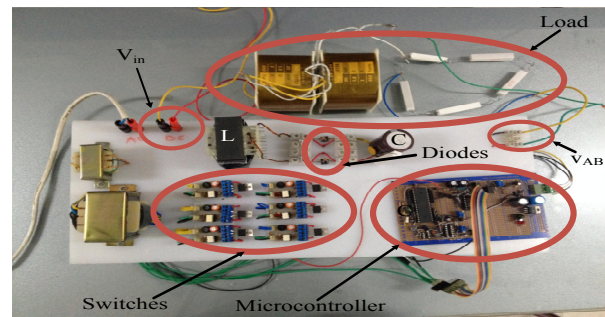
مبدل	ادوات نیمه هادی		عناصر پسپو	حالت افزایشده	حالت کاهنده
	کلید	دیود			
حالت مشترک [۷]	۳	۱	۷	دارد	دارد
حالت مشترک [۱۲]	۶	۰	۵	ندارد	دارد
حالت مشترک [۱۳]	۷	۲	۶	ندارد	دارد
حالت مشترک [۱۷]	۶	۶	۵	ندارد	دارد
HB [۲۰]	۴	۰	۳	ندارد	دارد
H $\delta$ [۲۱]	۵	۰	۳	ندارد	دارد
پیشنهادی	۶	۲	۳	دارد	دارد

مقادیر  $R=50\Omega$  و  $L=30\text{mH}$  است. شکل ۱۱، ولتاژ سه سطحی خروجی با دامنه ۱۷۰ ولت را به ازای ولتاژ ورودی ۱۰۰ ولت نشان می دهد. مبدل آزمایشگاهی ساخته شده، ولتاژ dc ورودی ۱۰۰ ولت را به ولتاژ ac با مقدار مؤثر ۲۲۰ ولت تبدیل می کند.

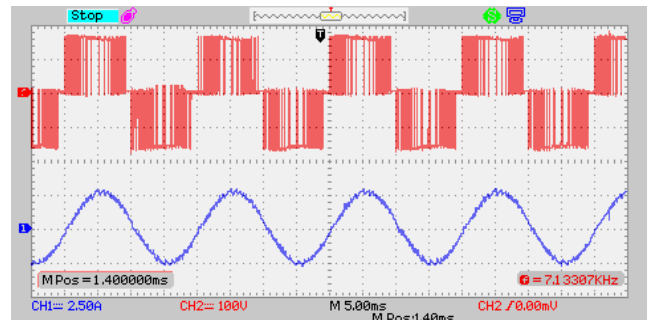
مطابق با شکل ۱۱-ب، شکل موج جریان عبوری از بار نیز به ازای بار اهمی سلفی طبق مقادیر به کار گرفته شده دارای شکل موج سینوسی با کمترین اعوجاج می باشد. مقدار مؤثر جریان خروجی نیز برابر ۲A است. نتایج عملی ولتاژ ورودی و ولتاژ دو سر لینک dc در شکل ۱۲ آورده شده و جهت حذف هارمونیک های جریان خروجی از فیلتر با اندازه کوچک استفاده شده است.

### ۸- مقایسه ساختارهای مختلف با ساختار پیشنهادی

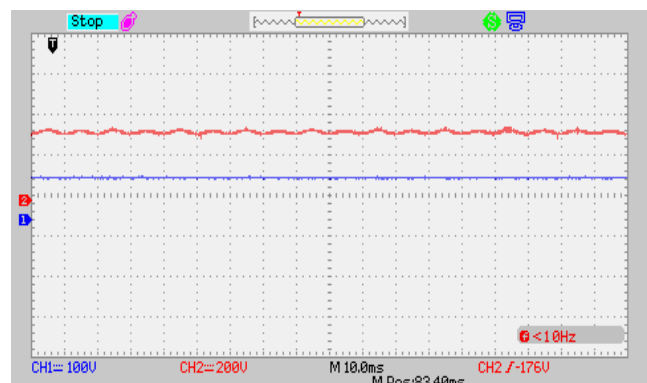
جداول ۲ و ۳ به مقایسه ساختار پیشنهادی با چندین ساختار متداول و جدید پرداخته است. در ساختارهای اینورتری بدون ترانسفورماتور با خط مشترک، جریان نشتی، بازده و تعداد عناصر به کار رفته بیشتر مورد توجه



شکل ۱۰: مدار عملی ساختار پیشنهادی.



شکل ۱۱: نتایج آزمایشگاهی ساختار پیشنهادی. ولتاژ خروجی [۱۰۰ V/div] (شکل موج بالایی) ( $V_{AB}$ )، جریان خروجی [۲٫۵ A/div] ( $i_{out}$ ) (شکل موج پایینی) و [۵ ms/div].time



شکل ۱۲: نتایج آزمایشگاهی ساختار پیشنهادی. ولتاژ لینک dc ( $v_o$ ) [۲۰۰ V/div] (شکل موج بالایی)، ولتاژ ورودی اینورتر [۱۰۰ V/div] ( $v_{in}$ ) (شکل موج پایینی) و [۱۰ ms/div].time

نیز برابر ۲۰ kHz است. عملکرد مبدل پیشنهادی در حالت پایدار در شکل های ۹-الف و ۹-ب نشان داده شده است. شکل ۹-الف ولتاژ خروجی سه سطحی اینورتر قبل از فیلتر خروجی ( $v_{AB}$ ) را مطابق با روش کنترلی PR نشان می دهد که دارای فرکانسی برابر با فرکانس کلیدزنی می باشد. شکل موج جریان سینوسی تزریق شده ( $i_s$ ) با منحنی آبی رنگ همراه با جریان مرجع ( $i_{ref}$ ) به رنگ سبز در شکل ۹-ب آورده شده است. به وضوح دیده می شود که جریان خروجی اینورتر، جریان مرجع را با کمترین ریبیل دنبال می کند. مطابق با شکل ۹-ب، پاسخ سریع کنترل کننده PR در این شکل به وضوح دیده می شود.

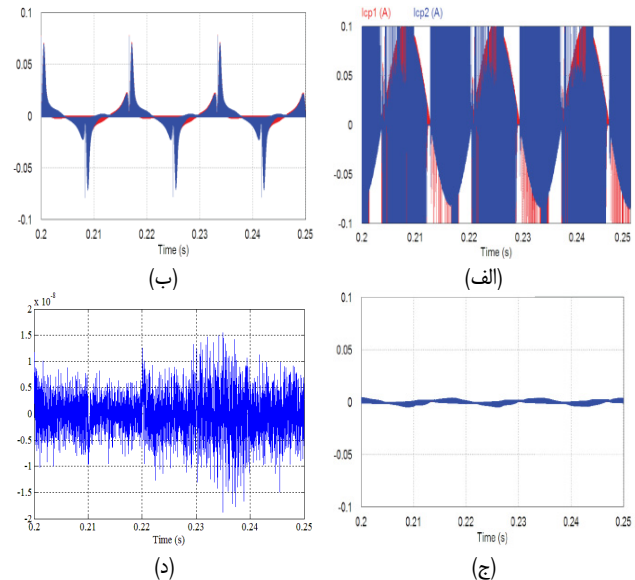
نتایج عملی مبدل پیشنهادی با توجه به امکانات آزمایشگاهی و مسایل ایمنی برای توان ۲۰۰ وات آزمایش شده و مدار ساختار پیشنهادی جهت به دست آوردن نتایج عملی طبق شکل ۱۰ در آزمایشگاه ساخته شده است. شکل ۱۱ و شکل ۱۲ نتایج عملی مبدل پیشنهادی را به ازای ولتاژ ورودی ۱۰۰ ولت نشان می دهد. مقادیر استفاده شده در آزمایشگاه به صورت مقادیر جدول ۱ می باشد. بار اهمی-سلفی استفاده شده برابر با

- جهت انتقال توان در اکثر ساختارهای اینورتری متصل به شبکه، ولتاژ سمت dc باید بیشتر از ولتاژ سمت شبکه باشد در حالی که در مدل پیشنهادی با توجه به بهره ولتاژ بیشتر، ولتاژ سمت dc می‌تواند کمتر از ولتاژ سمت شبکه نیز باشد.
- استفاده از روش کنترل تناسبی- تشدید در ساختار پیشنهادی باعث بهبود در THD جریان خروجی مبدل با توجه به دنبال کردن جریان مرجع سینوسی بدون خطا می‌شود.
- در ساختار پیشنهادی با کنترل مناسب سیکل کاری کلیدهای سمت اولیه مدار پیشنهادی، می‌توان مبدل را در حالت‌های کاری افزایشده و کاهشده جهت گرفتن بیشترین توان سلول خورشیدی استفاده کرد.
- به دلیل سه سطحی بودن ولتاژ خروجی ساختار پیشنهادی، جریان تزریقی به شبکه سینوسی بدون اعوجاج با THD در حد استاندارد نسبت به ساختارهای دوسطحی است.
- قابلیت کنترل مبدل به روش تکنیک مدولاسیون پهنای پالس.
- قابلیت اتصال مبدل پیشنهادی به شبکه.

در این مقاله ساختار جدیدی با کمترین جریان نشتی و مناسب برای سیستم‌های PV پیشنهاد شد. ساخت نمونه آزمایشگاهی جهت اطمینان از عملکرد مبدل طراحی و آزمایش و در نهایت چند نمونه مشابه، با ساختار پیشنهادی مقایسه گردید.

## مراجع

- [1] F. Bradaschia, M. C. Cavalcanti, P. E. P. Ferraz, F. A. S. Neves, E. C. dos Santos, and J. H. G. Mda Silva, "Modulation for three-phase transformerless Z-Source inverter to reduce leakage currents in photovoltaic systems," *IEEE Trans. on Ind. Electron.*, vol. 58, no. 12, pp. 5385-5395, Dec. 2011.
- [2] M. C. Cavalcanti, A. M. Farias, K. C. Oliveira, F. A. S. Neves, and J. L. Afonso, "Eliminating leakage currents in neutral point clamped inverters for photovoltaic systems," *IEEE Trans. on Ind. Electron.*, vol. 59, no. 1, pp. 435-443, Jan. 2012.
- [3] D. Barater, G. Buticchi, A. S. Crinto, G. Franceschini, and E. Lorenzani, "Unipolar PWM strategy for transformerless PV grid-connected converters," *IEEE Trans. Power Electron.*, vol. 27, no. 4, pp. 835-843, Dec. 2012.
- [4] Y. Bae and R. Y. Kim, "Suppression of common-mode voltage using a multi central photovoltaic inverter topology with synchronized PWM," *IEEE Trans. on Ind. Electron.*, vol. 61, no. 9, pp. 4722-4733, Sept. 2014.
- [5] W. Li, Y. Gu, H. Luo, W. Cui, X. He, and C. Xia, "Topology review and derivation methodology of single phase transformerless photovoltaic inverters for leakage current suppression," *IEEE Trans. on Ind. Electron.*, vol. 62, no. 7, pp. 4737-4551, Jul. 2015.
- [6] J. Ji, W. Wu, Y. He, Z. Lin, F. Blaabjerg, and H. Shu-Hung, "A simple differential mode EMI suppressor for the LLCL-filter based single phase grid-tied transformerless inverter," *IEEE Trans. on Ind. Electron.*, vol. 62, no. 7, pp. 4141-4147, Jul. 2015.
- [7] N. Vazquez, M. Rosas, C. Hernandez, E. Vazquez, and F. J. Perez-Pinal, "A new common-mode transformerless photovoltaic inverter," *IEEE Trans. on Ind. Electron.*, vol. 62, no. 10, pp. 6381-6391, Oct. 2015.
- [8] S. Saridakis, E. Koutroulis, and F. Blaabjerg, "Optimal design of modern transformerless PV inverter topologies," *IEEE Trans. Energy Conv.*, vol. 28, no. 2, pp. 394-404, Jun. 2013.
- [9] B. N. Alajmi, K. H. Ahmed, G. P. Adam, and B. W. Williams, "Single-phase single-stage transformerless grid-connected PV system," *IEEE Trans. Power Electron.*, vol. 28, no. 6, pp. 2664-2676, Jun. 2013.
- [10] H. Luo, Y. Dong, W. Li, and X. He, "Modular multilevel-clamped multilevel converter (M-MC2) with dual T-Type modules and one diode module," *J. of Power Electron.*, vol. 14, no. 6, pp. 1189-1196, Nov. 2014.
- [11] E. S. Sreeraj, K. Chatterjee, and S. Bandyopadhyay, "One-cycle-controlled single-stage single-phase voltage sensorless grid-connected PV system," *IEEE Trans. on Ind. Electron.*, vol. 60, no. 3, pp. 1216-1224, Mar. 2013.



شکل ۱۳: جریان نشتی در برخی ساختارهای اینورتری PV، (الف) HB [۷]، (ب) H5 [۷]، (ج) [۷] و (د) پیشنهادی.

قرار گرفته‌اند. جدول ۲ به مقایسه ساختارهای اینورتر بدون ترانسفورماتور متداول از لحاظ بازده، بیشترین فرکانس کلیدزنی، THD جریان خروجی و مقدار جریان نشتی پرداخته است. مبدل‌های مورد مقایسه، مبدل HB، H5 و ساختارهای ارائه‌شده در [۷]، [۱۲]، [۱۳] و [۱۷] می‌باشد. ساختار HB دارای بیشترین جریان نشتی مطابق شکل ۱۳-الف (در واقع جریان نشتی از مقیاس انتخابی می‌باشد) می‌باشد. در مقایسه با ساختارهای H5 و [۷] (شکل ۱۳-ب و ۱۳-ج)، ساختار پیشنهادی مطابق شکل (۱۳-د) دارای کمترین جریان نشتی است. مقیاس یکسان در نتایج، وضوح اختلاف بین آنها را نشان می‌دهد. جدول ۳ مقایسه برخی ساختارهای اینورتری بدون ترانسفورماتور را از لحاظ تعداد ادوات نیمه‌هادی، عناصر پسیو و توانایی کاهشده و افزایشده در ولتاژ ورودی لینک dc بررسی می‌کند. با توجه به جدول ۳، تمامی اینورترها قادر به ایجاد حالت کاهشده ولتاژ می‌باشند ولی باعث افزایش THD جریان خروجی می‌شوند. عمده تفاوت تمامی ساختارها با ساختار پیشنهادی، در توانایی عملکرد در حالت کاهشده بدون افزایش THD خروجی می‌باشد. با توجه به جدول ۳، ساختار پیشنهادی در حالت کلی دارای کمترین عناصر پسیو و ادوات نیمه‌هادی بین ساختارهای مورد مقایسه می‌باشد.

## ۹- نتیجه‌گیری

در این مقاله، اینورتر بهبودیافته بدون ترانسفورماتور متصل به شبکه برای سیستم‌های PV پیشنهاد داده شد. ویژگی اصلی اینورتر پیشنهادی عبارت است از:

- توانایی اتصال مستقیم نقطه خنثی شبکه به ترمینال منفی آرایه PV جهت حذف جریان نشتی.
- وجود تنها یک سلف فیلتر خروجی با مقدار کمتر در مقایسه با ساختارهای مشابه که مجبور به استفاده از دو سلف فیلتر خروجی برای کاهش جریان نشتی شده‌اند.
- ساختار پیشنهادی با توجه به خط مشترک بین بار خروجی و منبع dc، مناسب برای بارهایی است که نقطه مشترک با منبع دارند که از جمله آنها سیستم‌های فوتوولتائیک می‌باشد.
- سیستم پیشنهادی بهره ولتاژ بزرگی را پیشنهاد داده و این اطمینان را می‌دهد که برای منابع dc با ولتاژ کمتر نیز عمل کند.



**مهران صباحی** در سال ۱۳۷۰ مدرک کارشناسی خود را از دانشگاه تبریز، در سال ۱۳۷۳ مدرک کارشناسی ارشد خود را از دانشگاه تهران و مدرک دکتری مهندسی برق خود را از دانشگاه تبریز در سال ۱۳۸۸ دریافت نمودند. ایشان از سال ۱۳۸۸ عضو هیأت علمی دانشکده مهندسی برق و کامپیوتر دانشگاه تبریز می‌باشند. زمینه‌های تحقیقاتی مورد علاقه ایشان مبدل‌های الکترونیک قدرت و سیستم‌های انرژی تجدید پذیر می‌باشد.

**سیدحسین حسینی** در سال ۱۳۵۵ مدرک کارشناسی خود را از دانشگاه تبریز، در سال ۱۳۵۷ مدرک DEA خود را از INPL فرانسه دریافت کردند و مدرک دکتری مهندسی برق خود را از همان دانشگاه در سال ۱۳۶۰ دریافت نمودند. ایشان از سال ۱۳۶۱ عضو هیأت علمی دانشکده مهندسی برق و کامپیوتر دانشگاه تبریز می‌باشند. ایشان فرصت مطالعاتی خود را در دانشگاه Queensland کشور استرالیا در سال ۱۳۶۹ طی کرده است و از سال ۱۳۷۴ به عنوان استاد تمام دانشگاه تبریز درآمدند. زمینه‌های تحقیقاتی مورد علاقه ایشان الکترونیک قدرت، کاربردهای الکترونیک قدرت در سیستم‌های انرژی نو و ادوات FACTS می‌باشد.

**ابراهیم بابایی** در سال ۱۳۷۱ مدرک کارشناسی، کارشناسی ارشد و دکتری مهندسی برق خود را به ترتیب در سال‌های ۱۳۸۰ و ۱۳۸۶ از دانشگاه تبریز دریافت نموده‌اند. ایشان از سال ۱۳۹۴ به عنوان استاد تمام دانشگاه تبریز درآمدند. ایشان دارای ۱۷ ثبت اختراع در زمینه الکترونیک قدرت می‌باشند. ایشان از سال ۱۳۹۲ سردبیر مجله مهندسی برق دانشگاه تبریز می‌باشند. زمینه‌های تحقیقاتی مورد علاقه ایشان مدلسازی، طراحی و کنترل مبدل‌های الکترونیک قدرت، اینورترهای چندسطحی و سیستم‌های انرژی تجدیدپذیر و ادوات FACT می‌باشد.

**گنورق قره‌پتیان** مدرک کارشناسی مهندسی برق خود را در سال ۱۳۶۶ از دانشگاه تبریز، مدرک کارشناسی ارشد مهندسی برق خود را در سال ۱۳۶۸ از دانشگاه امیرکبیر و مدرک دکتری مهندسی برق خود را در سال ۱۳۷۵ از دانشگاه تهران با رتبه اول در تمام دوره‌ها دریافت نموده‌اند. ایشان از سال ۱۳۷۲ تا ۱۳۷۵ بورسیه تحصیلی خود را در موسسه RWTH آلمان طی کرده‌اند. ایشان از سال ۱۳۸۶ به عنوان استاد تمام دانشگاه امیرکبیر درآمدند. ایشان سردبیر نشریه مهندسی برق و الکترونیک ایران بوده و بیش از ۹۵۰ مقاله ژورنال و کنفرانس در مجلات دارند. زمینه‌های تحقیقاتی مورد علاقه ایشان شبکه هوشمند، میکروگریدها، ادوات FACT و سیستم‌های HVDC می‌باشد.

- [12] L. C. Breazeale and R. Ayyanar, "A photovoltaic array transformerless inverter with film capacitors and silicon carbide transistors," *IEEE Trans. Power Electron.*, vol. 30, no. 3, pp. 1297-1305, Mar. 2015.
- [13] J. M. Shen, H. L. Jou, and J. C. Wu, "Novel transformerless grid-connected power converter with negative grounding for photovoltaic generation system," *IEEE Trans. Power Electron.*, vol. 27, no. 4, pp. 1818-1829, Apr. 2012.
- [14] M. Kazanbas, L. Menezes, and P. Zacharias, "Considerations on grounding possibilities of transformerless grid-connected photovoltaic inverters," in *Proc. Energy Conf. and Exhibition, ENERGYCON'12*, pp. 9-12, Nov. 2012.
- [15] T. Salmi, M. Bouzguenda, A. Gastli, and A. Masmoudi, "A novel transformerless inverter topology without zero-crossing distortion," *Int. J. of Renewable Energy Res.*, vol. 2, no. 1, pp. 140-146, Feb. 2012.
- [16] O. Lopez, R. Teodorescu, F. Freijedo, and J. Doval-Gandoy, "Leakage current evaluation of a single-phase transformerless PV inverter connected to the grid," in *Proc. IEEE Appl. Power Electron. Conf.*, pp. 907-912, Anaheim, CA, USA, May 2007.
- [17] Y. Wang and R. Li, "Novel high-efficiency three-level stacked-neutral point-clamped grid-tied inverter," *IEEE Trans. Ind. Elect.*, vol. 60, no. 9, pp. 3766-3774, Sep. 2013.
- [18] N. Zhang, H. Tang, and C. Yao, "A systematic method for designing a PR controller and active damping of the LCL filter for single-phase grid-connected PV inverters," *Energies*, vol. 7, no. 6, pp. 3934-3954, Jun. 2014.
- [19] D. N. Zmood and D. G. Holmes, "Stationary frame current regulation of PWM inverters with zero steady-state error," *IEEE Trans. Power Electron.*, vol. 18, no. 3, pp. 814-822, May 2003.
- [20] S. Lee, H. Kim, K. T. Kwon, and J. M. Kwon, "Single-phase transformerless bi-directional inverter with high efficiency and low leakage current," *IET Power Electron.*, vol. 7, no. 2, pp. 451-458, Feb. 2014.
- [21] T. K. S. Freddy, N. A. Rahim, H. Wooi-Ping, and S. C. Hang Wu, "Comparison and analysis of single-phase transformerless grid connected PV inverters," *IEEE Trans. Power Electron.*, vol. 29, no. 6, pp. 5358-5369, Oct. 2014.

**چابری فلاح اردشیر** تحصیلات خود را در مقطع کارشناسی از دانشگاه شهید مدنی آذربایجان، در مقطع کارشناسی ارشد از دانشگاه زنجان و در مقطع دکتری از دانشگاه تبریز در رشته مهندسی برق قدرت به ترتیب در سال‌های ۱۳۸۹ و ۱۳۹۱ و ۱۳۹۵ به پایان رسانده است. ایشان فرصت مطالعاتی خود را در دانشگاه آلبورگ کشور دانمارک در سال ۱۳۹۵ طی کرده و از سال ۱۳۹۵ عضو هیأت علمی دانشکده فنی دانشگاه آزاد تبریز می‌باشند. زمینه‌های تحقیقاتی مورد علاقه ایشان عبارتند از: مدلسازی، تحلیل و کنترل مبدل‌های الکترونیک قدرت و سیستم‌های انرژی تجدید پذیر.