

طراحی و تحلیل مبدل آنالوگ به دیجیتال کم توان با استفاده از ترانزیستور نانولوله کربنی

سعیده حیدری و داریوش دیدبان

ذخیره‌سازی هیدروژن و انرژی الکتروشیمیایی، باتری‌های لیتیومی، ابرخازن‌ها [۸] و [۹] و قطعه‌های الکترونیکی انعطاف‌پذیر [۱۰] اشاره کرد. رسانایی نانولوله‌های کربنی وابسته به ساختارشان بوده و به طور حساس به قطر و زاویه پیچش نانولوله‌ها بستگی دارد که با تغییر کمی در این مقادیر، نانولوله می‌تواند از فلز به نیمه‌هادی تغییر کند [۱۱]. یکی از کاربردهای نانولوله نیمه‌هادی این است که یک ترانزیستور اثر میدان (FET) مشابه با MOSFET ایجاد کند [۱۲]. به دلیل محدودیت‌های مقیاس‌کردن ترانزیستور سیلیکونی به منظور ادامه‌داشتن امکان کاهش ابعاد و توسعه ساختارهای جدید، ترانزیستور اثر میدانی نانولوله کربنی به واسطه پتانسیل‌های بالا و خواص فوق‌العاده یکی از نامزدهای جایگزین ترانزیستور سیلیکون در طراحی مدارهای دیجیتال در ابعاد نانو شده است [۱۳]. بعضی از این خواص عبارتند از توانایی حمل چگالی‌های بالای جریان به میزان 10^{10} A/cm^2 [۱۴]، تحرک‌پذیری بالای حامل‌ها در نانولوله‌های کربنی نیمه‌هادی تا $10^6 \text{ cm}^2/\text{Vs}$ و قابلیت انتقال بالستیک در فواصل طولانی [۱۵].

ترانزیستورهای اثر میدانی نانولوله کربنی و یا نانونوار گرافنی با توجه به خواص ذکرشده برای پیاده‌سازی مدارهای الکترونیکی این قابلیت را دارند که عملکرد بالا و توان مصرفی کمتری در مقایسه با فناوری سیلیکونی ارائه دهند [۱۶] تا [۱۸]. ترانزیستورهای بر پایه نانولوله‌های کربنی از یک نانولوله کربنی نیمه‌هادی به عنوان ماده کانال استفاده می‌کنند. اولین بار این ساختار ترانزیستور در سال ۱۹۹۸ مورد بررسی قرار گرفت [۱۹] و سپس، پیشرفت‌های عظیمی بر روی این فناوری صورت گرفته است.

اولین مدارهای منطقی با ترانزیستورهای اثر میدانی مبتنی بر نانولوله‌های کربنی همانند مدارهای با بار مقاومتی ساخته شده‌اند [۲۰]. در این مرجع همچنین ادغام چند افزازه بر روی یک تراشه نیز برای اولین بار تلاش شد و مدارهای یک، دو و سه ترانزیستوری به منظور عملیات منطقی دیجیتالی مانند گیت NAND، گیت NOR، معکوس‌کننده، سلول SRAM و نوسانگر معرفی شدند. برای منطق مکمل، فناوری‌های توصیف‌شده در [۲۱] برای ساخت اولین گیت‌های منطقی مکمل مبتنی بر ترانزیستور نانولوله کربنی مورد استفاده قرار گرفتند. با توجه به ویژگی‌های خاص ترانزیستور نانولوله کربنی از این ترانزیستور در [۲۲] برای منطق چندگانه استفاده شده است. در [۲۳] با استفاده از یک ترانزیستور نانولوله کربنی ساخت گیت منطقی XOR گزارش شده است.

برای ارزیابی عملکرد CNTFET، تعدادی از مدل‌های نظری به منظور توصیف پدیده‌های مختلف فیزیکی درون کانال نانولوله و تأثیر آن بر عملکرد افزازه پیشنهاد شده است [۲۴] تا [۲۸]. روش مدل‌سازی استاندارد بر پایه ارزیابی عددی تکراری انتگرال فرمی-دیراک برای به دست آوردن جریان سورس-درین به ازای یک مجموعه پتانسیل داده‌شده استوار است.

چکیده: امروزه مبدل‌های آنالوگ به دیجیتال به عنوان جزء جدایی‌ناپذیر از سیستم‌های بر روی تراشه به شمار می‌آیند زیرا فاصله بین دنیای فیزیکی آنالوگ و دنیای منطقی دیجیتال را از بین می‌برند. این امر و تمایل روزافزون به استفاده از تجهیزات قابل حمل، سبب شده ملزومات طراحی این مبدل‌ها مانند سرعت، توان مصرفی و سطح اشغالی بهبود یابند. راهکارها و روش‌های مختلفی جهت بهبود عملکرد مبدل‌ها ارائه شده که روز به روز در حال پیشرفت می‌باشند. با توجه به اهمیت روزافزون مبدل‌ها، در این مقاله یک ADC سریع و کم‌توان با استفاده از CNTFET طراحی شده و عملکرد آن با نمونه مشابه MOSFET با همان طول کانال مورد بررسی قرار گرفته و همچنین عملکرد مبدل طراحی‌شده با دو نوع کدگذار مختلف، ROM و Fat tree مورد مطالعه قرار گرفته است. در ادامه، نتایج شبیه‌سازی که با بهره‌گیری از نرم‌افزار HSPICE در تغذیه ۰.۹ ولت به دست آمده ارائه گردیده است. نتایج شبیه‌سازی مبدل در فناوری CNTFET بهبود قابل توجهی در پارامترهای توان و تأخیر نسبت به طراحی مشابه در فناوری CMOS نشان می‌دهد. توان مصرفی و تأخیر مبدل مبتنی بر نانولوله کربنی با کدگذار نوع ROM به ترتیب ۹۲/۵٪ و ۵۴٪ و با کدگذار Fat tree به ترتیب ۹۳٪ و ۷۲٪ نسبت به مبدل‌های مبتنی بر ترانزیستورهای CMOS بهبود یافته‌اند.

کلیدواژه: مبدل آنالوگ به دیجیتال، ترانزیستور نانولوله کربنی، مقایسه‌کننده TIQ، کدگذار ROM.

۱- مقدمه

از زمان کشف نانولوله‌های کربنی در سال ۱۹۹۱ [۱]، تلاش‌های قابل توجهی به منظور درک خواص الکترونیکی آنها صورت گرفته است [۲]. از آنجایی که قطر سطح مقطع نانولوله‌ها کمتر از ۱۰ نانومتر است، با مقایسه طول و قطر نانولوله‌های کربنی می‌توان گفت که این نانولوله‌ها تقریباً یک‌بعدی هستند. نانولوله‌های کربنی دارای خواص منحصر به فرد الکتریکی، نوری، مکانیکی و حرارتی و ساختار شبه یک‌بعدی هستند که آنها را برای طیف وسیعی از کاربردها جذاب می‌سازد [۳]. از جمله این کاربردها می‌توان به سلول‌های خورشیدی، نمایشگرهای تصویری، لیزرها، لامپ‌های حالت جامد، ابزارهای مخابرات نوری [۴]، حسگرهای شیمیایی و بیوشیمیایی، سلول‌های حافظه [۵] و [۶]، اتصالات [۷]، افزاره‌های

این مقاله در تاریخ ۹ مهر ماه ۱۳۹۸ دریافت و در تاریخ ۳ آبان ماه ۱۳۹۹ بازنگری شد. این تحقیق توسط معاونت پژوهشی دانشگاه کاشان بر اساس قرارداد شماره ۸۹۱۰۵۸ پشتیبانی شده است.

سعیده حیدری، دانشکده مهندسی برق و کامپیوتر، دانشگاه کاشان، کاشان، ایران، (email: s.heidari@grad.kashanu.ac.ir)

داریوش دیدبان (نویسنده مسئول)، دانشکده مهندسی برق و کامپیوتر، دانشگاه کاشان، کاشان، ایران، (email: dideban@kashanu.ac.ir)

Archive of SID

اسپلاین مکعبی^۲ چگالی بار متحرک نامتعادل به دست آمده است. این تقریبها برای حل ولتاژ خودسازگار ساخته شدهاند که در اصل به عنوان یک عملکرد غیر خطی از خازن پایانه تعریف می‌شوند و هزینه تکرارهای نیوتن-رافسون مورد نیاز را کاهش می‌دهد [۳۰].

با مقایسه نمودار جریان بر حسب ولتاژ V_{DS} در سه مدل، شبیه‌ساز Fettoy دارای سطح جریان بالاتری است و این در حالی است که هیچ یک از غیر ایده‌آلی‌ها در آن حساب نشده‌اند. از سوی دیگر، مدل [۲۹] سازگار با مدار است اما هنوز هم به تغییرات پارامترهای افزاره پاسخ نمی‌دهد؛ چیزی که برای مدارهای با پیچیدگی‌های بالای طراحی مطلوب نیست. علاوه بر این، این مدل هنوز برای تمام مناطق عملیاتی قابل اجرا نیست. در ضمن، مدل استنفورد یک مدل سازگار با مدار است و برای پیش‌بینی پاسخ‌های دینامیک و گذرای مدارهای مبتنی بر CNTFET می‌تواند استفاده شود که اثرات بالستیک را توجیه می‌کند و برخی از اثرات غیر بالستیک را برای CNTFET در نظر می‌گیرد. در نهایت، مدل ساوتهمپتون ثابت شده که برای کاربردهایی که به زمان پردازش کمتری نیاز دارند مناسب است. دلیل این امر آن است که در این مدل مدت زمان کار CPU نسبتاً کم و سطح دقت محاسباتی نیز نسبتاً خوب است. این برخلاف مدل استنفورد می‌باشد که نیاز به زمان بیشتر CPU و دقتی همگرا و قابل مقایسه با دقت ساوتهمپتون دارد [۳۴].

با توجه به دقت مدل، واضح است که مدل‌های ساوتهمپتون و استنفورد دقیق‌تر از مدل‌های دیگر هستند، زیرا در هر دو مدل برخی از پارامترهای غیر ایده‌آل در نظر گرفته می‌شوند؛ چیزهایی که واقعاً در شرایط عملی اتفاق می‌افتند. مدل استنفورد به طور گسترده‌ای در طراحی مدار استفاده می‌شود. در این مدل برای یک CNTFET علاوه بر وابستگی به ولتاژهای مهم (V_{GS} و V_{DS})، ولتاژ آستانه (V_T) و عرض/طول گیت همانند یک MOSFET، سه ویژگی pitch، ظرفیت خازن گیت و جریان را تعیین می‌کنند [۳۵].

۳- طراحی و تحلیل مبدل فلش

امروزه مسئله توان مصرفی برای تمامی افزاره‌های الکترونیکی به عنوان چالش بزرگی برای طراحان آنالوگ مطرح می‌باشد. مبدل‌های آنالوگ به دیجیتال نیز به عنوان واسطه دنیای آنالوگ با دنیای دیجیتال، درگیر این مهم می‌باشند. مبدل‌های آنالوگ به دیجیتال فلش، به عنوان عضوی از خانواده مبدل‌های آنالوگ به دیجیتال، در فرکانس‌های نمونه‌برداری زیاد و قابلیت‌های تفکیک کم کاربرد دارند. در مبدل آنالوگ به دیجیتال فلش از $2^N - 1$ مقایسه‌کننده برای N بیت قابلیت تفکیک استفاده می‌شود و بیشترین توان مصرفی در این مبدل مربوط به مقایسه‌کننده‌ها می‌باشد. به منظور به حداقل رساندن توان مصرفی و بهبود عملکرد ADC، محققین اساساً بر روی بهینه‌سازی مدار مقایسه‌کننده تمرکز می‌کنند. بنابراین ساختار مقایسه‌کننده مهم‌ترین بخش در معماری‌های نوع فلش است. عمده‌تاً سه نوع ساختار مقایسه‌کننده وجود دارد که در طراحی‌های مبدل A/D مورد استفاده قرار می‌گیرد. مقایسه‌کننده‌های نوع تقویت‌کننده تفاضلی، دینامیکی و نوع لچ تمام تفاضلی عموماً ساختارهای مورد استفاده در طراحی CMOS Flash A/D هستند [۳۶] تا [۳۸]. در [۳۹]، در یک رویکرد جدید، مقایسه‌کننده TIQ بر اساس اندازه ترانزیستورهای یک معکوس‌کننده در طراحی مبدل فلش،

اخیراً رویکردهای بهبودیافته پیشنهاد شده که در آن روش کند تکرار با محاسبات مستقیم با استفاده از تقریب‌های عددی کارآمد جایگزین شده و در عین حال دقت خوبی در مقایسه با نظریه پایه دارد [۲۷]. این راهکارهای جدید به تقریب تکه‌ای تراکم بار، یا خطی یا غیر خطی برای ساده‌سازی محاسبات عددی تکیه می‌کنند.

مزایای ترانزیستور نانولوله کربنی باعث تمرکز بسیاری از تحقیقات بر کاربرد آنها در مبدل‌های داده‌شده است [۲۹] و [۳۰]. در این تحقیق برای طراحی مبدل آنالوگ به دیجیتال فلش با استفاده از ترانزیستور نانولوله کربنی و مقایسه عملکرد آن با نمونه مشابه MOSFET تلاش شده است. پارامترهایی نظیر توان مصرفی، تأخیر، خطاهای DNL و INL برای مبدل فلش ۲ تا ۵ بیتی به ازای دو نوع کدگذار مختلف به دست آمده و با یکدیگر مقایسه می‌شوند.

در بخش ۲، مدل‌های مداری CNTFET به صورت دقیق‌تر مطرح می‌شوند، مزایا و معایب آنها مورد بررسی قرار می‌گیرند و با یکدیگر مقایسه می‌شوند. در بخش ۳، در مورد مبدل فلش و انواع مدارهای مقایسه‌کننده استفاده‌شده در این نوع مبدل و مشکلات همراه با آنها توضیحاتی ارائه می‌شود. همچنین مقایسه‌کننده TIQ^۱ و مزایای آن نیز معرفی می‌شود. همچنین نحوه استخراج کد دودویی خروجی توسط دو نوع کدگذار بررسی می‌شود. در بخش ۴ نتایج شبیه‌سازی مبدل فلش با استفاده از ترانزیستور نانولوله کربنی آورده شده است.

۲- مدل‌های ترانزیستور اثر میدان نانوتیوب کربنی

در طول دهه گذشته، مدل‌های مختلفی مشخصات ولتاژ جریان، عملکرد CNTFET و کاربرد آن در طراحی مدار را مورد بررسی قرار داده‌اند. یک مثال، مدل CNTFET مبتنی بر شبیه‌ساز Fettoy بود. این شبیه‌ساز مشخصه‌های ولتاژ جریان بالستیک را برای یک ماسفت نانولوله کربنی با دقت بالا تحلیل می‌کند. در این مدل تنها پایین‌ترین زیرباند در نظر گرفته شده است، اما به راحتی قابل اصلاح است که شامل چند زیرباند باشد [۳۱]. اگرچه این ابزار فقط برای یک ترانزیستور مجاز است، اما هنوز پایه‌ای برای مدل‌های دیگر CNTFET است. در [۲۹]، مدلی که عمده‌تاً به شبیه‌ساز Fettoy بستگی دارد، ارائه شده است. این مدل امکان ارزیابی تأخیر، برآورد توان و شبیه‌سازی تنزل عملکرد به دلیل اجزای پارازیتی را فراهم می‌کند. این نیز برای طیف گسترده‌ای از قطرهای بین ۰/۶ تا ۳/۵ نانومتر کاربرد دارد و برای همه کایرالیته‌ها تا زمانی که آنها نیمه‌هادی هستند قابل استفاده است. با وجود این، عملکرد CNTFET بر اساس این مدل، مرتبط با تغییرات پارامترهای مرسوم نیست. علاوه بر این، این مدل برای تمام مناطق عملیاتی معتبر نیست.

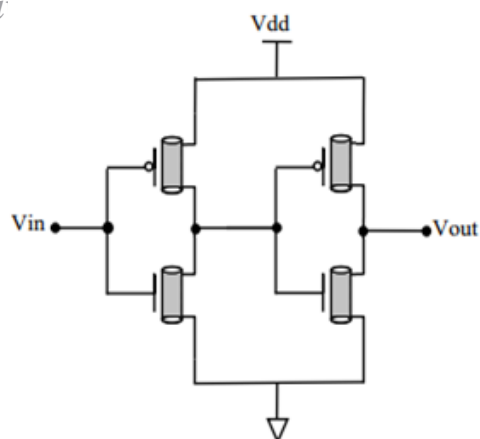
از سوی دیگر، مدل استنفورد [۳۲] و [۳۳] یک مدل جامع سازگار با مدار برای CNTFET‌های تک‌دیواره است. این اولین بار بود که یک مدل CNTFET جامع سازگار با مدار، در HSPICE اجرا شد. در این مدل، غیر ایده‌آلی‌های افزاره از جمله، اثرات پراکندگی کشسانی در منطقه کانال، مقاومت سورس/درین، مقاومت سد شاتکی (SB) و خازن‌های پارازیتی گیت لحاظ شده است. برای به دست آمدن این مدل، از یک مجموع حدی به جای انتگرال استفاده شده است [۳۲]. طبق این مدل، بیش از یک نانولوله در هر افزاره نیز می‌تواند مدل شود.

از سوی دیگر، مدل ساوتهمپتون یک مدل جدید است که شامل اثرات انتقال بالستیک و غیر بالستیک است. این مدل از تقریب غیر خطی

2. Cubic Spline

3. Central Processing Unit

1. Threshold Inverter Quantization



شکل ۲: مقایسه‌کننده TIQ مبتنی بر CNTFET.

CMOS را تغییر می‌دهیم، معکوس‌کننده‌ها به طور داخلی ولتاژهای سوئیچینگ را ایجاد می‌کنند که به عنوان ولتاژ مرجع عمل می‌کنند. عبارت ریاضی مورد استفاده برای ولتاژ سوئیچینگ به صورت زیر بیان می‌شود [۴۴]

$$V_m = \frac{\sqrt{\frac{\mu_p W_p}{\mu_n W_n}} (V_{DD} - |V_{THP}|) + V_{THN}}{1 + \sqrt{\frac{\mu_p W_p}{\mu_n W_n}}} \quad (1)$$

که W_n و W_p به ترتیب عرض کانال ترانزیستورهای PMOS و NMOS، V_{DD} ولتاژ تغذیه، μ_p و μ_n قابلیت تحرک الکترون و حفره‌ها و V_{THP} و V_{THN} به ترتیب ولتاژ آستانه ترانزیستورهای NMOS و PMOS می‌باشد. فرض شده که هر دو ترانزیستور PMOS و NMOS دارای طول کانال یکسان هستند. V_m بستگی به نسبت عرض PMOS و NMOS دارد. از این رو افزایش W_p موجب افزایش V_m و افزایش W_n موجب کاهش V_m می‌شود و بنابراین با تغییر عرض ترانزیستورهای p-MOSFET و n-MOSFET می‌توان ولتاژهای سوئیچینگ مختلفی را ایجاد کرد. در ترانزیستورهای p-CNTFET و n-CNTFET این کار با تغییر قطر ترانزیستور انجام می‌پذیرد زیرا اندازه قطر در اندازه عرض ترانزیستور تأثیر مستقیم دارد. عرض مؤثر ترانزیستور نانولوله چنددیواره کربنی (W_g) به صورت زیر تعریف شده است [۴۵]

$$W_g = pitch \times (N_{CNT}) + D_{CNT} \quad (2)$$

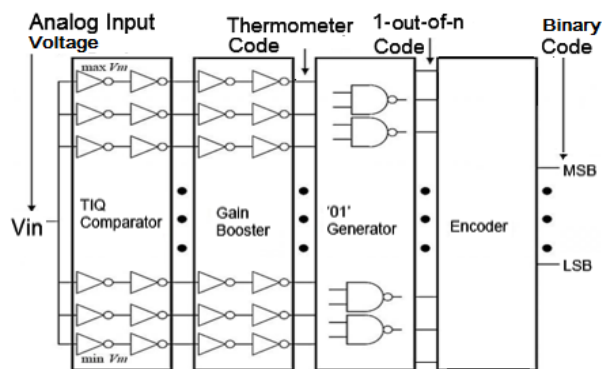
که $pitch$ فاصله بین مرکز دو نانولوله مجاور، N_{CNT} تعداد نانولوله‌ها و D_{CNT} قطر نانولوله داخلی است. تغییر قطر ترانزیستور نانولوله کربنی نیز با تنظیم مؤلفه‌های بردار کایرال نانولوله (m, n) ، صورت می‌پذیرد

$$D_{CNT} = \frac{a}{\pi} \sqrt{m^2 + n^2 + mn} \quad (3)$$

که a ثابت شبکه و برابر 2.49 \AA می‌باشد. پس در ترانزیستور نانولوله کربنی با تغییر مؤلفه‌های بردار کایرال نانولوله (m, n) ، می‌توان به ولتاژ سوئیچینگ‌های مختلفی دست یافت. لازم به ذکر است در محاسبات انجام‌شده تغییرات آماری قطر نانولوله‌ها ناشی از فرایند ساخت در نظر گرفته نشده است.

مقایسه‌کننده TIQ ویژگی‌های زیر را دارد:

- i. به سیگنال‌های ساعت، سوئیچ‌ها یا خازن‌های کاپلیتینگ هنگام مقایسه ولتاژ ورودی نیازی ندارد.



شکل ۱: بلوک دیاگرام مبدل فلش TIQ [۴۲].

آرایه مقاومتی مورد نیاز مقایسه‌کننده‌های متعارف مبدل فلش را حذف می‌کند. بنابراین برای گسسته‌سازی کردن سیگنال ورودی آنالوگ، توان ایستا مصرف نمی‌شود و این ایده برای ادوات قابل حمل که با باتری کار می‌کنند، بسیار جذاب است. مشکلات اساسی با ساختارهای متعارف مقایسه‌کننده در طراحی‌های آنالوگ به دیجیتال وجود دارد [۴۰]. از جمله مهم‌ترین آنها عبارتند از:

- i. مساحت اشغالی بزرگ ترانزیستوری برای دقت‌های بالا
- ii. نیاز به بایاس DC
- iii. خطاهای تزریق شارژ
- iv. خطاهای شبه پایداری
- v. مصرف توان بالا
- vi. نیاز به یک آرایه خازنی یا مقاومتی

این مشکلات را می‌توان با استفاده از راهکار TIQ حذف کرد [۴۱]. این راهکار چندین مزیت دارد:

- i. مدار مقایسه‌کننده ولتاژ ساده‌تر
- ii. مقایسه ولتاژ سریع‌تر
- iii. حذف مدار نردبان مقاومتی
- iv. نیازی به خازن‌های کاپلیتینگ، سوئیچ و سیگنال ساعت برای مقایسه ولتاژ وجود ندارد.

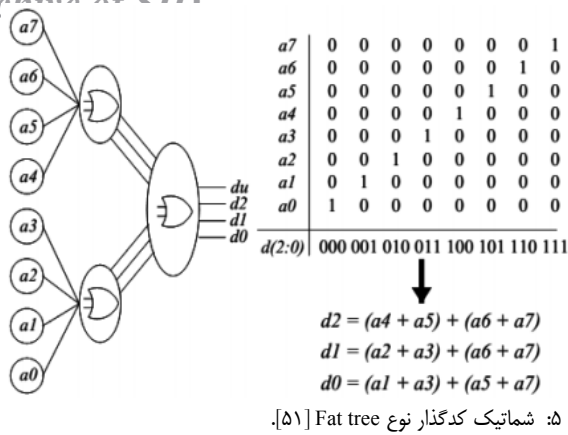
این راهکار برای توسعه فناوری آینده بسیار مناسب است و اندازه مشخصه کوچک‌تری خواهد داشت و نیاز به ولتاژ تغذیه کوچک‌تری دارد. در طراحی متداول مبدل فلش از نردبان مقاومتی برای تولید ولتاژ مرجع استفاده می‌شود. این طراحی پیچیده است و علاوه بر آن، توان و مساحت زیادی مصرف می‌کند. راهکار TIQ یک روش جایگزین برای کاهش توان مصرفی و مساحت اشغالی تراشه است و همچنین در مبدل فلش سریع و کم‌توان نقش اساسی دارد. شکل ۱، بلوک دیاگرام مبدل فلش TIQ، شامل اجزای اصلی آن را نشان می‌دهد. در ادامه به توضیح این اجزا می‌پردازیم.

مقایسه‌کننده TIQ

راهکار TIQ یک راه منحصر به فرد برای تولید ولتاژ مرجع برای مقایسه‌کننده در مبدل فلش با سرعت بالا است [۴۳]. شکل ۲ مدار مقایسه‌کننده TIQ را نشان می‌دهد. دلیل نام این راهکار، استفاده از دو طبقه معکوس‌کننده پشت سر هم، به عنوان یک مقایسه‌کننده ولتاژ است. مقایسه‌کننده TIQ، ولتاژ ورودی را با ولتاژ مرجع داخلی که توسط اندازه ترانزیستورهای معکوس‌کننده تعیین می‌شود، مقایسه می‌کند.

اولین معکوس‌کننده، ولتاژ سوئیچینگ داخلی را تولید و معکوس‌کننده دوم به عنوان تقویت‌کننده بهره عمل می‌کند. همان طور که اندازه

Architecture of SID



شکل ۵: شماتیک کدگذار نوع Fat tree [۵۱].

جدول ۱: ابعاد مسافت‌ها و بردارهای کایرال ترانزیستورهای نانولوله کربنی برای تولید ولتاژهای مرجع مقایسه‌کننده‌های مبدل پایه فلش.

مقایسه‌کننده	مؤلفه‌های	مؤلفه‌های	طول و عرض	طول و عرض
	(m,n) p-CNFET	(m,n) n-CNFET	(L,W) p-CMOS (nm)	(L,W) n-CMOS (nm)
C_1	(۷,۲)	(۱۸,۱)	(۳۲,۳۲)	(۳۲,۸۵۰)
C_2	(۱۸,۱)	(۱۴,۷)	(۳۲,۴۷)	(۳۲,۳۲)
C_3	(۷,۲)	(۱۷,۱)	(۳۲,۱۰۴۰)	(۳۲,۳۲)

گفتیم که ابتدا کد ترمومتریک به کد یک به n تبدیل می‌شود، سپس این کد در کدگذار ROM که یک نمونه سه‌بیتی آن در شکل ۴ نشان داده شده است، سطر مناسبی از ساختار ROM را برمی‌گزیند. این روشی ساده و مستقیم برای طراحی کدگذار است، اما تأخیر و مصرف توان زیادی به دلیل جریان ایستای مورد استفاده در کدگذار ROM دارد [۵۰].

کدگذار Fat Tree

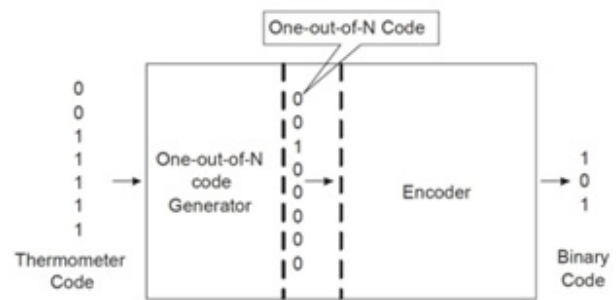
مزیت اصلی کدگذار Fat tree نسبت به کدگذارهای دیگر سرعت بالا و توان مصرفی کم آن است [۴۷]. شکل ۵ یک نمونه کدگذار Fat tree سه‌بیتی را نشان می‌دهد.

کد ۱ به n در قسمت برگ‌های درخت (از a_0 تا a_7) قرار دارد و خروجی دودویی ۳‌بیتی (d_2 ، d_1 و d_0) در ریشه درخت واقع شده است. خروجی توسط "یا" منطقی گره‌های برگ با توجه به جدول درستی شکل ۵ به دست می‌آید. همان‌طور که در شکل نشان داده شده است، تعداد شاخه‌ها از برگ به ریشه افزایش می‌یابند و بنابراین، این نوع کدگذار جدید به نام کدگذار درخت چاق نامیده می‌شود.

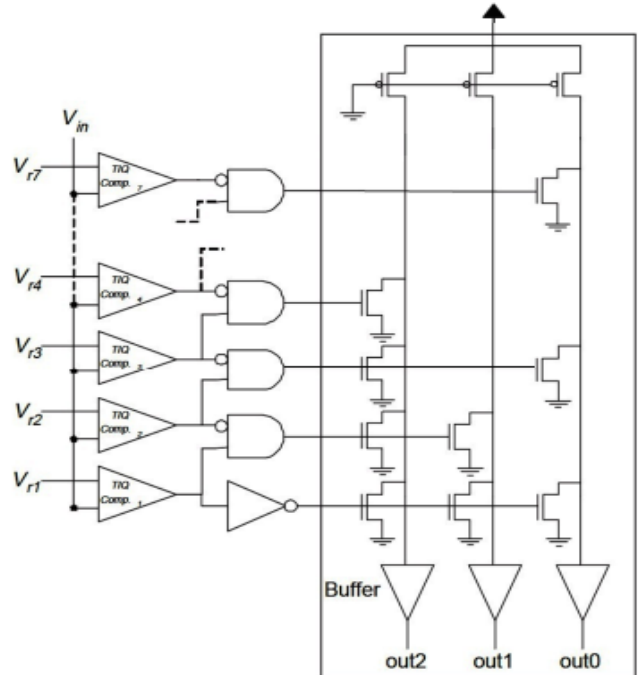
۴- شبیه‌سازی و نتایج

طول و عرض مسافت‌ها و همچنین بردارهای کایرال لازم برای مقایسه‌کننده TIQ مبدل پایه فلش (۲‌بیتی) در جدول ۱ آورده شده است. از آنجا که مبدل پایه نیاز به ۳ ولتاژ مرجع دارد، مقایسه‌کننده C_1 با ابعاد داده‌شده ولتاژ سوئیچینگ ۰/۲۲۵ ولت، مقایسه‌کننده C_2 با ابعاد داده‌شده ولتاژ سوئیچینگ ۰/۴۵ ولت و مقایسه‌کننده C_3 با ابعاد داده‌شده ولتاژ ۰/۶۷۴ ولت را ایجاد می‌نمایند.

در این تحقیق مبدل فلش در دو نوع فناوری CNTFET و MOSFET با طول کانال ۳۲ nm و با ولتاژ منبع تغذیه ۰/۹ ولت شبیه‌سازی شده است. با استفاده از مقایسه‌کننده TIQ، شبیه‌سازی عملکرد مبدل فلش ۲ تا ۵‌بیتی انجام شد. کدهای دیجیتال به درستی برای مبدل فلش به دست آمدند که در شکل ۶ نتایج نمونه ۵‌بیتی در



شکل ۳: مراحل تبدیل کد ترمومتریک به کد دودویی [۴۷].



شکل ۴: شماتیک کدگذار نوع ROM [۴۹].

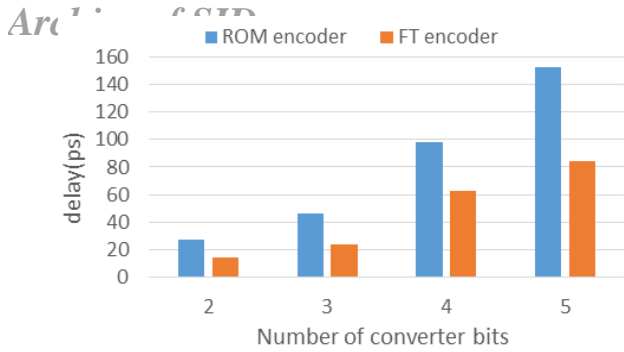
ii. استفاده از مدارهای دیجیتال CMOS استاندارد، مقایسه‌کننده TIQ را یک گزینه بسیار مناسب برای کاربردهای SoC کرده است.
 iii. فقط به دو ترانزیستور در بین خطوط تغذیه نیاز دارد.
 بعد از مقایسه‌کننده TIQ مدارهای افزایش بهره می‌توانند استفاده شوند که با مقایسه‌کننده به صورت متوالی هستند. هر تقویت‌کننده از دو معکوس‌کننده متوالی، مشابه همان مدار مقایسه‌کننده تشکیل شده و وظیفه آنها افزایش ولتاژ خروجی مقایسه‌کننده است که این نوسان کامل ولتاژ خروجی دیجیتال و همچنین سوئیچینگ تیزتری را برای مقایسه فراهم می‌کند و جریان مناسبی را برای راه‌اندازی طبقه کدگذار بعدی تأمین می‌کند [۴۶].

کدگذار

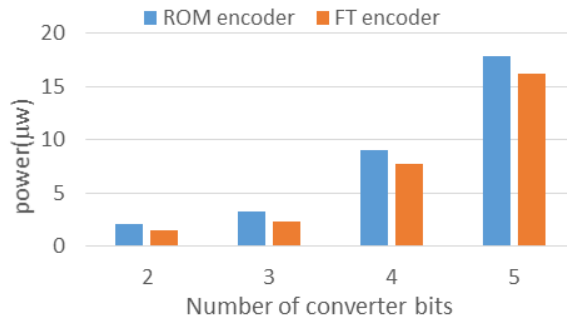
خروجی مقایسه‌کننده‌ها در مبدل فلش یک کد ترمومتریک است که لازم است به کد دودویی تبدیل شود. این کد همان‌طور که در شکل ۳ نشان داده شده است طی دو مرحله و توسط یک کدگذار به یک کد دودویی تبدیل می‌شود. کد ترمومتریک در مرحله اول ابتدا توسط آرایه‌ای از گیت‌های NAND به کد ۱ به n تبدیل می‌شود [۴۱]. سپس خروجی مرحله قبل (کد ۱ به n) توسط یک کدگذار به کد دودویی تبدیل می‌شود.

کدگذار نوع ROM

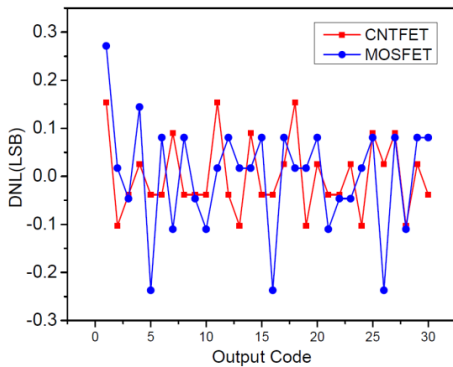
کدگذار ROM یک روش رایج برای تبدیل کد ترمومتریک به خروجی دیجیتال است [۴۸].



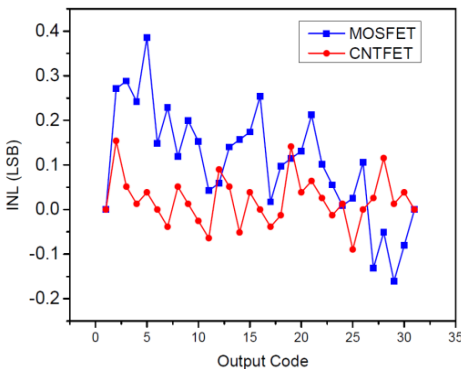
شکل ۹: مقایسه تأخیر مبدل فلش با تعداد بیت متفاوت به ازای دو نوع کدگذار مختلف در فناوری CNTFET.



شکل ۱۰: مقایسه توان مصرفی مبدل فلش با تعداد بیت متفاوت به ازای دو نوع کدگذار مختلف در فناوری CNTFET.

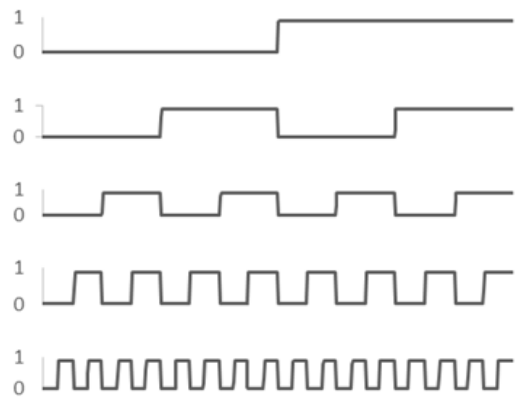
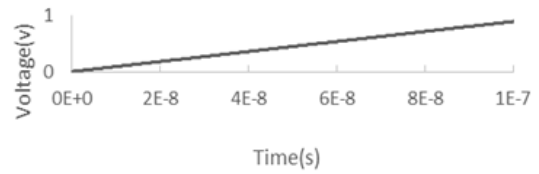


شکل ۱۱: مقایسه خطای DNL مبدل فلش ۵بیتی بین مبدل CNTFET و مبدل MOSFET.

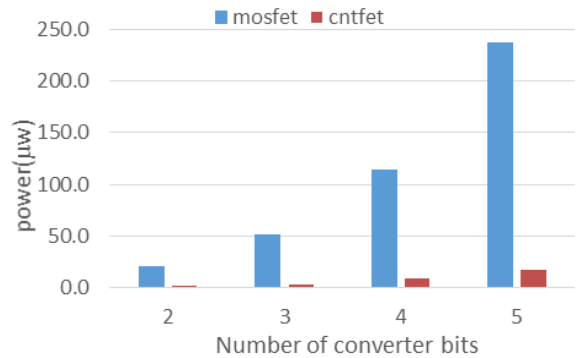


شکل ۱۲: مقایسه خطای INL مبدل فلش ۵بیتی بین مبدل CNTFET و مبدل MOSFET.

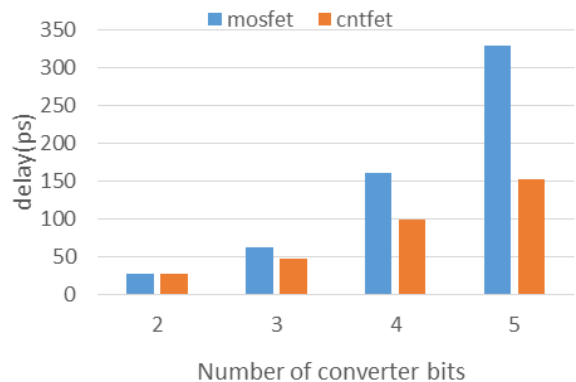
نوع ROM دارد. خطاهای DNL و INL مبدل ۵بیتی در دو نوع فناوری در شکل‌های ۱۱ و ۱۲ با هم مقایسه شده‌اند و بیشینه مقدار این خطاها برای مبدل فلش ۲ تا ۵بیتی در دو نوع فناوری مختلف در شکل‌های ۱۳ و ۱۴ نشان می‌دهند که به ازای بیت‌های بیشتر، مبدل مبتنی بر CNTFET



شکل ۶: خروجی شبیه‌سازی مبدل فلش ۵بیتی مبتنی بر CNTFET به ازای ورودی شیب.



شکل ۷: مقایسه توان مصرفی مبدل فلش با تعداد بیت متفاوت بین مبدل CNTFET و مبدل MOSFET.

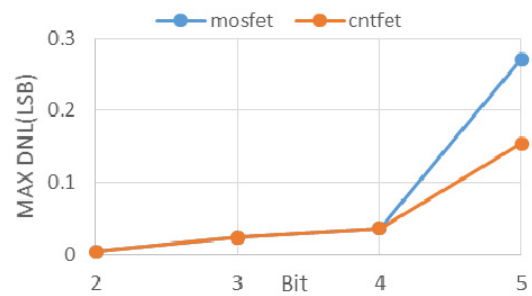


شکل ۸: مقایسه تأخیر مبدل فلش با تعداد بیت متفاوت بین مبدل CNTFET و مبدل MOSFET.

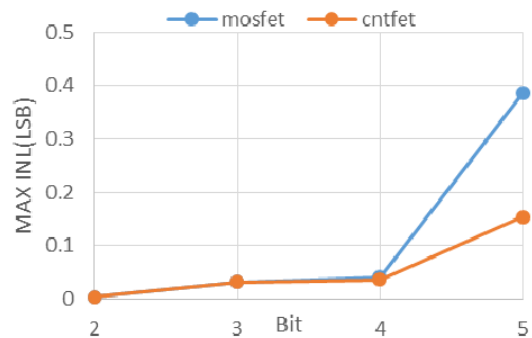
فناوری CNTFET نشان داده شده است. تجزیه و تحلیل گذرای ADC توسط یک سیگنال ولتاژ ورودی شیب از ۰ تا ۰.۹ ولت صورت گرفته است. تأخیر و توان مصرفی مبدل فلش ۲ تا ۵بیتی در دو نوع CNTFET و MOSFET به ترتیب در شکل‌های ۷ و ۸ با هم مقایسه شده‌اند که فناوری CNTFET به مراتب نتایج بهتری را نشان داده است. در شکل‌های ۹ و ۱۰ نیز تأخیر و توان مصرفی مبدل فلش در فناوری CNTFET به ازای دو نوع کدگذار ROM و FT با هم مقایسه شده‌اند که کدگذار نوع FT تأخیر و توان مصرفی کمتری نسبت به کدگذار

Archive of SID

- [4] Z. Wu, *et al.*, "Transparent, conductive carbon nanotube films," *Science*, vol. 305, no. 5688, pp. 1273-1276, Aug. 2004.
- [5] J. J. Davis, K. S. Coleman, B. R. Azamian, C. B. Bagshaw, and M. L. Green, "Chemical and biochemical sensing with modified single walled carbon nanotubes," *Chemistry-a European J.*, vol. 9, no. 16, pp. 3732-3739, Aug. 2003.
- [6] T. Durkop, S. Getty, E. Cobas, and M. Fuhrer, "Extraordinary mobility in semiconducting carbon nanotubes," *Nano Letters*, vol. 4, no. 1, pp. 35-39, Jan. 2004.
- [7] F. Kreupl, A. P. Graham, G. Duesberg, W. Steinhogel, M. Liebau, E. Unger, *et al.*, "Carbon nanotubes in interconnect applications," *Microelectronic Engineering*, vol. 64, no. 1-4, pp. 399-408, Oct. 2002.
- [8] C. Liu, Y. Fan, M. Liu, H. Cong, H. Cheng, and M. S. Dresselhaus, "Hydrogen storage in single-walled carbon nanotubes at room temperature," *Science*, vol. 286, 5442, pp. 1127-1129, Nov. 1999.
- [9] E. Frackowiak and F. Beguin, "Electrochemical storage of energy in carbon nanotubes and nanostructured carbons," *Carbon*, vol. 40, no. 10, pp. 1775-1787, Aug. 2002.
- [10] S. Park, M. Vosguerichian, and Z. Bao, "A review of fabrication and applications of carbon nanotube film-based flexible electronics," *Nanoscale*, vol. 5, pp. 1727-1752, 2013.
- [11] N. Hamada, S. I. Sawada, and A. Oshiyama, "New one-dimensional conductors: graphitic microtubules," *Physical Review Letters*, vol. 68, Article No.: 1579, 1992.
- [12] R. Marani and A. G. Perri, *The Next Generation of FETs: CNTFETs*, arXiv preprint arXiv:1511.01356, 2015.
- [13] A. Raychowdhury, A. Keshavarzi, J. Kurtin, V. De, and K. Roy, "Carbon nanotube field-effect transistors for high-performance digital circuits-DC analysis and modeling toward optimum transistor structure," *IEEE Trans. on Electron Devices*, vol. 53, no. 11, pp. 2711-2717, Nov. 2006.
- [14] B. Wei, R. Vajtai, and P. Ajayan, "Reliability and current carrying capacity of carbon nanotubes," *Applied Physics Letters*, vol. 79, no. 8, pp. 1172-1174, Aug. 2001.
- [15] T. Durkop, B. Kim, and M. Fuhrer, "Properties and applications of high-mobility semiconducting nanotubes," *J. of Physics: Condensed Matter*, vol. 16, no. 18, Article No.: R553, 2004.
- [16] M. Zoghi, A. Y. Goharrizi, and M. Saremi, "Band gap tuning of armchair graphene nanoribbons by using antidotes," *J. of Electronic Materials*, vol. 46, no. 1, pp. 340-346, Jan. 2017.
- [17] A. Y. Goharrizi, M. Zoghi, and M. Saremi, "Armchair graphene nanoribbon resonant tunneling diodes using antidote and BN doping," *IEEE Trans. on Electron Devices*, vol. 63, no. 9, pp. 3761-3768, Jun. 2016.
- [18] M. Saremi, M. Saremi, H. Niazi, and A. Y. Goharrizi, "Modeling of lightly doped drain and source graphene nanoribbon field effect transistors," *Superlattices and Microstructures*, vol. 60, pp. 67-72, Aug. 2013.
- [19] S. J. Tans, A. R. Verschuere, and C. Dekker, "Room-temperature transistor based on a single carbon nanotube," *Nature*, vol. 393, pp. 49-52, 1998.
- [20] A. Bachtold, P. Hadley, T. Nakanishi, and C. Dekker, "Logic circuits with carbon nanotube transistors," *Science*, vol. 294, no. 5545, pp. 1317-1320, 2001.
- [21] V. Derycke, R. Martel, J. Appenzeller, and P. Avouris, "Carbon nanotube inter- and intramolecular logic gates," *Nano Letters*, vol. 1, no. 9, pp. 453-456, 2001.
- [22] A. Raychowdhury and K. Roy, "Carbon-nanotube-based voltage-mode multiple-valued logic design," *IEEE Trans. on Nanotechnology*, vol. 4, no. 2, pp. 168-179, Feb. 2005.
- [23] R. Sordan, K. Balasubramanian, M. Burghard, and K. Kern, "Exclusive-OR gate with a single carbon nanotube," *Applied Physics Letters*, vol. 88, Article No.: 053119, 2006.
- [24] A. Hazeghi, T. Krishnamohan, and H. S. P. Wong, "Schottky-barrier carbon nanotube field-effect transistor modeling," *IEEE Trans. on Electron Devices*, vol. 54, no. 3, pp. 439-445, Mar. 2007.
- [25] T. Dang, L. Anghel, and R. Leveugle, "CNTFET basics and simulation," in *Proc. Int. Conf. on Design and Test of Integrated Systems in Nanoscale Technology, DTIS'06*, pp. 28-33, Tunis, Tunisia, 5-7 Sept., 2006.
- [26] C. Dwyer, M. Cheung, and D. J. Sorin, "Semi-empirical SPICE models for carbon nanotube FET logic," in *Proc. 4th IEEE Conf. on Nanotechnology, IEEE-NANO'04*, pp. 386-388, Munich, Germany, 16-19 Aug. 2004.
- [27] H. Hashempour and F. Lombardi, "An efficient and symbolic model for charge densities in ballistic carbon nanotube FETs," in *Proc. IEEE 6th Conf. on Nanotechnology, IEEE-NANO'06*, pp. 23-26, Cincinnati, OH, USA, 17-20 Jul. 2006.



شکل ۱۳: حداکثر مقدار خطای DNL مبدل فلش با تعداد بیت متفاوت برای مبدل CNTFET در مقایسه با مبدل MOSFET.



شکل ۱۴: حداکثر مقدار خطای INL مبدل فلش با تعداد بیت متفاوت برای مبدل CNTFET در مقایسه با مبدل MOSFET.

خطای کمتری دارد. برای نمونه نتایج مبدل فلش هیبتی مبتنی بر فناوری CNTFET ذکر می‌شوند: تأخیر کدگذار نوع FT برابر ۸۴ ps و تأخیر کدگذار نوع ROM برابر ۱۵۲ ps است. بیشینه خطای غیر خطی تفاضلی (DNL) و خطای غیر خطی انتگرالی (INL) 0.1538 LSB (INL) اندازه‌گیری شده‌اند. اندازه گام مبدل یا VLSB برابر 0.28 V است. این مبدل به ازای ولتاژ منبع تغذیه 0.9 V و با کدگذار نوع ROM، $17.9 \mu W$ و با کدگذار نوع FT، $16.2 \mu W$ توان مصرف می‌کند.

۵- نتیجه‌گیری

در این مقاله از معماری مبدل آنالوگ به دیجیتال فلش TIQ برای طراحی مبدل فلش ۲ تا هیبتی استفاده شده است. این یک معماری ADC ساده و سریع است که از مقایسه‌کننده مبتنی بر معکوس‌کننده برای تبدیل آنالوگ به دیجیتال (A/D) در مبدل فلش استفاده می‌کند. عملکرد ADC پیشنهادشده با استفاده از دو نوع کدگذار مختلف مانند ROM و FT مورد مطالعه قرار گرفته است. شبیه‌سازی برای تجزیه و تحلیل گذرا به منظور اندازه‌گیری پارامترهای مهم عملکرد ADC انجام شد. پارامترهای اصلی ADC مانند توان مصرفی، تأخیر، DNL و INL اندازه‌گیری شده‌اند. نتایج شبیه‌سازی نشان می‌دهد که مبدل فلش TIQ مبتنی بر فناوری CNFTFET برای کاربردهای سیستم روی تراشه (SoC) کم‌مصرف و با سرعت بالا مناسب است.

مراجع

- [1] S. Iijima, "Helical microtubules of graphitic carbon," *Nature*, vol. 354, pp. 56-58, Nov. 1991.
- [2] J. W. Wildoer, L. C. Venema, A. G. Rinzler, R. E. Smalley, and C. Dekker, "Electronic structure of atomically resolved carbon nanotubes," *Nature*, vol. 391, pp. 59-62, Jan. 1998.
- [3] Q. Cao and J. A. Rogers, "Ultrathin films of single-walled carbon nanotubes for electronics and sensors: a review of fundamental and applied aspects," *Advanced Materials*, vol. 21, no. 1, pp. 29-53, Jan. 2009.

- Integrated Circuits and Signal Processing*, vol. 35, no. 2, pp. 179-187, May 2003.
- [44] D. Lee, J. Yoo, and K. Choi, "Design method and automation of comparator generation for flash A/D converter," in *Proc. Int. Symp. on Quality Electronic Design*, pp. 138-142, San Jose, CA, USA, 18-21 Mar. 2002.
- [45] A. Islam and M. Hasan, "Dual-diameter variation-immune CNFET-based 7T SRAM cell," *Nanosciences and Nanotechnologies: An International J.*, vol. 1, no. 1, 14 pp., Jul. 2011.
- [46] S. Khot, P. Wani, M. Sutaone, and S. Tripathi, "Design of a 45 nm TIQ comparator for high speed and low power 4-Bit flash ADC," *International J. on Electrical and Power Engineering*, vol. 2, no. 1, pp. 7-10, Feb. 2011.
- [47] D. Lee, J. Yoo, K. Choi, and J. Ghaznavi, "Fat tree encoder design for ultra-high speed flash A/D converters," in *Proc. 45th Midwest Symp. on Circuits and Systems*, MWSCAS'02, pp. II-II, Tulsa, OK, USA, 4-7 Aug. 2002.
- [48] Y. J. Chuang, H. H. Ou, and B. D. Liu, "A novel bubble tolerant thermometer-to-binary encoder for flash A/D converter," in *Proc. IEEE Int. Symp. on VLSI Design, Automation and Test, VLSI-TSA-DAT'05*, pp. 315-318, Hsinchu, Taiwan, 27-29 Apr. 2005.
- [49] D. Ghai, S. P. Mohanty, and E. Kougiannos, "A 45 nm flash analog to digital converter for low voltage high speed system on chips," in *Proc. of the 13th NASA Symp. on VLSI Design*, 10 pp., 2007.
- [50] B. Van Hieu, et al., "A new approach to thermometer-to-binary encoder of flash adcs-bubble error detection circuit," in *Proc. IEEE 54th Int. Midwest Symp. on Circuits and Systems, MWSCAS'11*, 4 pp., Seoul, South Korea, 7-10 Aug. 2011.
- [51] J. Yoo, K. Choi, and J. Ghaznavi, "CMOS flash analog-to-digital converter for high speed and low voltage applications," in *Proc. of the 13th ACM Great Lakes Symp. on VLSI*, pp. 56-59, Washington, DC, USA, 28-29 Apr. 2003.
- [28] B. C. Paul, S. Fujita, M. Okajima, and T. Lee, "Modeling and analysis of circuit performance of ballistic CNFET," in *Proc. of the 43rd Annual Design Automation Conf.*, pp. 717-722, San Francisco, CA, USA., 24-28 Jul. 2006.
- [29] P. A. Sankar and G. Sathiyabama, "A novel CNFET technology based 3 bit flash ADC for low-voltage high speed SoC application," *International J. of Engineering Research in Africa*, vol. 19, pp. 19-36, 2016.
- [30] M. H. Moaiyeri, N. Khastoo, M. Nasiri, K. Navi, and N. Bagherzadeh, "An efficient analog-to-digital converter based on carbon nanotube FETs," *J. of Low Power Electronics*, vol. 12, no. 2, pp. 150-157, 016.
- [31] A. Aouaj, A. Bouziane, and A. Nouacry, "Nanotube carbon transistor (CNTFET): IV and CV, a qualitative comparison between fettoy simulator and compact model," in *Proc. Int. Conf. on Multimedia Computing and Systems, ICMCS'09*, pp. 236-239, Ouarzazate, Morocco, 2-4 Apr. 2009.
- [32] J. Deng and H. S. P. Wong, "A compact SPICE model for carbon-nanotube field-effect transistors including nonidealities and its application-part I: model of the intrinsic channel region," *IEEE Trans. on Electron Devices*, vol. 54, no. 12, pp. 3186-3194, Dec. 2007.
- [33] J. Deng and H. S. P. Wong, "A compact SPICE model for carbon-nanotube field-effect transistors including nonidealities and its application-part II: full device model and circuit performance benchmarking," *IEEE Trans. on Electron Devices*, vol. 54, no. 12, pp. 3195-3205, Dec. 2007.
- [34] A. Al-Shaggah, A. Rjoub, and M. Khasawneh, "Carbon nanotube field effect transistor models performance and evaluation," in *Proc. IEEE Jordan Conf. on Applied Electrical Engineering and Computing Technologies, AEECT'13*, 6 pp., Amman, Jordan, 3-5 Dec. 2013.
- [35] G. Cho, F. Lombardi, and Y. B. Kim, "Modelling a CNTFET with undeposited CNT defects," in *Proc. IEEE 25th Int. Symp. on Defect and Fault Tolerance in VLSI Systems, DFT'10*, pp. 289-296, Kyoto, Japan, 6-8 Oct. 2010.
- [36] A. Yukawa, "A CMOS 8-bit high-speed A/D converter IC," *IEEE J. of Solid-State Circuits*, vol. 20, no. 3, pp. 775-779, Jun?. 1985.
- [37] A. G. Dingwall and V. Zazzu, "An 8-MHz CMOS subranging 8-bit A/D converter," *IEEE J. of Solid-State Circuits*, vol. 20, no. 6, pp. 1138-1143, Dec. 1985.
- [38] W. C. Song, H. W. Choi, S. U. Kwak, and B. S. Song, "A 10-b 20-Msample/s low-power CMOS ADC," *IEEE J. of Solid-State Circuits*, vol. 30, no. 5, pp. 514-521, May 1995.
- [39] A. Tangel and K. Choi, "The CMOS Inverter" as a comparator in ADC designs," *Analog Integrated Circuits and Signal Processing*, vol. 39, pp. 147-155, 2004.
- [40] M. Kulkarni, V. Sridhar, and G. H. Kulkarni, "4-Bit flash analog to digital converter design using CMOS-LTE comparator," in *Proc. IEEE Asia Pacific Conf. on Circuits and Systems, APCCAS'10*, pp. 772-775, Kuala Lumpur, Malaysia, 6-9 Dec. 2010.
- [41] J. Yoo, K. Choi, and A. Tangel, "A 1-GSPS CMOS flash A/D converter for system-on-chip applications," in *Proc. IEEE Computer Society Workshop on VLSI*, pp. 135-139, Orlando, FL, USA, 19-20 Apr. 2001.
- [42] P. A. Bhat and R. N. Mir, "Design of low power high speed 4-bit TIQ based CMOS flash ADC," in *Proc. of Int. Conf. on Advances in Computing*, pp. 319-328, 2013.
- [43] J. Yoo, K. Choi, and D. Lee, "Comparator generation and selection for highly linear CMOS flash analog-to-digital converter," *Analog*

سعیده حیدری مدرک کارشناسی ارشد خود را در رشته مهندسی برق گرایش مدارهای مجتمع الکترونیک در سال ۱۳۹۶ از دانشکده مهندسی برق و کامپیوتر دانشگاه کاشان دریافت نمود. زمینه تحقیقاتی مورد علاقه ایشان طراحی و آنالیز مبدل های داده کم توان با استفاده از ترانزیستورهای نانولوله کربنی می باشد.

داریوش دیدبان در سال ۱۳۷۷ مدرک کارشناسی مهندسی الکترونیک خود را از دانشگاه صنعتی اصفهان و در سال ۱۳۷۹ مدرک کارشناسی ارشد مهندسی الکترونیک خود را از دانشگاه صنعتی شریف دریافت نمود. وی از سال ۱۳۸۰ به عنوان عضو هیأت علمی دانشگاه کاشان مشغول تدریس و پژوهش گردید. ایشان پس از موفقیت در اخذ بورس تحصیلی، مقطع دکترای مهندسی برق- الکترونیک را در سال ۱۳۹۱ در دانشگاه گلاسگو بریتانیا با موفقیت به پایان رسانید و هم‌اکنون با داشتن مرتبه علمی دانشیاری در دانشکده مهندسی برق و کامپیوتر دانشگاه کاشان مشغول به کار می باشد. استاد راهنمای ۲۰ پایان نامه کارشناسی ارشد و ۸ رساله دکترا، تالیف بیش از ۷۰ مقاله در مجلات معتبر بین المللی و انجام ۵ طرح پژوهشی کاربردی و تالیف ۲ عنوان کتاب از فعالیت های شاخص علمی ایشان در حوزه های تخصصی مرتبط با مهندسی نانو الکترونیک می باشد. زمینه های تحقیقاتی و پژوهشی ایشان عبارتند از: مدل سازی و شبیه سازی عددی ادوات نیمه هادی و نانو الکترونیک، مدل سازی تاثیر تغییرات آماری در حوزه مدارهای مجتمع دیجیتال، و محاسبات مشخصه های الکترونیکی و کاربرد مواد دو بعدی در صنعت نیمه هادی.