

## یک ساختار جدید مدولاتور تغذیه جهت افزایش بازده توان تقویت کننده های توان فرکانس بالا با روش ردیابی پوش

وحید شهبازی<sup>۱</sup>، جواد یواند حسنی<sup>۲</sup>

<sup>۱</sup> کارشناسی ارشد برق الکترونیک، دانشگاه علم و صنعت ایران، [shahbazi\\_vahid@elec.iust.ac.ir](mailto:shahbazi_vahid@elec.iust.ac.ir)

<sup>۲</sup> استادیار دانشکده برق، دانشگاه علم و صنعت ایران، [yavand@iust.ac.ir](mailto:yavand@iust.ac.ir)

### چکیده

ردیابی پوش یکی از روش های مؤثر افزایش بازده توان تقویت کننده های توان فرکانس بالا است. در این روش از یک مدولاتور تغذیه برای تغییر ولتاژ تغذیه تقویت کننده متناسب با پوش سیگنال ورودی استفاده می شود. بازده توان این مدولاتور تاثیر قابل توجهی در بازده کل تقویت کننده دارد. این مدولاتور شامل یک تقویت کننده خطی و یک مبدل DC-DC است که در کنار هم، ولتاژ تغذیه تقویت کننده RF را به وجود می آورند. در این مقاله ساختار جدیدی برای افزایش بازدهی مدولاتور تغذیه، مورد استفاده در روش ردیابی پوش ارائه شده است. در این ساختار با چند سطحی کردن تغذیه تقویت کننده خطی تلفات ناشی از این تقویت کننده به میزان زیادی کاهش می یابد. با کاهش تلفات تقویت کننده خطی، بازدهی مدولاتور تغذیه به میزان قابل توجهی افزایش می یابد. تحلیل ها و نتایج شبیه سازی های انجام شده نشان می دهد که با استفاده از این ساختار، بهبودی در حدود ۱۱٪، در مقایسه با مدولاتورهای تغذیه مرسوم، ایجاد شده است.

### کلیدواژه

تقویت کننده توان RF، بازده توان، مدولاتور تغذیه، ردیابی پوش، تغذیه چند سطحی.

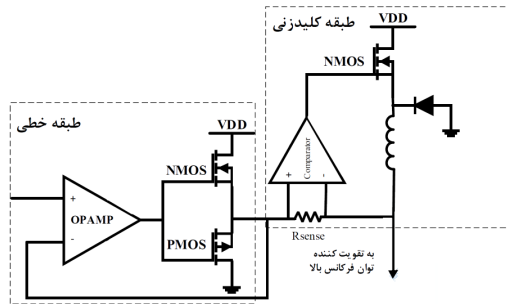
### مقدمه

از روش های مرسوم برای طراحی مدولاتور می توان به مدولاتور با تنها یک مبدل DC-DC<sup>۱</sup> اشاره کرد. در این مدولاتورها سرعت کلیدزنی متناسب با پهنای باند سیگنال می باشد؛ اما از آنجایی که با افزایش سرعت کلیدزنی مبدل (در حدود چند ده مگاهرتز)، بازدهی مبدل به شدت افت می کند، این روش برای تقویت سیگنال با پهنای باند بالا مناسب نیست. روش مرسوم دیگر، استفاده از مدولاتورهای تغذیه ترکیبی<sup>۲</sup> است. در این روش، یک تقویت کننده خطی که پوش سیگنال RF را تقویت می نماید، در کنار یک مبدل DC-DC ولتاژ تغذیه تقویت کننده RF اصلی را تأمین می نمایند. مبدل DC-DC، عمدتاً مؤلفه های فرکانس پایین پوش سیگنال RF (در حدود چند صد کیلو هرتز) را تقویت می نماید و برای تقویت مؤلفه های فرکانس بالای سیگنال پوش، از تقویت کننده خطی استفاده می کند. روش ترکیبی هر دو مزیت بازدهی مناسب و پهنای باند بالا را بطور همزمان فراهم می کند [۳-۵]. روش دیگر استفاده از یک مبدل چند سطحی به عنوان مدولاتور پوش است. در این روش متناسب با پوش سیگنال یکی از چند سطح تغذیه به تقویت کننده اصلی اعمال می شود.

در نسل های جدید مخابرات سیار، مانند مخابرات سیار سوم و چهارم، از سیگنال هایی با مدولاسیون های دیجیتال که دارای PAPR<sup>۱</sup> و پهنای باند بالا (۱ تا ۲۰ مگاهرتز) هستند، استفاده می شود. از آنجایی که در تقویت کننده های توان فرکانس بالا، بازدهی و خطینگی در تقابل با یکدیگر هستند، تقویت خطی این نوع سیگنال ها، باعث کاهش بازدهی می شود [۱-۶]. یکی از پرکاربردترین روش ها برای افزایش بازدهی و درعین حال حفظ عملکرد خطی تقویت کننده های توان فرکانس بالا، روش ردیابی پوش<sup>۲</sup> است. برای پیاده سازی روش ردیابی پوش به مدولاتور تغذیه ای نیاز است که امکان تنظیم سطح تغذیه مدار را بصورت متناسب با پوش سیگنال ورودی فراهم کند. در طراحی مدولاتور تغذیه، دستیابی همزمان به بازدهی و پهنای باند بالا یک چالش اساسی است [۲]. در این مقاله، منظور از تقویت کننده خطی، همان تقویت کننده خطی پوش سیگنال RF و منظور از تقویت کننده اصلی، تقویت کننده توان سیگنال RF است.

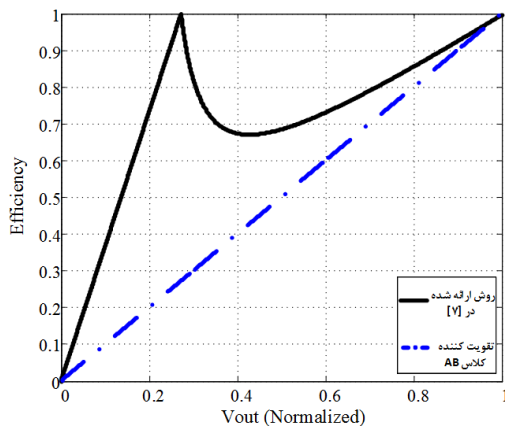
<sup>۲</sup> Converter  
Hybrid

<sup>۱</sup> Peak to Average Power Ratio  
<sup>۲</sup> Envelope Tracking



شکل ۱. ساختار مرسوم مدولاتور تغذیه [۷]

کنترل شده به روش هیستریزیس است. تقویت کننده خطی در کلاس AB کار می کند که از لحاظ تئوری در توان های زیاد خروجی، بازدهی بالایی دارد و با کاهش توان خروجی، بازدهی به شکل چشم گیری کاهش می یابد. شکل ۲، نمودار بازدهی تقویت کننده کلاس AB و نمودار بازدهی مدولاتور ترکیبی ارائه شده در مرجع [۷] را نشان می دهد. ملاحظه می شود که مدولاتور ترکیبی مرجع [۷] در ولتاژهای کم خروجی بازدهی بیشتری نسبت به تقویت کننده کلاس AB دارد و با افزایش ولتاژ خروجی تا نزدیکی حداکثر ولتاژ خروجی، هر دو نمودار بازدهی بالایی دارند.



شکل ۲. نمودار بازدهی برحسب ولتاژ خروجی نرمالیزه شده برای تقویت کننده کلاس AB و روش ارائه شده در [۷]

### ساختار پیشنهادی

شکل ۳ ساختار کلی روش پیشنهادی را نشان می دهد. مطابق این شکل، تغذیه تقویت کننده خطی توسط یک منبع ولتاژ چند سطحی تأمین می شود. هرگاه ورودی این تقویت کننده ضعیف باشد، از سطوح ولتاژ تغذیه پایین استفاده می شود، تا بازده توان کم نشود. به همین ترتیب با افزایش دامنه ورودی، سطح ولتاژ تغذیه افزایش می یابد تا سیگنال خروجی با دامنه بزرگ بتواند تولید شود و تقویت کننده به اشباع نرود.

در این روش، به علت تغییر در سطوح ولتاژ اعمالی عملکرد مدولاتور غیر خطی می شود. در مرجع [۸] از این روش استفاده شده است. در این مرجع برای بهبود عملکرد خطی از پیش اوجاج دیجیتال<sup>۵</sup> استفاده شده است که این روش طراحی سیستم را دشوار می کند و باعث افزایش هزینه می شود.

در مدولاتورهای تغذیه ترکیبی عمده تلفات ناشی از تقویت کننده خطی است که دلیل آن PAPER بالای سیگنال پوش ورودی است. بالا بودن PAPER سیگنال ورودی باعث اختلاف زیاد در میزان ولتاژ خروجی تقویت کننده خطی با ولتاژ تغذیه اش می شود. اختلاف ولتاژ بین خروجی تقویت کننده با تغذیه اش منجر به کاهش بازدهی توان تقویت کننده خطی می شود. بنابراین در صورت کاهش این اختلاف، بازدهی به میزان قابل توجهی افزایش می یابد [۲]. به این منظور لازم است تغذیه تقویت کننده خطی متناسب با سیگنال ورودی اش تغییر کند.

در این مقاله از یک ایده جدید برای کاهش تلفات تقویت کننده خطی تأمین کننده ولتاژ تغذیه تقویت کننده اصلی استفاده شده است. به این ترتیب که تغذیه تقویت کننده خطی، متغیر و متناسب با ولتاژ سیگنال ورودی در نظر گرفته شده است. در روش پیشنهادی، در واقع تکنیک ردیابی پوش به تقویت کننده خطی اعمال می شود و خروجی این تقویت کننده به همراه خروجی مبدل DC به DC ردیابی پوش را همانند روش مرسوم، برای تقویت کننده اصلی بوجود می آورد. با توجه به اینکه عمده تلف توان مدولاتور تغذیه در تقویت کننده خطی می باشد، اهمیت این ایده را روشن می سازد. در این مقاله مبدل چند سطحی برخلاف [۸] به جای تأمین مستقیم تغذیه تقویت کننده اصلی، تغذیه تقویت کننده خطی را تأمین می کند و تلفات آن را کاهش می دهد.

در ادامه مقاله ابتدا ساختار مدولاتور تغذیه با روش ترکیبی تشریح می شود. سپس ساختار جدید افزایش بازده توان تقویت کننده خطی مورد استفاده در مدولاتور ترکیبی ارائه و تحلیل تئوری این ساختار انجام می گیرد. در نهایت ساختار پیشنهادی طراحی و شبیه سازی می گردد و نتایج حاصل از شبیه سازی با نتایج ارائه شده در مقالات مقایسه می گردد.

### ساختار مرسوم

ساختار مرسوم مدولاتور تغذیه در شکل ۱ نشان داده شده و در مرجع [۷] تشریح شده است. این ساختار یک مدولاتور تغذیه ترکیبی است که شامل یک طبقه کلیدزنی و یک طبقه تقویت کننده خطی است. تقویت کننده خطی، یک تقویت کننده کلاس AB حلقه بسته و طبقه کلیدزنی یک مبدل کاهنده

رابطه (۲)، رابطه لازم برای محاسبه توان ورودی مدار را نشان می‌دهد.

$$P_{in} = P_{loss} + P_{out} \quad (2)$$

رابطه (۳)، رابطه لازم برای محاسبه تلفات مدار است.

$$P_{loss} = V_{out} \times (I_{sw} - I_{out}) \quad (3)$$

رابطه (۴)، رابطه لازم برای محاسبه بازدهی مدار را بیان می‌کند.

$$Eff = \frac{P_{out}}{P_{in}} = \frac{V_{out} \times I_{out}}{V_{out} \times I_{out} + V_{out} \times (I_{sw} - I_{out})} \quad (4)$$

با ساده‌سازی رابطه (۴)، رابطه (۵) حاصل می‌شود:

$$Eff = \frac{I_{out}}{I_{sw}} \quad (5)$$

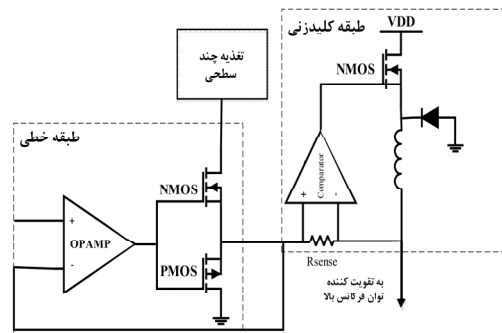
حال فرض می‌کنیم  $I_{out}$  مقداری بیشتر از  $I_{sw}$  داشته باشد، در این صورت ترانزیستور NMOS روشن شده و از منبع ولتاژ چند سطحی، جریان مورد نظر را تأمین می‌کند. در این حالت تحلیل مدار مطابق رابطه (۶) و (۷) انجام می‌شود.

$$P_{loss} = (V_i - V_{in}) \times (I_{out} - I_{sw}) + (V_{in} - V_{out}) \times (I_{out} - I_{sw}) \quad (6)$$

در این حالت برای محاسبه بازدهی، از رابطه (۷) استفاده می‌شود:

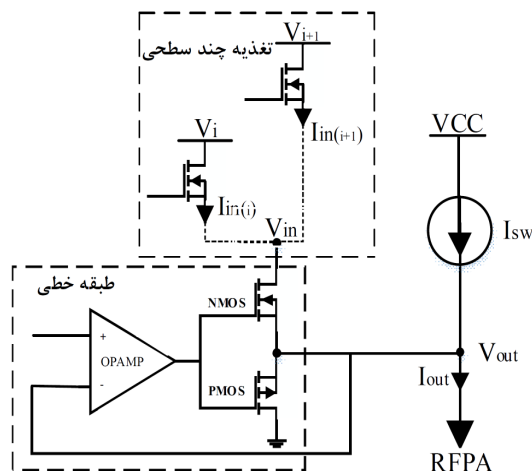
$$Eff = \frac{P_{out}}{P_{in}} = \frac{V_{out} \times I_{out}}{(V_i \times I_{sw}) + (V_{out} - V_i) \times (I_{sw})} \quad (7)$$

با توجه به رابطه (۴) و (۹) و با توجه به اینکه مقادیر تغذیه تقویت‌کننده خطی، مقادیر ولتاژ متفاوتی است، نمودار بازدهی را برحسب ولتاژ نرمالیزه شده، با فرض انتخاب ۸ سطح ولتاژ مساوی، می‌توان مطابق شکل ۳ رسم کرد. همانطور که در شکل ۵ مشخص است، ساختار پیشنهادی بازدهی بیشتری نسبت به روش مرسوم دارد.



شکل ۳. ساختار کلی روش پیشنهادی

برای تحلیل بازدهی ساختار پیشنهادی، تحلیلی مشابه مرجع [۷]، قابل انجام است. در تحلیل ارائه شده در مرجع [۷] برای بدست آوردن بازدهی توان مدولاتور تغذیه، طبقه کلید زنی، یک منبع جریان ایده‌آل فرض شده است که جریان ثابت  $I_{sw}$  را به مدار تزریق می‌کند. با این رویکرد، ساختار پیشنهادی بصورت مدار نشان داده شده در شکل ۴ خواهد بود. در این شکل فقط دو سطح ولتاژ تغذیه  $V_i$  و  $V_{i+1}$  نشان داده شده است، اما می‌توان از تعداد سطوح بیشتری استفاده نمود. توجه شود که در مدار شکل ۴، در هر لحظه فقط یک منبع ولتاژ به تقویت‌کننده خطی متصل است.

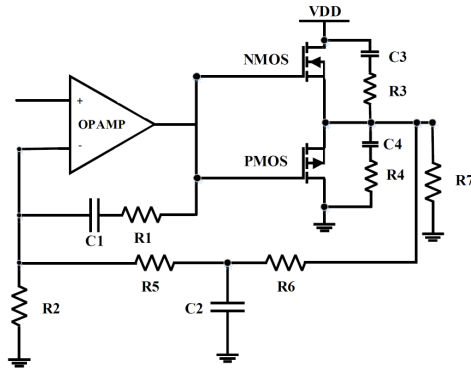


شکل ۴. ساختار روش پیشنهادی

ابتدا فرض می‌کنیم که  $I_{out}$  مقدار کمتری از  $I_{sw}$  داشته باشد. با توجه به وجود فیدبک در ساختار تقویت‌کننده خطی، ترانزیستور PMOS روشن شده و اضافه جریان را به زمین منتقل می‌کند.

رابطه (۱)، رابطه توان خروجی مدار را بیان می‌کند.

$$P_{out} = V_{out} \times I_{out} \quad (1)$$



شکل ۶ مدار تقویت کننده خطی در مدولاتور تغذیه

هشت آمپر و ولتاژ درین-سورس تا ۴۰ ولت را تحمل می کنند. شبکه فیدبک دوگانه برای پایداری و جبران سازی فرکانس تقویت کننده (با بهره ثابت) استفاده شده است. بهره تقویت کننده خطی از رابطه (۸) به دست می آید:

$$A_v = \begin{cases} 1 + \frac{R_2 + R_5 + R_6}{R_2}, & \text{for Low freq} \\ 1 + \frac{R_5 \parallel R_2 + R_1}{R_5 \parallel R_2}, & \text{for High freq} \end{cases} \quad (8)$$

فرکانس قطع مدار نیز از رابطه (۹) بدست می آید.

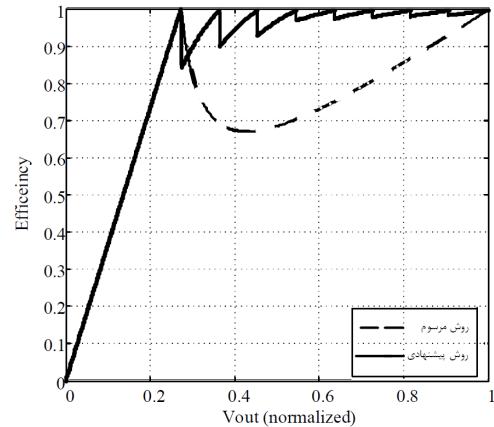
$$W_c = \frac{1}{R_5 \cdot C_2} = \frac{1}{R_1 \cdot C_1} \quad (9)$$

هم چنین مؤلفه های نویز فرکانس بالا کلیدزنی نیز توسط فیلتر بالا گذری با فرکانس قطع مطابق رابطه (۱۰) حذف می شوند.

$$W_c = \frac{1}{R_5 \cdot C_2} = \frac{1}{R_1 \cdot C_1} \quad (10)$$

### طراحی منبع تغذیه چند سطحی

برای پیاده سازی منبع تغذیه با چند سطح ولتاژ، به تعداد سطوح ولتاژ، کلید و راه انداز برای روشن کردن کلیدها نیاز است. برای کاهش سخت افزار و با فرض ۸ سطح ولتاژی مختلف می توان مطابق شکل ۷ عمل کرد. مطابق شکل ۷، با ۳ منبع ولتاژ  $V_R/2$ ،  $V_R/4$  و  $V_R/8$  و همچنین سه سیگنال کنترلی  $b_1$ ،  $b_2$  و  $b_3$  مطابق رابطه (۱۱)، ۸ سطح مختلف ایجاد کرد.



شکل ۵. نمودار بازدهی بر حسب ولتاژ خروجی برای ساختار پیشنهادی، در مقایسه با ساختار مرسوم

### طراحی روش پیشنهادی

در این بخش مراحل طراحی ساختار جدید نشان داده شده در شکل ۲ تشریح می گردد. طراحی های انجام شده شامل طراحی تقویت کننده خطی، مدار چند سطحی کننده ولتاژ تغذیه و طبقه کلید زنی است. در ادامه، به ترتیب تقویت کننده خطی، مدار چند سطحی کننده ولتاژ تغذیه و در آخر طبقه کلید زنی طراحی می شود.

### تقویت کننده خطی

وظیفه تقویت کننده خطی، تقویت سیگنال ورودی با بهره ثابت در محدوده وسیع فرکانسی<sup>۶</sup> است. شکل ۶ مدار تقویت کننده خطی را نشان داده که این مدار نیز از دو قسمت تشکیل شده است. قسمت اول، یک تقویت کننده عملیاتی و قسمت دوم، طبقه خروجی پوش-پول است. برای انتخاب تقویت کننده عملیاتی در طراحی مدار تقویت کننده باید به چند نکته توجه کرد:

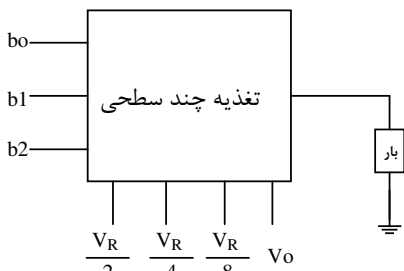
- ۱- تقویت کننده عملیاتی باید محدوده دینامیکی<sup>۷</sup> بالایی داشته باشد. ( $V_{OutMax}$  و  $I_{OutMax}$ )
- ۲- پهنای باند تقویت کننده عملیاتی زیاد باشد.
- ۳- دارای ضریب چرخش بالا<sup>۸</sup> باشد.
- ۴- پایداری بالایی در برابر تغییرات دمایی داشته باشد.

تقویت کننده عملیاتی THS3061 به عنوان طبقه راه انداز تقویت کننده خطی انتخاب شده است. از زوج ترانزیستورهای SI4554DY در تقویت کننده خطی استفاده شده است. این ترانزیستورها جریان درین تا

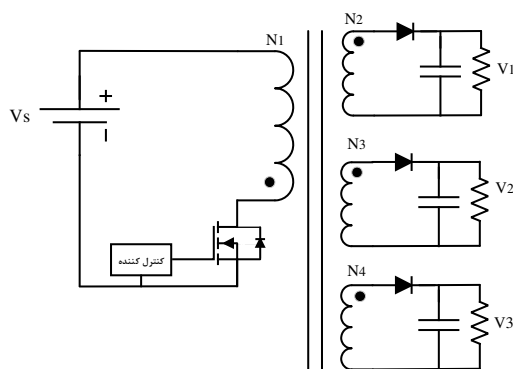
<sup>۶</sup> Wide bandwidth  
<sup>۷</sup> Dynamic Range  
<sup>۸</sup> Slew Rate

در شکل ۸ نحوه عملکرد مدار تغذیه چند سطحی نشان داده شده است.

همچنین برای تولید سه سطح ولتاژ مطابق شکل ۹ می‌توان از مبدل Flyback ایزوله با چند خروجی استفاده کرد. در این مدار با استفاده از نسبت دور سیم پیچی‌های متفاوت سطوح ولتاژ مختلفی می‌توان بدست آورد. دقت شود که بازدهی در این مبدل بسیار بالا (در حدود ۰.۹۵) است [۸]. بنابراین تأثیر به سزایی در بازدهی روش جدید پیشنهادی ندارد.



شکل ۸. نحوه اتصال بلوکی منابع ولتاژ [۸]



شکل ۹. نحوه اتصال مداری منابع ولتاژ

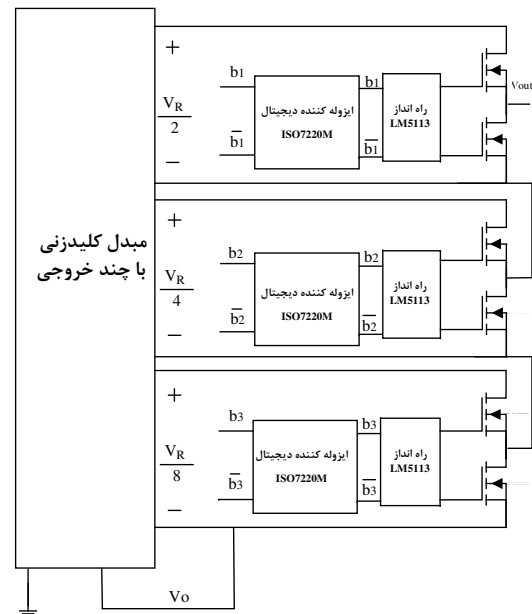
### طراحی طبقه تشخیص‌دهنده جریان

شکل ۱۰ مدار تشخیص‌دهنده جریان تقویت‌کننده خطی را نشان می‌دهد. این مدار برای راه‌اندازی کلید در مبدل باک استفاده می‌شود. مقاومت Rsense، یک مقاومت با اندازه اهمی کوچک، برای تشخیص جریان عبوری از تقویت‌کننده خطی است. مقدار اهمی این مقاومت ۰.۰۱ اهم است که برای مدل‌سازی یک سلف کوچک نیز با آن سری می‌کنیم [۱۱].

سلف پارازیتی باعث اضافه شدن یک صفر (سمت چپ محور) به پاسخ فرکانس می‌شود که این صفر باعث افزایش فاز ولتاژ اندازه‌گیری شده دو سر مقاومت می‌شود. برای بازیابی سیگنال از سیگنال اندازه‌گیری شده از یک شبکه جبران‌سازی R-C که برای تقویت‌کننده تفاضلی طراحی شده است (که یک قطب

$$V_{out} = \sum_{i=0}^n \frac{b_i \cdot V_R}{2^i} + V_o, \quad b_i = 0, 1 \quad (11)$$

دقت شود که عملکرد مدار شکل مشابه یک مبدل دیجیتال به آنالوگ است که با توجه به ۳ حالت سیگنال کنترلی، ۲<sup>۳</sup> سطح مختلف ایجاد می‌کند. نحوه کار بدین صورت است که پس از ورود سیگنال به یک مبدل آنالوگ به دیجیتال با دقت ۳ بیت، خروجی مبدل آنالوگ به دیجیتال (۳ بیت b<sub>3</sub> و b<sub>2</sub> و b<sub>1</sub>) به عنوان سیگنال کنترلی ابتدا وارد ایزوله‌کننده دیجیتال<sup>۹</sup> و سپس راه انداز می‌شود. با توجه به توضیحات اخیر در صورتی که سیگنال ورودی در بالاترین سطح ولتاژ خود باشد خروجی مبدل آنالوگ به دیجیتال، b<sub>3</sub>b<sub>2</sub>b<sub>1</sub> = 111 و b<sub>3</sub>b<sub>2</sub>b<sub>1</sub> = 000 است. این ۳ بیت کنترلی باعث تغییر سطح ولتاژ به  $V_R/8 + V_R/4 + V_R/2 + V_R + V_o$  می‌شود (توجه شود که b<sub>3</sub>b<sub>2</sub>b<sub>1</sub> با عبور دادن از گیت منطقی NOT تولید می‌شود).



شکل ۷. نحوه اتصال منابع ولتاژ [۸]

جهت انتخاب المان به عنوان راه‌انداز<sup>۱۰</sup> کلیدها می‌توان از قطعه LM5113 استفاده کرد. جدول ۱ مشخصات این راه‌انداز را نشان می‌دهد.

جدول ۱. مشخصات راه‌انداز LM5113

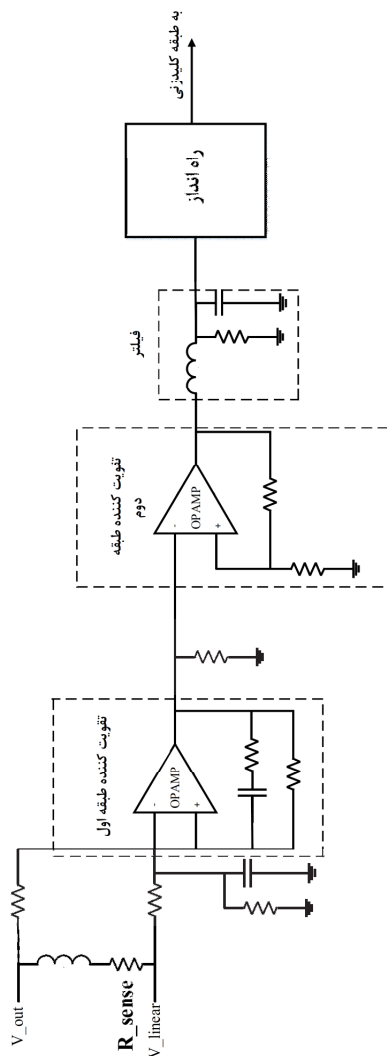
نام قطعه	Propagation Delay	Source-Sink Current	Rise-Fall time
UCC27611	۱۲ (ns)	۴-۶ (A)	۸-۳ (ns)

<sup>۹</sup> Digital Isolator  
<sup>۱۰</sup> Driver

قبل از انجام شبیه سازی ها ابتدا باید مدل مدارى ترانزیستورهای EPC2014, SI4544DY و همچنین مدل مدارى راه انداز LM5113، تقویت کننده عملیاتی THS3061 و مقایسه گر MAX9203ESA به نرم افزار ADS اضافه شود.

### تقویت کننده خطی

در ابتدا برای مشخص شدن پهنای باند مدار طراحی شده باید پاسخ فرکانسی تقویت کننده خطی را بررسی کرد. برای رسم پاسخ فرکانسی از شبیه ساز AC و منبع ولتاژ AC با دامنه ۱،۲۵ و میانگین ۱،۵ ولت استفاده شده است (به دلیل اینکه دامنه سیگنال ورودی از ۰،۲۵ تا ۲،۷۵ متغیر است). شکل ۸ پاسخ فرکانسی مدار تقویت کننده خطی را نشان می دهد.



شکل ۱۰. طبقه تشخیص جریان تقویت کننده خطی

سمت چپ ایجاد می کند)، استفاده می شود. این ورودی و شبکه جبران سازی فیدبک یک قطب سمت چپ محوری ایجاد می کند.

یکی از مهم ترین مشخصات در انتخاب تقویت کننده تفاضلی، میزان  $CMRR^{11}$  تقویت کننده است. به دلیل این که تقویت کننده باید مقادیر سیگنال کوچک نهفته در سیگنال بزرگ مود مشترک را شناسایی کند (تقویت کننده عملیاتی THS3061 انتخاب شده است).

خروجی تقویت کننده تفاضلی توسط یک طبقه تقویت بهره دیگر بازهم تقویت می شود. از طرفی چون مؤلفه های نویز فرکانس بالا نیز تقویت شده اند، با گذاشتن یک فیلتر پایین گذر مؤلفه ها و اثرات نویز فرکانس بالا را حذف می کنیم. در شکل ۶ یک فیلتر پایین گذر مرتبه دوم نشان داده شده است. فرکانس قطع این فیلتر در حدود ۱۰ MHz در نظر گرفته شده است. (به دلیل اینکه فرکانس کلیدزنی بدیل افزایش تلفات نباید بیش از اندازه بالا باشد). برای طراحی طبقه مقایسه گر<sup>۱۲</sup> از مقایسه گر MAX9203ESA (یک مقایسه گر توان پایین و سرعت بالا) استفاده شده است.

شکل ۱۱ مدار طبقه کلیدزنی را نشان می دهد. سیگنال کنترل کلیدزنی توسط مقایسه کننده در طبقه قبلی تولید شده و گیت-سورس ترانزیستور را کنترل می کند. مبدل باک متناسب با سیگنال کنترلی اش (که توسط مدار تشخیص دهنده جریان تعیین شده) جریان به مدار تزریق می کند. ترکیب این جریان با جریان تقویت کننده خطی، جریان بار را تأمین می کند.

برای انتخاب ترانزیستور برای طبقه کلیدزنی، ترانزیستور EPC2014 انتخاب شده است. مقادیر خازن ورودی و خروجی این ترانزیستور به ترتیب ۲۲۰ و ۱۵۰ پیکوفاراد است که مقادیر کوچکی محسوب می شود. همچنین این ترانزیستور جریان ۱۰ آمپر را در ۴۰ ولت تحمل می کند.

برای مدار راه انداز کلید در طبقه کلیدزنی از مدار راه انداز UCC27611 استفاده شده است. این راه انداز قابلیت تزریق و کشیدن به ترتیب ۴A و ۶A جریان را برای راه اندازی گیت ترانزیستور دارد.

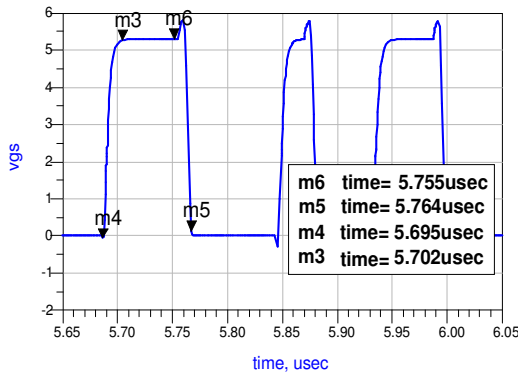
با توجه به اینکه EPC2014، بار روی گیتی در حدود ۲nC دارد، بنابراین خازن گیت-سورس این ترانزیستور توسط UCC27611، (که جریان ۴A را می تواند تأمین کند)، در ۰،۵ نانو ثانیه، می تواند شارژ شود.

### شبیه سازی

در این بخش شبیه سازی مدارهای طراحی شده انجام شده است.

<sup>11</sup> Common Mode Rejection Ratio  
<sup>12</sup> Comparator

می‌دهد. همانطور که ملاحظه می‌شود زمان خیز و افت با جدول ۱ مطابقت دارد.



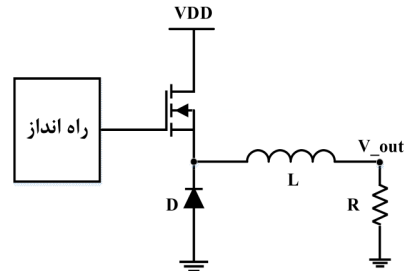
شکل ۱۴. شکل موج ولتاژ گیت سورس

تغذیه چند سطحی

شکل ۱۵ مدار چند سطحی کننده تغذیه (۸ سطحی) را نشان می‌دهد. مدار شکل ۱۵ معادل مدار شکل ۷ است، با این تفاوت که در شکل ۷، سیگنال‌های  $b_3, b_2, b_1$  توسط یک مبدل آنالوگ به دیجیتال تولید شده اما در اینجا برای سادگی در شبیه‌سازی از ۸ مقایسه‌گر و راه‌انداز متفاوت برای تولید منبع تغذیه چند سطحی استفاده شده است.

در مدار شکل ۷ سیگنال‌های کنترلی  $b_3, b_2, b_1$  با معکوس کردن  $b_3, b_2, b_1$  (با استفاده از گیت منطقی NOT)، تولید شده است، اما در شکل ۷ برای شبیه‌سازی مبدل تغذیه چند سطحی از ۸ مقایسه‌گر استفاده شده (که معادل ایجاد شدن  $2^3$  حالت است) که به ۸ سطح ولتاژ به ترتیب  $V_0, V_R/4+V_0, V_R/2+V_0, V_R/2+V_R/4+V_0, V_R/2+V_R/4+V_0, V_R/2+V_R/4+V_0, V_R/2+V_R/4+V_0, V_R/2+V_R/4+V_0$  متصل است. نحوه کار مدار شکل ۱۵ بدین صورت است که سیگنال ورودی پس از عبور از مقایسه‌گرها، باعث اتصال تنها یکی از ۸ سطح ولتاژ (به دلیل وجود دیودها) به مدار می‌شود. همانطور که گفته شد، بدلیل وجود دیودها در هر لحظه یک سطح ولتاژ (با سطح ولتاژ بالاتر) که توسط مقایسه‌گر و راه‌انداز امکان روشن شدن داشته به بار متصل است. به بیان دیگر با فرض اینکه سطح سیگنال ورودی در بیشینه خود باشد، خروجی تمامی مقایسه‌گرها بالا رفته اما به دلیل وجود دیودها، تنها منبع ولتاژی که میزان ولتاژ بالاتری دارد به بار متصل می‌شود. وجود دیودها را می‌توان در نقش سیگنال‌های کنترلی  $b_3, b_2, b_1$  دانست، با این تفاوت که برخلاف شکل ۷، در اینجا بدون تولید سیگنال‌های  $b_3, b_2, b_1$  منبع ولتاژ مورد نظر به مدار اعمال می‌شود.

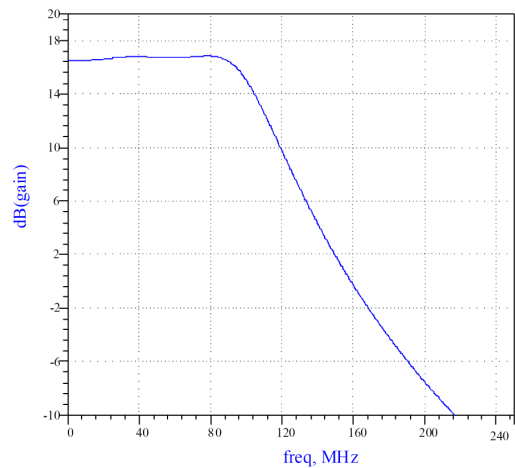
شکل ۱۶ راه‌انداز و مقایسه‌گر استفاده شده در شکل ۱۵ را نشان می‌دهد.



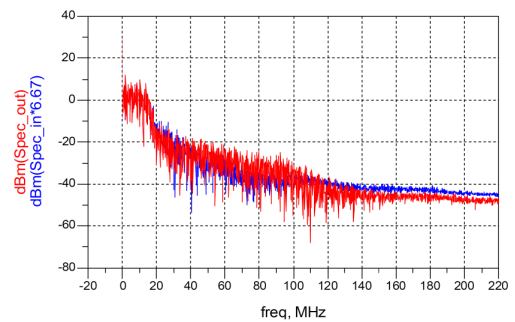
شکل ۱۱. مدار طبقه کلیدزنی

همان‌طور که مطابق شکل ۱۱ مشخص است، بهره مدار از ۰ تا ۸۰ MHz تغییرات بسیار کم و پهنای باند -۳dB مدار، حدود ۱۰۰ MHz است.

شکل ۱۲ طیف سیگنال ورودی ردیاب پوش را که همان پوش سیگنال RF در استاندارد LTE با پهنای باند ۲۰ MHz است، نشان می‌دهد. خروجی تقویت‌کننده خطی نیز در این شکل نشان داده شده است. همان‌طور که در شکل ۹ مشخص است، تقویت‌کننده خطی سیگنال را تا پهنای باند حدود ۸۰ MHz به خوبی تقویت می‌کند.



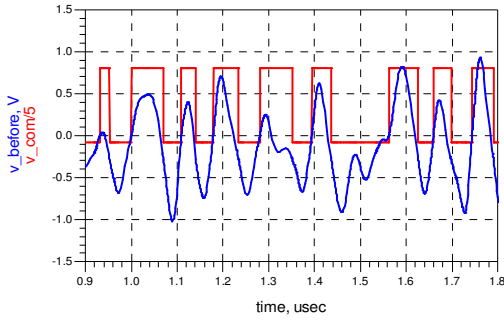
شکل ۱۲. پاسخ فرکانسی تقویت‌کننده خطی



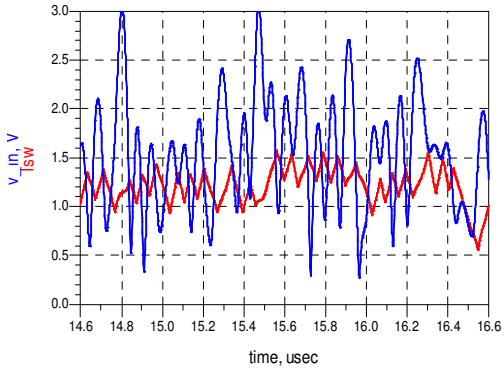
شکل ۱۳. طیف سیگنال ورودی و خروجی تقویت‌کننده خطی. سیگنال ورودی همان پوش سیگنال ورودی تقویت‌کننده فرکانس بالای اصلی می‌باشد.

شکل ۱۴، شکل موج ولتاژ گیت سورس ترانزیستور را نشان

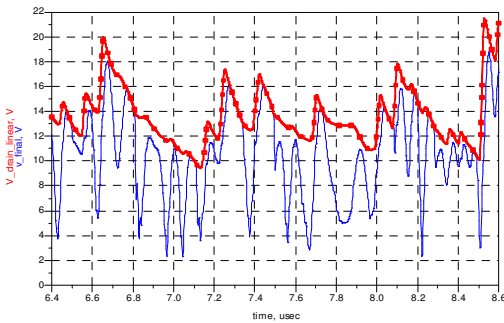
Archive of SID



شکل ۱۷. شکل موج ولتاژ گیت-سورس ترانزیستور طبقه کلیدزنی



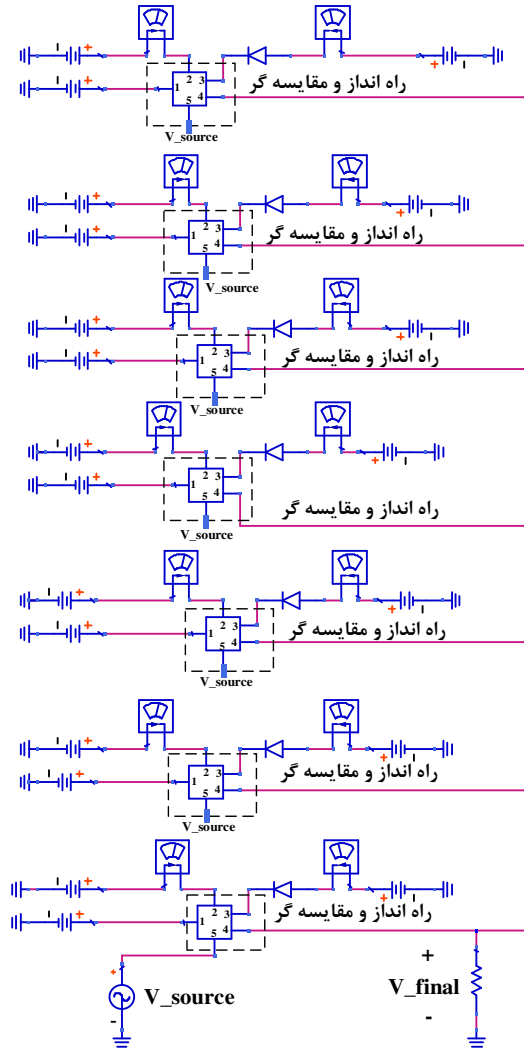
شکل ۱۸. جریان تزریقی طبقه کلیدزنی (قرمز رنگ)



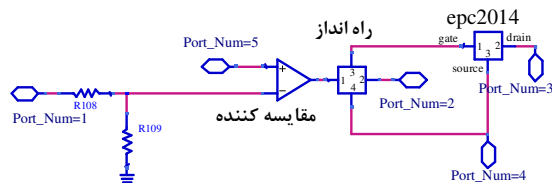
شکل ۱۹. ولتاژ تغذیه تحویلی به تقویت کننده خطی (نقطه-خط) و ولتاژ خروجی (خط)

کل تلفات ناشی از مدار تولید کننده منبع تغذیه چند سطحی شامل تلفات هدایتی و تلفات ناشی از شارژ خازن ورودی و خروجی ترانزیستور است. تلفات ناشی از شارژ خازن ورودی ترانزیستورها، با استفاده از مدل راه انداز LM5113 (مدل ارائه شده توسط شرکت تگزاس اینسترومنتس<sup>۱۳</sup>) محاسبه شده است. در مجموع تلفات ناشی از طبقه چند سطحی کننده ولتاژ، حدوداً ۰.۷ وات است که از این میزان ۰.۳۶ وات ناشی از تلفات کلیدزنی (شارژ خازن ورودی ترانزیستورها) این طبقه است. با لحاظ نمودن این تلفات، بازدهی کل از ۸۲٪ به ۸۰٪ کاهش می یابد.

شکل ۲۰ تغییرات جریان طبقه کلیدزنی برحسب ولتاژ خروجی را نشان داده است.



شکل ۱۵. مدار چند سطحی کننده تغذیه



شکل ۱۶. مدار چند سطحی کننده تغذیه

شکل ۱۷، شکل موج ولتاژ گیت-سورس ترانزیستور طبقه کلیدزنی و همچنین شکل موج قبل از مقایسه گر را نمایش داده است. توجه شود که در مرحله مقایسه، از هیستریزس استفاده شده است تا از کلیدزنی های اضافی جلوگیری شود. شکل ۱۸، جریان تزریقی طبقه کلیدزنی در کنار ولتاژ ورودی را نشان می دهد. شکل ۱۹ ولتاژ تغذیه تحویلی به تقویت کننده خطی در کنار ولتاژ ورودی را نشان می دهد.

<sup>۱۳</sup> Texas Instruments



نتیجه گیری

مدولاتور تغذیه ترکیبی شامل یک تقویت کننده خطی و یک طبقه کلیدزنی است. بخش عمده تلفات در مدولاتور تغذیه ترکیبی ناشی از بخش تقویت کننده خطی است که دلیل این امر بالا بودن میزان PAPR پوش سیگنال ورودی است. بالا بودن میزان PAPR سیگنال ورودی باعث اختلاف زیاد در میزان ولتاژ خروجی تقویت کننده خطی با ولتاژ تغذیه اش می شود. اختلاف ولتاژ بین خروجی تقویت کننده با تغذیه اش منجر به کاهش بازدهی تقویت کننده خطی می شود. در صورتی که تغذیه تقویت کننده طبقه خطی نیز متناسب با سیگنال ورودی اش تغییر کند، تلفات به میزان قابل توجهی کم و بازدهی زیاد می شود. در این مقاله در مقایسه با سایر مراجع، حداقل و حداکثر افزایش بازدهی به ترتیب ۳٪ و ۱۱٪ برای سیگنال با پهنای باند و میزان PAPR به ترتیب ۲۰ MHz و ۸,۵ dB است.

مراجع

[1] S. C. Cripps, "RF Power Amplifiers for Wireless Communications," Second Edition Artech House Microwave Library (Hardcover): Artech House, Inc., 2006.

[2] B. Kim, J. Kim, D. Kim, J. Son, Y. Cho, J. Kim, et al., "Push the Envelope: Design Concepts for Envelope-Tracking Power Amplifiers," IEEE Microwave Magazine, vol. 14, pp. 68-81, 2013.

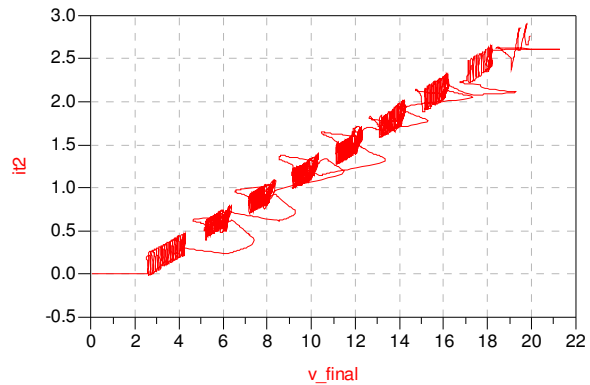
[3] Z. Wang, "Envelope Tracking Power Amplifiers for Wireless Communications," Artech House, Inc., 2014.

[4] D. Kimball, J. J. Yan, P. Theilmann, M. Hassan, P. Asbeck, and L. Larson, "Efficient and wideband envelope amplifiers for envelope tracking and polar transmitters," in Power Amplifiers for Wireless and Radio Applications (PAWR), 2013 IEEE Topical Conference on, 2013, pp. 13-15.

[5] P. Asbeck and Z. Popovic, "ET Comes of Age: Envelope Tracking for Higher-Efficiency Power Amplifiers," IEEE Microwave Magazine, vol. 17, pp. 16-25, 2016.

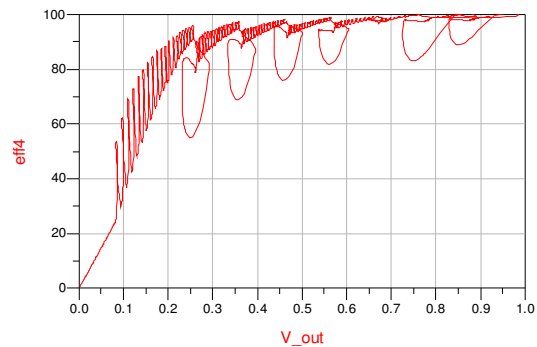
[6] E. M. Cune, "Dynamic Power Supply Transmitters: Envelope Tracking, Direct Polar, and Hybrid Combinations," Cambridge University Press, 2015.

[7] J. Jeong, D. F. Kimball, M. Kwak, P. Draxler, C. Hsia, C. Steinbeiser, et al., "High-Efficiency WCDMA Envelope Tracking Base-Station Amplifier Implemented With GaAs HVHBTs," IEEE Journal of Solid-State Circuits, vol. 44, pp. 2629-2639, 2009.



شکل ۲۰. تغییرات جریان کلیدزنی برحسب ولتاژ خروجی

در این قسمت برای اعتبار سنجی نتایج تئوری، یک ورودی متغیر با شیب ثابت که در ۱۰ میکروثانیه ولتاژش از ۰ به ۲,۹ ولت تغییر می کند، را به عنوان ورودی به مدار داده و به مدت ۱۰ میکروثانیه شبیه سازی انجام داده شده است. نمودار بازدهی برحسب ولتاژ مطابق شکل ۲۰ است؛ که با مقایسه شکل ۲۱ و شکل ۳ (نمودار تئوری بازدهی برحسب ولتاژ) مطابقت دارد.



شکل ۲۱. نمودار بازدهی برحسب ولتاژ خروجی برای مدار پیشنهادی

جدول ۲ مقایسه نتایج با نتایج کارهای مختلف

مرجع	پهنای باند (MHz)	PAPR (dB)	نوع روش	توان (w)	بازدهی (%)
این مقاله	۲۰	۸,۵	Linear+Switching+Multi input voltage	۲۰	۸۰
[۸]	۲۰	۱۰	Multi level +DPD	۱۷	۷۸
[۹]	۱۰	۸,۵	Hybrid	۲۵	۷۵
[۱۰]	۳,۵	۸,۵	Hybrid	۲۰	۶۹
[۱۱]	۲۰	۶,۶	Hybrid	۳۳	۷۱,۳

- [8] C. Florian, T. Cappello, R. P. Paganelli, D. Niessen, and F. Filicori, "Envelope Tracking of an RF High Power Amplifier With an 8-Level Digitally Controlled GaN-on-Si Supply Modulator," *IEEE Transactions on Microwave Theory and Techniques*, vol. 63, pp. 2589-2602, 2015.
- [9] K. J. Hyung, S. H. Su, K. W. Young, and P. Ch. Soon, "Envelope Amplifier With Multiple-Linear Regulator for Envelope Tracking Power Amplifier," *IEEE Transactions on Microwave Theory and Techniques*, vol. 61, pp. 3951-3960, 2013.
- [10] J. H. Kim, G. D. Jo, J. H. Oh, Y. H. Kim, K. C. Lee, and J. H. Jung, "3.54GHz 10W envelope tracking amplifier with 43% efficiency utilizing the 1.5 bit-high efficiency envelope amplifier," in *Power Amplifiers for Wireless and Radio Applications (PAWR)*, 2011 IEEE Topical Conference on, 2011, pp. 21-24.
- [11] Zhu. Qiuyao, "Envelope amplifier for broadband base-station envelope tracking power amplifier," M.S. thesis, University of California, San Diego, 2011.