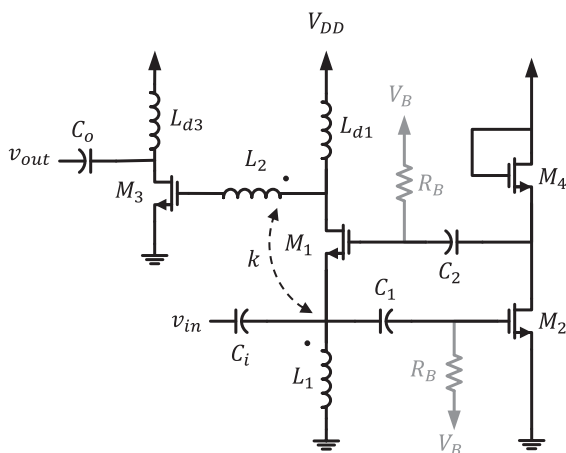


در این مقاله، یک CG-LNA دو طبقه تک سر با دو فیدبک مثبت و منفی برای رفع مصالحه میان تطبیق امپدانس ورودی، عدد نویز و بهره پیشنهاد می شود. هدف از طراحی این LNA دستیابی به بهره‌ی توان یکنواخت و بالاتر از ۱۵ dB، عدد نویز کمتر از ۳ dB، تلفات برگشتی ورودی کمتر از ۱۰ dB- و مجزاسازی معکوس کمتر از ۳۰ dB-، در طیف فرکانس بالای UWB است. این مقاله به صورت زیر سازماندهی شده است. در بخش اول، ابتدا ساختار CG-LNA پیشنهادی بررسی می شود. در بخش دوم، روابط تحلیلی امپدانس ورودی، بهره و عدد نویز LNA پیشنهادی بحث می شوند. در بخش سوم نحوه طراحی CG-LNA ارائه و بر روی نتایج شبیه سازی بحث می شود. در نهایت نتیجه گیری و مقایسه با کارهای دیگران در بخش پنجم انجام می شود.

تقویت کننده کم نویز گیت مشترک پیشنهادی

شکل ۱ مدار LNA پیشنهادی را نشان می دهد. در این مدار برای برطرف کردن وابستگی میان تطبیق امپدانس ورودی و عدد نویز، یک تقویت کننده دو طبقه ارائه شده است، که در طبقه اول از آرایش گیت مشترک (M_1) با شبکه فیدبک منفی (M_2 و M_4) برای دستیابی به تطبیق امپدانس ورودی و در طبقه دوم از آرایش سورس مشترک (M_3) برای افزایش بهره توان استفاده شده است. همچنین برای بهبود هم زمان تطبیق امپدانس ورودی و عدد نویز، از فیدبک مثبت ترانسفورمری میان سلف های ورودی طبقات اول و دوم (L_1 و L_2) استفاده شده است.



شکل ۱. تقویت کننده کم نویز پیشنهادی

در این آرایش به دلیل وابستگی عدد نویز، تطبیق ورودی و بهره به ترانسمانایی ترانزیستور ورودی (g_m)، دستیابی به تطبیق ورودی مناسب می تواند عملکرد LNA را از نظر عدد نویز و بهره محدود کند. برای رفع این مشکل، استفاده از توپولوژی های فیدبک مثبت و منفی در آرایش LNA گیت مشترک (CG-LNA) پیشنهاد شده اند. کیم^۱ و همکاران [۱۴]، CG-LNA با دو شبکه فیدبک منفی فعال ارائه کردند. تکنیک g_m -افزایش یافته^۲ در این تقویت کننده به صورت تک سر (فعال) انجام شده و در نتیجه نیازی به استفاده از بالن^۳ ندارد. این LNA توانایی دستیابی به عدد نویز کمتر از ۳ dB در پهنای باند ۱-۳ GHz را دارد. لشدینی^۴ و همکاران [۱۵]، یک CG-LNA تمام تفاضلی با شبکه فیدبک مثبت برای ایجاد درجه آزادی بیشتر در انتخاب g_m ترانزیستور ورودی و در نتیجه بهبود بهره تقویت کننده پیشنهاد کردند. اما این تقویت کننده به دلیل استفاده از شبکه فیدبک مثبت ترانزیستوری دارای پایداری مناسبی نبوده و از مصرف توان بالایی برخوردار است. وو^۵ و همکاران [۱۶] نیز یک CG-LNA تمام تفاضلی با دو شبکه فیدبک مثبت و منفی ارائه کردند. در این ساختار شبکه فیدبک مثبت به صورت ترانزیستوری و شبکه فیدبک منفی (g_m -افزایش یافته) با اتصال ضربدری^۶ پیاده سازی شده است. LNA ارائه شده از توانایی دستیابی به بهره بالا و عدد نویز پایین در پهنای باند کمتر از ۱ GHz برخوردار است. اما در این ساختار برای افزایش بهره حلقه در فیدبک مثبت، نیاز به کاهش ولتاژ اضافه تحریک (V_{ov}) ترانزیستور ورودی احساس می شود و در نتیجه دارای عملکرد خطسانی مطلوبی نیست. همچنین یی^۷ و همکاران [۱۷] یک CG-LNA تمام تفاضلی با دو شبکه فیدبک مثبت و منفی ارائه کردند. در این تقویت کننده فیدبک منفی با اتصال ضربدری گیت به سورس ترانزیستورهای ورودی توسط خازن های کوپلاژ و فیدبک مثبت به صورت ترانسفورمری در طبقه ورودی پیاده سازی شده است؛ که سبب بهبود عدد نویز و تطبیق ورودی مناسب به طور هم زمان شده است. اما این CG-LNA به علت ساختار تمام تفاضلی نیازمند استفاده از بالن در ورودی و خروجی است؛ که می تواند تلفات توان و عدد نویز تقویت کننده را افزایش دهد.

° Woo
 ۶ Cross coupled
 ۷ Ye

۱ Kim
 ۲ Gm-boosting
 ۳ Balun
 ۴ Liscidini

در مدار معادل سیگنال کوچک ارائه شده با صرف نظر از خازن C_{gd1} ، امپدانس ورودی، به صورت زیر محاسبه می شود:

$$Z_{in}(s) = \frac{\left(\frac{1}{g_{m1}} \left(\frac{1}{1 - mnk} \right) \parallel \frac{1}{sC_{P1}} \parallel sL_1 \right)}{(1 + A_{neg})} \quad (1)$$

که A_{neg} ، مقدار بهره حلقه در اثر تکنیک g_m -افزایش یافته در پهنای باند LNA است:

$$A_{neg} = \frac{g_{m2}}{g_{m4}} \quad (2)$$

$$k = \frac{M}{\sqrt{L_1 L_2}} \quad (3)$$

$$n = \sqrt{L_2 / L_1} \quad (4)$$

که k ضریب کوپلاژ، M اندوکتانس متقابل، n نسبت دور ترانسفورمر و $m = L_{d1} / (L_{d1} + L_2)$ هستند. ظرفیت های خازنی ایجاد شده در گره ورودی، گیت M_1 و گره خروجی طبقه گیت مشترک، به ترتیب به صورت (C_{P1}) ، C_{P2} و C_{P3} تعریف می شوند:

$$C_{P1} = C_{gs2} + (C_{gs1} + C_{gd2})(1 + A_{neg}) \quad (5)$$

$$C_{P2} = (C_{gs1} + C_{gd2}) \left(1 + \frac{1}{A_{neg}} \right) + C_{gs4} \quad (6)$$

$$C_{P3} = C_{gs3} + C_{gd3} (1 + g_{m3} (Q_{s3}^2 R_{d3} \parallel r_{o3})) \quad (7)$$

r_o مقاومت خروجی ترانزیستور و R_d و Q_s نیز به ترتیب مقاومت داخلی و ضریب کیفیت سری سلف مارپیچ^۱ را نشان می دهند. در پهنای باند LNA، بخش موهومی امپدانس ورودی ناچیز بوده و مقاومت ورودی به صورت تقریبی زیر بیان می شود:

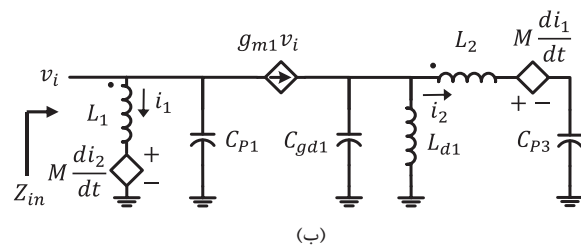
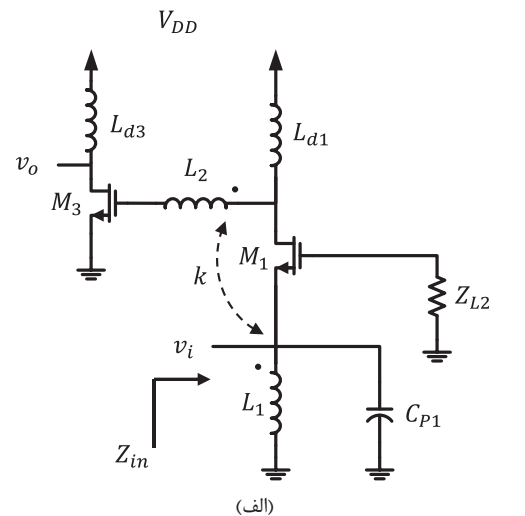
$$R_{in} \approx \frac{1}{(1 - mnk)(1 + A_{neg})} \left(\frac{1}{g_{m1}} \right) \quad (8)$$

بنابراین برای تطبیق مقاومت ورودی، علاوه بر g_{m1} می توان از پارامترهای A_{neg} ، k ، n و m نیز استفاده کرد. طبق رابطه (۲)، در LNA پیشنهادی برخلاف تقویت کننده با دو فیدبک منفی و مثبت ارائه شده در مرجع [۱۷]، از آزادی بیشتری در انتخاب بهره ی فیدبک منفی (A_{neg}) برخوردار بوده و می توان با تغییر ابعاد ترانزیستورهای شبکه فیدبک منفی (M_2 و M_4)، به راحتی آن را تغییر داد. شکل ۳، کانترتور تغییرات g_{m1} را با تغییر پارامترهای فیدبک مثبت و منفی، برای دستیابی به مقاومت ورودی 50Ω نشان می دهد. همان طور که در شکل ۳ مشاهده می شود، درجه آزادی در انتخاب g_{m1} افزایش یافته و با انتخاب مقادیر مناسب پارامترهای فیدبک مثبت و منفی می توان محدودیت انتخاب g_{m1} برای تطبیق امپدانس و بهبود عدد نویز به طور هم زمان را از بین برد.

در CG-LNA پیشنهادی با پیاده سازی فیدبک منفی با تکنیک g_m -افزایش یافته تک سر و پیاده سازی فیدبک مثبت با کوپلاژ سلفی، نیاز به ورودی تفاضلی و محدودیت ولتاژ اضافه تحریک، بر روی ترانزیستور ورودی برداشته شده و در نتیجه عملکرد تقویت کننده از نظر مصرف توان و خطسانی بهبود می یابد.

تطبیق امپدانس ورودی

مقاومت ورودی (R_{in}) یک تقویت کننده گیت مشترک نوعی به طور تقریبی برابر $1/g_{m1}$ است. اما برای تطبیق R_{in} به امپدانس آنتن (R_s) که معمولاً 50Ω است؛ نمی توان مقدار g_{m1} را بزرگ در نظر گرفت. اما، برای افزایش بهره ولتاژ و نیز کاهش نویز، g_{m1} باید تا حد امکان بزرگ انتخاب شود. بنابراین، برای رفع مصالحه میان نویز و تطبیق ورودی، از دو فیدبک مثبت و منفی در CG-LNA پیشنهادی استفاده شده است. برای محاسبه امپدانس ورودی، با در نظر گرفتن اثرات بارگذاری فیدبک منفی، مدار پیشنهادی به صورت شکل ۲ تحلیل می شود.



شکل ۲. الف) تقویت کننده کم نویز با فیدبک مثبت ترانسفورمری (ب) مدار معادل سیگنال کوچک

$$F = 1 + \frac{\gamma}{\alpha} + \frac{4R_S}{R_L} \quad (9)$$

که ضریب نویز حرارتی ترانزیستور MOS و $\alpha = g_m/g_{d0}$ هستند (رابطه g_{d0} رسانایی کانال در ولتاژ درین- سورس صفر است). رابطه (9) نشان می‌دهد که عددنویز CG-LNA نوعی، حتی با صرف نظر از نویز ناشی از مقاومت‌های پارازیتی، بزرگ‌تر از 3 dB است. عدد نویز CG-LNA پیشنهادی را می‌توان با توجه به مدار معادل نویز ارائه شده در شکل 4 و با استفاده از رابطه کلی زیر تحلیل کرد:

$$F = \frac{1}{A_{vs}^2} \cdot \frac{\overline{v_{n,out}^2}}{\overline{v_{n,Rs}^2}} \quad (10)$$

که $v_{n,Rs}^2$ و $v_{n,out}^2$ به ترتیب متوسط توان نویز ایجاد شده در خروجی و توان نویز ناشی از مقاومت منبع (R_s) هستند. همچنین A_{vs} نشان‌دهنده بهره ولتاژ از ورودی به خروجی با در نظر گرفتن مقاومت منبع در پهنای باند LNA است. با در نظر گرفتن ناشی از مقاومت‌های پارازیتی سلف‌های مارپیچ L_{d1} و L_{d3} ، توان نویز ایجاد شده در خروجی به صورت زیر محاسبه می‌شود:

$$\overline{v_{n,out}^2} = \overline{I_{n3}^2} (Q_s^2 R_{d3} \parallel r_{o3})^2 + \overline{v_{n,Rd3}^2} + \overline{v_{n,CG}^2} + A_{vs}^2 \overline{v_{n,Rs}^2} \quad (11)$$

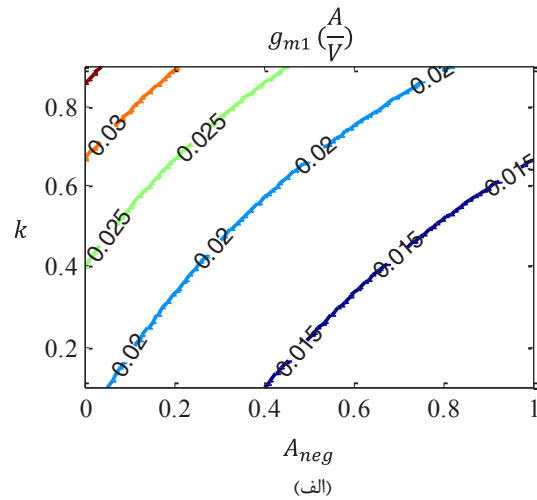
که

$$\begin{aligned} \overline{v_{n,CG}^2} &= g_{m3}^2 (Q_s^2 R_{d3} \parallel r_{o3})^2 \left[\overline{v_{n,Rd1}^2} + \left(\frac{Q_s^2 R_{d1} - nkR_s}{1 + G_{m1}R_s} \right)^2 \left(\left(\frac{g_{m1}}{g_{m4}} \right)^2 (\overline{I_{n2}^2} + \overline{I_{n4}^2}) + \overline{I_{n1}^2} \right) \right] \end{aligned} \quad (12)$$

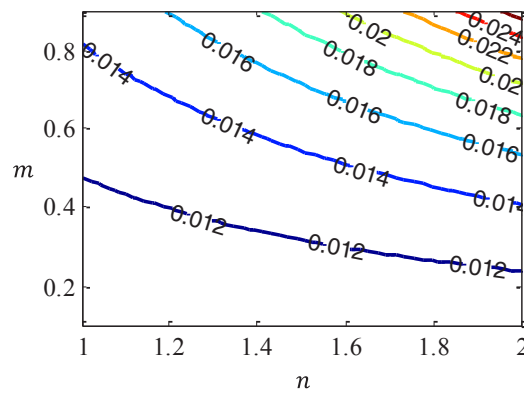
و

$$\overline{I_{ni}^2} = 4KT \frac{\gamma}{\alpha} g_{mi} \quad (13)$$

$$\overline{v_{n,R}^2} = 4KTR \quad (14)$$



(الف)

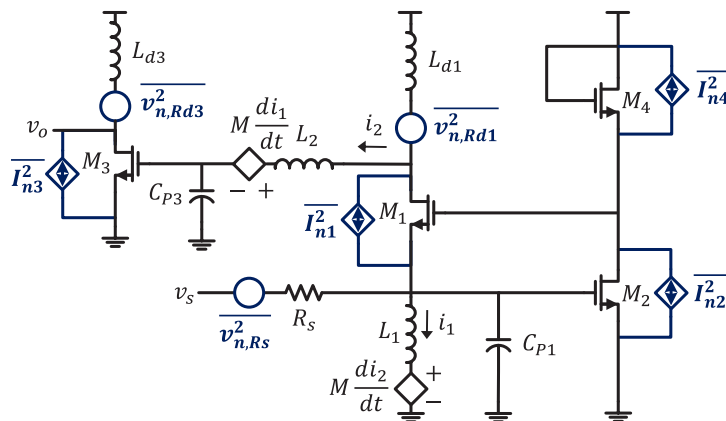


(ب)

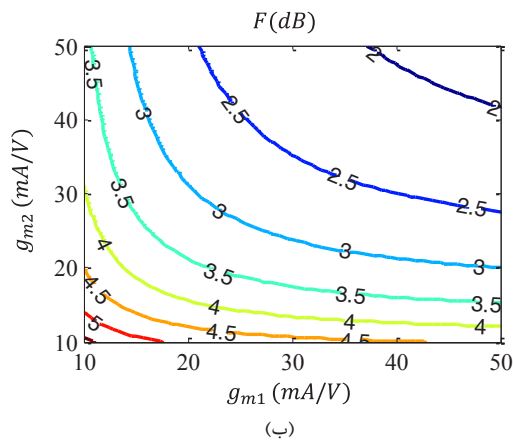
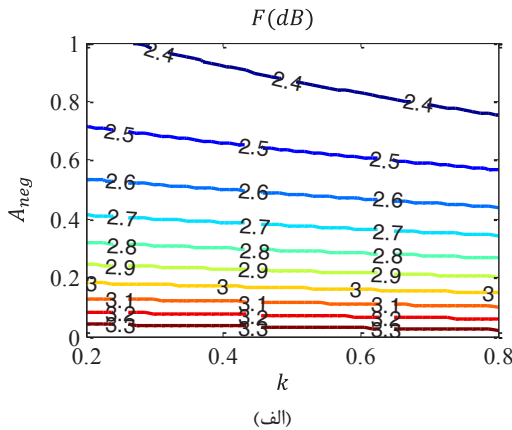
شکل 3. کانتور تغییرات g_{m1} با پارامترهای فیدبک مثبت و منفی برای دستیابی به $R_{in} = 50 \Omega$ (الف) $n=1$ و $m=0.15$ (ب) $A_{neg}=1$ و $k=0.135$

عددنویز

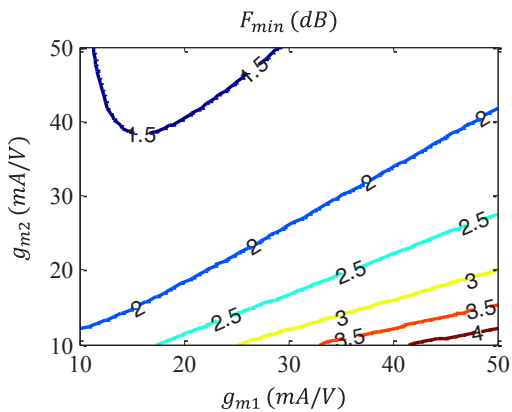
عددنویز یک CG-LNA نوعی با در نظر گرفتن تطبیق امپدانس در ورودی ($R_s=1/g_m$)، به صورت زیر بیان می‌شود:



شکل 4. مدار معادل نویز استفاده شده برای تحلیل نویز CG-LNA پیشنهادی



شکل ۵. کانتور تغییرات عدد نویز با (الف) پارامترهای فیدبک مثبت و منفی $g_{m1}=30 \text{ mA/V}$, $g_{m2}=40 \text{ mA/V}$, $n=2$, $R_{d1}=60 \Omega$ و $Q_s=5$ (ب) تغییرات g_{m1} و g_{m2} ($k=0.5$, $A_{neg}=1$)



شکل ۶. کانتور تغییرات F_{min} با تغییرات g_{m1} و g_{m2} ($k=0.5$, $n=2$, $n=0.8$, $R_{d1}=60 \Omega$ و $A_{neg}=1$)

بهره و پهنای باند

تقویت‌کننده‌های گیت مشترک نوعی به دلیل محدودیت در انتخاب g_m ترانزیستور ورودی از بهره ولتاژ بالایی برخوردار نیستند. در پیشنهادی سعی شده تا با استفاده از دو فیدبک مثبت و منفی این محدودیت تا حدودی برطرف شود.

$$A_{vs} = - \frac{(G_{m1}Q_s^2R_{d1} - nk)}{1 + G_{m1}R_s} \times (g_{m3}(Q_s^2R_{d3} || r_{o3})) \quad (15)$$

که $G_{m1}=g_{m1}(1+A_{neg})$ است.

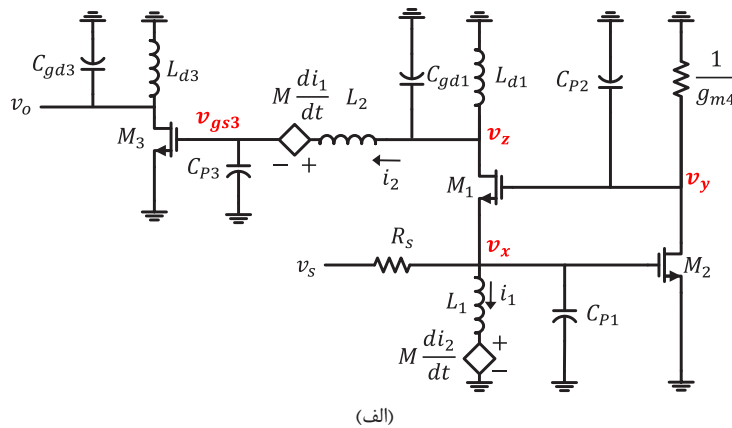
با جایگزینی روابط (۱۱)-(۱۵) در رابطه (۱۰) و صرف نظر از نویزهای ناشی از ترانزیستور M_3 و مقاومت پارازیتی L_{d3} به دلیل تأثیر ناچیز آن‌ها بر عدد نویز نهایی، رابطه (۱۰) به صورت زیر بازنویسی می‌شود:

$$F = 1 + \frac{1}{(G_{m1}Q_s^2R_{d1} - nk)^2R_s} \times \left[\frac{G_{m1}(Q_s^2R_{d1} - nkR_s)^2 \left(1 + A_{neg} \frac{G_{m1}}{g_{m2}}\right)}{\alpha (1 + A_{neg})} + (Q_s^2R_{d1})(1 + G_{m1}R_s)^2 \right] \quad (16)$$

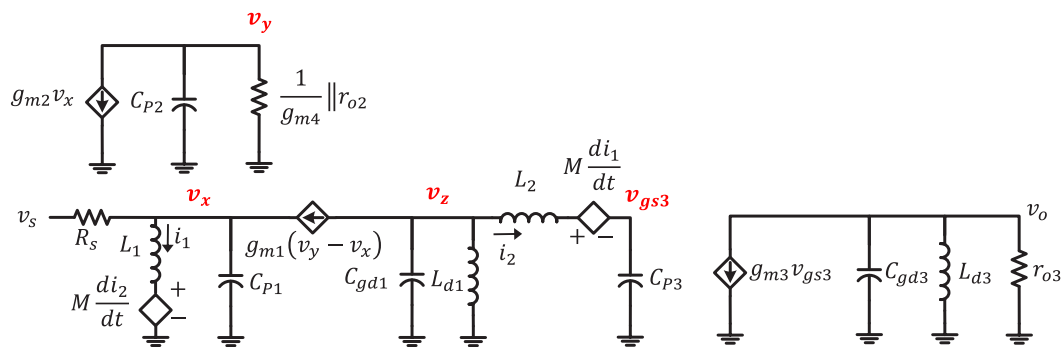
همان‌طور که در رابطه (۱۶) مشاهده می‌شود، علاوه بر g_{m1} پارامترهای فیدبک مثبت و منفی نیز در تعیین عدد نویز LNA پیشنهادی نقش دارند و می‌توان با انتخاب مناسب این پارامترها بدون ایجاد محدودیت بر امپدانس ورودی، عدد نویز را بهبود داد. البته در رابطه (۱۶) باید به وابستگی میان g_{m2} و A_{neg} توجه کرد. در واقع به دلیل یکسان بودن جریان عبوری از M_2 و M_4 و با توجه به یکسان فرض کردن طول ترانزیستورها، A_{neg} با $\sqrt{W_2/W_4}$ متناسب است. بنابراین در صورت تمایل به افزایش A_{neg} باید W_2 را افزایش داد.

شکل ۵ (الف)، کانتور تغییرات عدد نویز (F) را با تغییر برخی از پارامترهای فیدبک مثبت و منفی در g_{m1} ثابت نشان می‌دهد. همان‌طور که در این شکل مشاهده می‌شود، در k ثابت با افزایش مقدار A_{neg} می‌توان به F پایین‌تری رسید. البته با توجه به اهمیت g_{m1} در تطبیق امپدانس ورودی و مصرف توان، در شکل ۵ (ب) وابستگی F به g_{m1} و g_{m2} بررسی شده است. در این شکل نیز وابستگی A_{neg} به g_{m2} لحاظ شده است. شکل ۵ (ب) نشان می‌دهد که در A_{neg} و g_{m1} ثابت، می‌توان مقدار g_{m2} را برای دستیابی به F کمتر، افزایش داد. در شکل ۵، مقادیر $\gamma=1/34$ و $\alpha=0.8$ فرض شده‌اند.

همچنین با فرض تطبیق امپدانس ورودی و جایگزینی رابطه (۸) در (۱۶)، کانتور تغییرات F_{min} (عدد نویز با شرط تطبیق ورودی) با تغییرات g_{m1} و g_{m2} در شکل ۶ رسم شده است. در این وضعیت با انتخاب g_{m1} کمتر، g_{m2} کوچک‌تری برای دستیابی به F_{min} پایین مورد نیاز است.



(الف)



(ب)

شکل ۷. مدار CG-LNA پیشنهادی با خازن‌های پارازیتی (ب) مدار معادل سیگنال کوچک

همان‌طور که از روابط فوق مشاهده می‌شود، فرکانس ۳dB بالای LNA پیشنهادی توسط $1/\sqrt{(C_{P3}(L_2(1-k^2)+L_{d1}))}$ محدود می‌شود. و فرکانس ۳dB پایین آن نیز با $(Q_s^2 R_{d1})/L_{d1}$ مشخص می‌شود. لذا برای افزایش پهنای باند در صورتی که ظرفیت خازنی C_{P3} با کاهش پهنای ترانزیستور M_3 کاهش یابد، بهره تقویت‌کننده کاهش خواهد یافت. همچنین اگر برای کاهش فرکانس ۳dB پایین، اندوکتانس L_{d1} افزایش یابد، فرکانس ۳dB بالا نیز کاهش یافته و تغییر چندانی در پهنای باند ایجاد نخواهد شد. با افزایش مقدار k ، فرکانس ۳dB بالا افزایش یافته اما مکان صفر تقویت‌کننده نیز افزایش یافته و از فرکانس ۳dB پایین بزرگ‌تر شده و پهنای باند آن را به شدت کاهش خواهد داد. بنابراین، شیوه مناسب برای ایجاد تغییر در بهره بدون تأثیر محسوس در پهنای باند LNA پیشنهادی، استفاده از A_{neg} و تغییر آن با استفاده از پارامترهای g_{m1} و g_{m2} است.

نتایج شبیه‌سازی و بحث

LNA پیشنهادی بر اساس فناوری $0.18 \mu\text{m}$ CMOS طراحی و شبیه‌سازی آن توسط نرم‌افزار ADS و با استفاده از کتابخانه RF-TSMC انجام شده است. در این تقویت‌کننده از منبع تغذیه V

اما با توجه به رابطه‌ی معکوس بین بهره‌ی ولتاژ و پهنای باند تقویت‌کننده، دسترسی هم‌زمان به بهره‌ی ولتاژ بالا و پهنای باند وسیع، مشکل است. بنابراین در مدار پیشنهادی از یک طبقه‌ی سورس‌مشترک برای افزایش بهره استفاده شده است. برای محاسبه بهره ولتاژ و پهنای باند LNA، خازن‌های پارازیتی غالب C_{P1} ، C_{P2} و C_{P3} ، مطابق شکل ۷ در نظر گرفته می‌شوند. در ورودی LNA اگر رابطه (۱۷) برقرار باشد، آنگاه v_x به صورت (۱۸) محاسبه می‌شود:

$$\frac{1}{\sqrt{C_{P1}L_1}} \ll \frac{(1 + G_{m1}R_s)}{C_{P1}R_s} \quad (17)$$

$$v_x(s) \cong \frac{1}{1 + G_{m1}R_s} v_s(s) \quad (18)$$

بنابراین با استفاده از روابط (۲) و (۱۸) و صرف‌نظر از C_{gd1} ، تابع تبدیل $A_{vs}(s)$ به دست می‌آید:

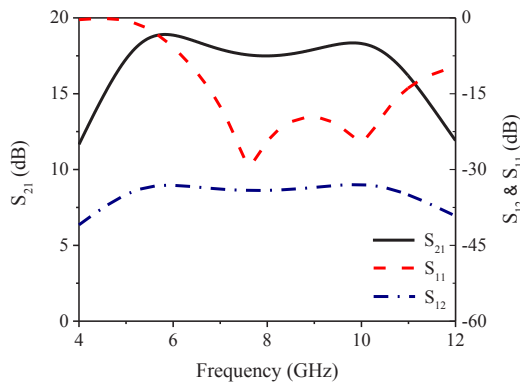
$$A_{vs}(s) \cong -\frac{g_{m3}(Q_{s3}^2 R_{d3} \parallel r_{o3})}{(1 + G_{m1}R_s)} \times \frac{N(s)}{D(s)} \quad (19)$$

که

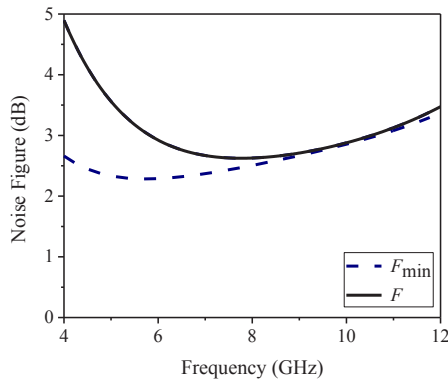
$$N(s) = L_2[(G_{m1}Q_s^2 R_{d1} - nk)L_{d1}s - nkQ_s^2 R_{d1}] \quad (20)$$

$$D(s) = [C_{P3}(L_2(1 - k^2) + L_{d1})s^2 + 1] \times [L_{d1}s + Q_s^2 R_{d1}] \quad (21)$$

شکل‌های ۹ و ۱۰ نمودار پارامترهای پراکندگی و عدد نویز تقویت‌کننده را در بازه فرکانسی ۴-۱۲ GHz نشان می‌دهند.



شکل ۹. مشخصات پراکندگی CG-LNA پیشنهادی



شکل ۱۰. عدد نویز CG-LNA پیشنهادی

همان‌طور که مشاهده می‌شود، CG-LNA پیشنهادی در بازه فرکانسی ۶/۵-۱۰/۵ GHz دارای بهره توان (S_{21}) صاف و یکنواخت 18 ± 0.5 dB، تلفات برگشتی در ورودی (S_{11}) کمتر از ۱۰ dB، مجزاسازی معکوس (S_{12}) کمتر از ۳۰ dB و عدد نویز کمتر از ۳ dB است. همچنین برای بررسی اثرات ناشی از تغییرات تصادفی پارامترهای ترانزیستورها در فرآیند ساخت (نظیر ولتاژ آستانه یا قابلیت تحرک الکترونهای آزاد و حفره‌ها) شبیه‌سازی مداری در گوشه‌های فرآیند مختلف (FF, SS, SF) و انجام شده است. همان‌طور که در شکل ۱۱ مشاهده می‌شود، CG-LNA پیشنهادی عملکرد قابل قبولی در گوشه‌های فرآیند مختلف از خود نشان می‌دهد؛ به طوری که تقویت‌کننده در بازه فرکانسی ۶/۵-۱۰/۵ GHz حداقل بهره توان ۱۲ dB، تلفات برگشتی در ورودی (S_{11}) کمتر از ۱۰ dB و عدد نویز کمتر از ۵ dB را ارائه می‌دهد.

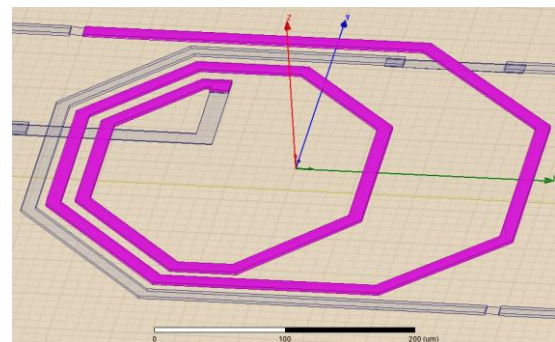
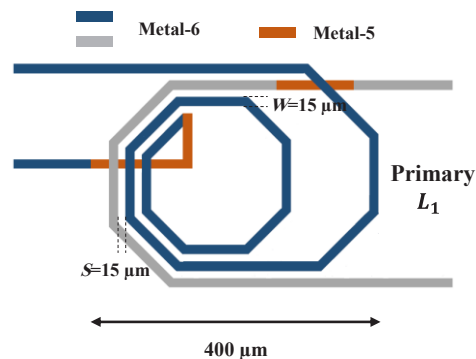
به دلیل استفاده از فیدبک مثبت در CG-LNA پیشنهادی، پایداری تقویت‌کننده در ادامه بررسی می‌شود.

$V_{DD}=0.85$ و ولتاژ بایاس $V_B=0.62$ V استفاده شده و با توجه به اهداف طراحی و نتایج به دست آمده از تحلیل تئوری، مقادیر پارامترهای مدار مطابق جدول ۱ در نظر گرفته شده‌اند.

جدول ۱. مقادیر طراحی CG-LNA پیشنهادی

پارامتر	مقدار	جریان	
ترانزیستور	M_1	$24 \times (6 \mu\text{m} / 0.18 \mu\text{m})$	$I_D = 3/5$ mA
	M_2	$26 \times (7 \mu\text{m} / 0.18 \mu\text{m})$	$I_D = 3/8$ mA
	M_3	$14 \times (5 \mu\text{m} / 0.18 \mu\text{m})$	$I_D = 1/8$ mA
	M_4	$30 \times (7 \mu\text{m} / 0.18 \mu\text{m})$	$I_D = 3/8$ mA
المان فشرده	L_1	۱ nH	$k = 0.35$
	L_2	۴/۲ nH	
	L_{d1}	۶/۴ nH, $Q_s = 5 @ f = 1/5$ GHz	
	L_{d3}	۱/۷ nH, $Q_s = 5 @ f = 1/5$ GHz	
	R_B	۱۰ k Ω	
	C_{i2}	۳ pF	
	C_{o1}	۴/۵ pF	

همچنین پیاده‌سازی سلف‌های L_1 و L_2 مطابق ساختار ارائه شده در شکل ۸ در فرآیند ۰/۱۸ CMOS انجام شده است. نتایج شبیه‌سازی الکترومغناطیسی با نرم‌افزار HFSS نشان می‌دهد که ترانسفورمر ارائه شده در فرکانس ۸ GHz دارای $k = 0.36$ ، $L_1 = 1/2$ nH و $L_2 = 4/1$ nH است.



شکل ۸. (الف) ساختار ترانسفورمر مسطح استفاده شده در CG-LNA پیشنهادی (ب) شبیه‌سازی ترانسفورمر پیشنهادی با نرم‌افزار HFSS

با استفاده از رابطه (۱)، مولفه‌ی حقیقی امپدانس ورودی به صورت زیر محاسبه می‌شود:

$$Re[Z_{in}] = \frac{g_{m1}(1 - mnk)L_1^2\omega^2}{(1 + A_{neg})(1 + X_B\omega^2 + X_C\omega^4)} \quad (26)$$

که

$$X_B = g_{m1}^2(1 - mnk)^2L_1^2 - 2L_1C_{P1} \quad (27)$$

$$X_C = L_1^2C_{P1}^2 \quad (28)$$

با جایگزینی (۲۶) در (۲۲)، در فرکانس‌های $\omega \gg 1/\sqrt{(C_{P1}L_1)}$ رابطه (۲۶) به صورت زیر ساده می‌شود:

$$Re[Z_{in}] = \frac{g_{m1}(1 - mnk)L_1^2\omega^2}{(1 + A_{neg})(g_{m1}^2(1 - mnk)^2 + C_{P1}^2\omega^2)} \quad (29)$$

و در فرکانس‌های $\omega \ll 1/\sqrt{(C_{P1}L_1)}$ داریم:

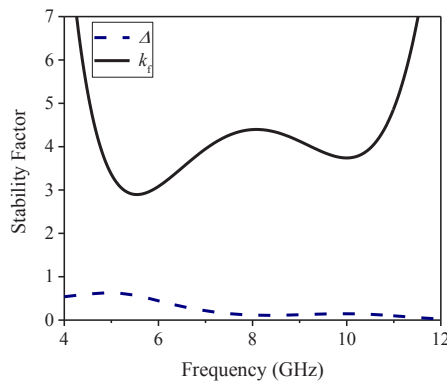
$$Re[Z_{in}] = \frac{g_{m1}(1 - mnk)L_1^2\omega^2}{(1 + A_{neg})(g_{m1}^2(1 - mnk)^2L_1^2\omega^2 + 1)} \quad (30)$$

بنابراین از روابط (۲۹) و (۳۰) نتیجه می‌شود که شرط پایداری (۲۲) به ازای $mnk < 1$ همواره برقرار خواهد بود. همچنین امپدانس خروجی LNA به صورت زیر محاسبه می‌شود:

$$Z_{out} = L_{d3}S||r_{o3} \quad (31)$$

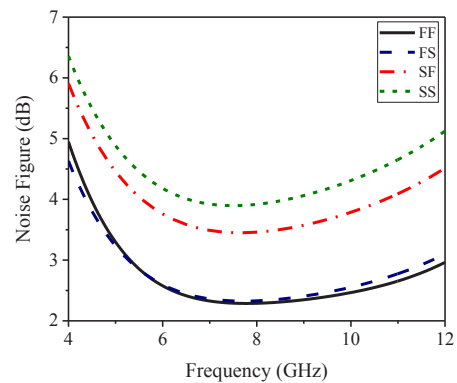
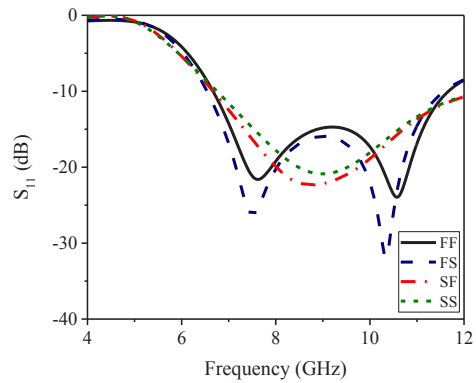
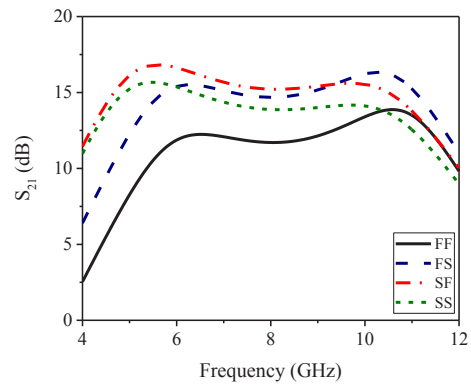
$$Re[Z_{out}] = \frac{L_{d3}^2\omega^2r_{o3}}{(L_{d3}^2\omega^2 + r_{o3}^2)} \quad (32)$$

بنابراین، شرط (۲۳) نیز همواره برقرار است. همچنین شبیه‌سازی پارامترهای پایداری اشترن با نرم‌افزار ADS انجام شده است. همان‌طور که در شکل ۱۲ مشاهده می‌شود، شرایط پایداری اشترن در تمام بازه فرکانسی ۴-۱۲ GHz برقرار بوده و در نتیجه LNA پیشنهادی از وضعیت پایداری مطلوبی برخوردار است.



شکل ۱۲. پارامترهای پایداری اشترن

شکل ۱۳ نمودار تغییرات عدد نویز با بهره فیدبک منفی را نشان می‌دهد. همان‌طور که در بخش قبل بیان شد، افزایش A_{neg} از طریق افزایش پهنای M_2 انجام می‌شود و مشاهده می‌شود که با افزایش W_2 ، عدد نویز در پهنای باند LNA کاهش می‌یابد.



شکل ۱۱. بررسی مشخصات CG-LNA پیشنهادی در گوشه‌های فرآیند

به‌طور کلی یک شبکه دو درگاه نظیر LNA، هنگامی ناپایدار می‌شود که دو درگاه ورودی و یا خروجی آن مقاومت منفی از خود نشان دهند. بنابراین اگر در یک شبکه دو درگاه شرایط

زیر برقرار باشد، بدون شرط پایدار است [۱۸]:

$$Re[Z_{in}] > 0 \quad (22)$$

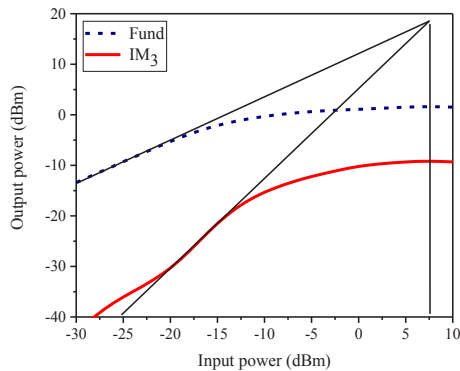
$$Re[Z_{out}] > 0 \quad (23)$$

البته شرایط فوق می‌توانند به صورت شرایط پایداری اشترن ۹ ($k_f > 1$ و $\Delta < 1$) نیز بیان شوند:

$$\Delta = S_{11}S_{22} - S_{12}S_{21} \quad (24)$$

$$k_f = \frac{1 - |S_{11}|^2 + |S_{22}|^2 + |S_{11}S_{22} - S_{12}S_{21}|^2}{2|S_{12}S_{21}|} \quad (25)$$

همان‌طور که در شکل ۱۴ مشاهده می‌شود، با وجود ایجاد عدم تطابق در مورد S_{21} تنها ۱۵٪ نمونه‌ها خارج از بهره یکنواخت dB 18 ± 0.5 و در مورد S_{11} تنها ۳٪ نمونه‌ها بزرگ‌تر از -10 dB و در مورد عدد نویز تنها ۲٪ نمونه‌ها بزرگ‌تر از 3 dB هستند. تقویت‌کننده کم‌نویز پیشنهادی دارای مصرف توانی در حدود 8 mW است. با توجه به این که سیگنال‌های فرآپهن‌باند دارای چگالی طیفی توان بسیار پایینی می‌باشند، در تقویت‌کننده‌های کم‌نویز فرآپهن‌باند، پدیده فشردگی بهره به‌ندرت مورد توجه قرار می‌گیرد، اما به دلیل پهنای باند وسیع این سیستم‌ها و امکان وجود سیگنال‌های تداخلی، پارامتر نقطه تقاطع مرتبه سوم ورودی (IIP3)، مهم‌ترین پارامتر مربوط به خطسانی است [۱۹]. آزمون دو تن برای LNA پیشنهادی در فرکانس 8 GHz با فاصله فرکانسی 2 MHz انجام شده و مطابق شکل ۱۵، مقدار IIP3 برابر با 7 dBm است.



شکل ۱۵. شبیه‌سازی نقطه تقاطع مرتبه سوم

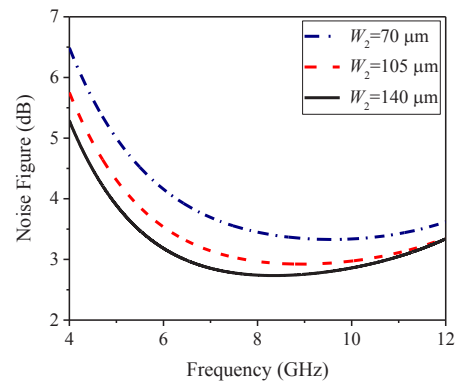
در جدول ۲ پارامترهای شبیه‌سازی LNA پیشنهادی با تعدادی از تقویت‌کننده‌های کم‌نویز ارائه شده، مقایسه می‌شود. در این جدول، معیار شایستگی به صورت زیر تعریف شده است:

$$FOM = \frac{|S_{21}| BW_{GHz}}{(|F| - 1) P_{mW}} \quad (33)$$

برخی نتایج ارائه شده در جدول ۲ مربوط به اندازه‌گیری بعد از ساخت مدار بوده و در واقع مقایسه نتایج شبیه‌سازی با این نتایج شایسته نیست.

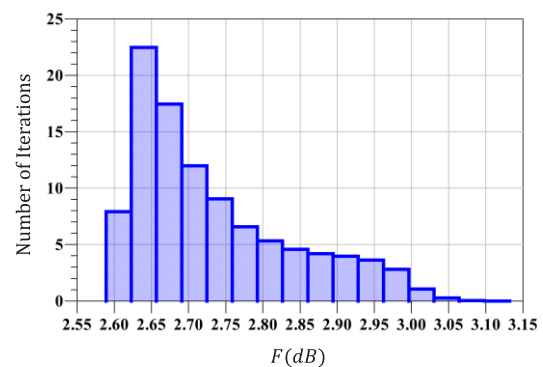
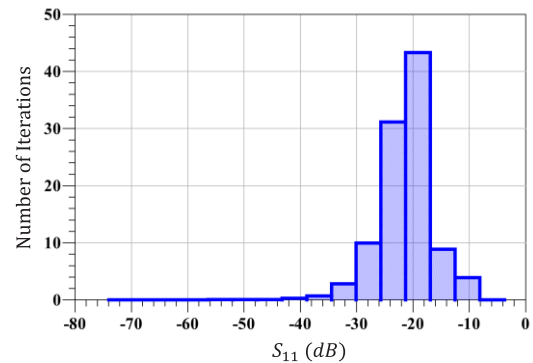
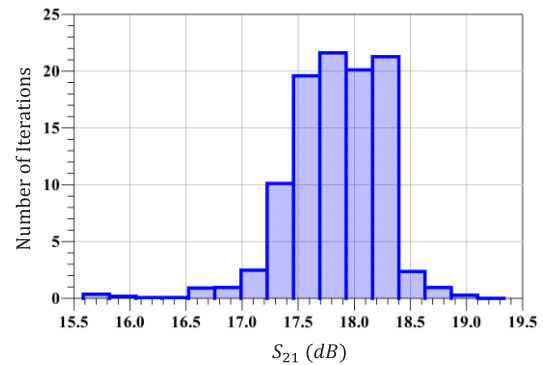
نتیجه گیری

در این مقاله یک تقویت‌کننده کم‌نویز گیت-مشترک برای کاربردهای فرآپهن‌باند ارائه شد. در ساختار پیشنهادی، افزایش درجه‌ی آزادی در انتخاب ترانسانایی (g_m) ترانزیستور ورودی و در نتیجه بهبود همزمان عدد نویز، تطبیق ورودی و بهره، با استفاده از دو فیدبک مثبت و منفی انجام شد. فیدبک منفی فعال با تکنیک $-g_m$ افزایش یافته و به صورت تکسر و فیدبک مثبت با کوپلاژ سلفی میان ورودی دو طبقه اول و دوم پیاده‌سازی شد.



شکل ۱۳. تغییرات عدد نویز با افزایش A_{neg} (افزایش پهنای M_2)

برای بررسی عدم تطابق پهنای ترانزیستورها بر عملکرد LNA پیشنهادی، تحلیل مونت کارلو در بازه فرکانسی $6/5-10/5$ GHz با انحراف معیار ۵٪ و با توزیع گوسی و 100 مرتبه تکرار انجام شده است.



شکل ۱۴. نتایج شبیه‌سازی مونت کارلو در پهنای باند LNA پیشنهادی

جدول ۲. مقایسه عملکرد CG-LNA پیشنهادهای با دیگر تقویت کننده‌های کم نویز گیت مشترک

مراجع	[۱۴]	[۱۶]	[۱۷]	[۲۰]	[۲۱]	[۲۲]	[۲۳]	مدار پیشنهادی
سال	۲۰۱۰	۲۰۱۲	۲۰۱۳	۲۰۱۱	۲۰۱۴	۲۰۱۵	۲۰۱۵	
فناوری	۰/۱۸ μm	۰/۱۸ μm	۰/۱۸ μm	۰/۱۸ μm	۰/۱۸ μm	۹۰ nm	۰/۱۸ μm	۰/۱۸ μm
ساختار	تکسر	تفاضلی	تفاضلی	تکسر	تفاضلی	تفاضلی	تکسر	تکسر
نوع اندازه‌گیری	ساخت	ساخت	ساخت	ساخت	ساخت	شبیه‌سازی	شبیه‌سازی	شبیه‌سازی
BW(GHz)	۱/۰۵-۳/۰۵	۰/۳-۰/۹۲	۲/۲-۱۲/۲	۳/۱-۱۰/۳	۲/۵-۱۱/۷	۲/۴-۱۰/۴	۲/۸-۱۰/۱	۶/۵-۱۰/۵
NF(dB)	۲/۵۷	۳/۷	۲/۶	۳/۹	۶/۸	۳/۵	۴/۶	۳
S ₂₁ (dB)	۱۶/۹	۲۱	۱۲	۱۱	۶/۵	۹/۵	۱۳/۷	۱۸
S ₁₁ (dB)	<-۱۰	<-۱۰	<-۱۰	<-۹	<-۱۰	<-۱۱/۲	<-۱۰	<-۱۰
HP3(dBm)	-۰/۷	-۳/۲	۲/۱	۱	-۱	۱۳/۱	۹/۵	۷
Power(mW)	۱۲/۶	۳/۶	۱۰/۸	۱۳/۴	۸	۱۴/۸	۴/۱	۸
V _{DD} (V)	۱/۸	۱/۸	۱/۸	۱/۵	۱/۸	۱/۲	۱/۸	۰/۸۵
FOM	۱۴/۴۵	۱۵/۶۲	۱۷/۸۸	۴/۶۴	۱/۳۸	۳/۸۸	۲۲/۱۵	۳۱/۵۱

این تقویت کننده از مصرف توان و سطح منبع تغذیه پائینی برخوردار است.

نتایج شبیه‌سازی در فناوری ۰/۱۸ μm CMOS و مقایسه آن با دیگر ساختارهای گیت مشترک نشان می‌دهد که CG-LNA پیشنهادی از عملکرد مطلوبی در پهنای باند وسیع برخوردار بوده و برای استفاده در گیرنده‌های فرایه‌ن باند مناسب است. همچنین

مراجع

- 0.13 μm CMOS, IEEE Journal of Solid State Circuits, vol. 42, no. 5, pp. 1023-1033, 2007.
- [8] J.-H. C. Zhan and S. S. Taylor, "A 5 GHz resistive feedback CMOS LNA for low-cost multi-standard applications," In IEEE Int. Solid-State Circuits Conf. Tech. Dig., Feb. 2006, pp. 721-730.
- [9] B. M. Ballweber, R. Gupta, and D. J. Allstot, "A fully integrated 0.5-5.5GHz CMOS distributed amplifier," IEEE Journal of Solid State Circuits, vol. 35, no. 2, pp. 231-239, 2000.
- [10] J.-Y. Lee, H.-K. Park, H.-J. Chang, and T.-Y. Yun, "Low-power UWB LNA with common-gate and current-reuse techniques," IET Microwave and Antennas Propagation, vol. 6, no. 7, pp. 793-799, 2012.
- [11] Y.-J. Lin, S. S. H. Hsu, J.-D. Jin, and C. Y. Chan, "A 3.1-10.6 GHz ultra-wideband CMOS low noise amplifier with current-reused technique," IEEE microwave and wireless components letter, vol. 17, no. 3, pp. 232-234, 2007.
- [12] Y. Lu, K.-S. Yeo, A. Cabuc, J. Ma, M. Do, Z. Lu, "A novel CMOS low-noise amplifier design for 3.1-10.6 GHz ultra-wideband wireless receivers," IEEE Transaction on. Circuits System. vol. 53, no. 6, pp. 1683-1692, 2006.
- [13] A. Valdes-Garcia, C. Mishra, F. Bahmani, J. Silva-Martinez, and E. Sanchez-Sinencio, "An 11 band 3.4 to 10.3 GHz MB-OFDM UWB receiver in 0.25 μm SiGe BiCMOS," IEEE J. Solid-State Circuits, vol. 42, no. 4, pp. 935-948, 2007.
- [1] S. Ziabakhsh, H. Alavi-Rad, and M. C. E. Yagoub, "A high gain low power 2-14 GHz ultra-wideband CMOS LNA for wireless receivers," International Journal of Electronics and Communication, vol. 66, no. 9, pp. 727-731, 2012.
- [2] K. Siwiak, P. Withington, and S. Phelan, "Ultra wide band radio: the emergence of an important new technology," In Proc. IEEE Vehicular Tech. Conf., May 2001, pp. 1169-1172.
- [3] FCC, Washington D.C.20554, "First report and order, revision of Part 15 of the commission's rules regarding ultra wideband transmission systems," ET Docket 98-153, Apr. 2002.
- [4] A. Ismail, and A. A. Abidi, "A 3-10GHz low-noise amplifier with wideband LC-ladder matching network," IEEE Journal of Solid State Circuits, vol. 39, no. 12, pp. 2269-2277, 2004.
- [5] A. Bevilacqua and A. M. Niknejad, "An ultra-wideband CMOS low-noise amplifier for 3.1-10.6 GHz wireless receivers," IEEE J. Solid-State Circuits, vol. 39, no. 12, pp. 2259-2268, 2004.
- [6] M.-T. Hsu, Y.-C. Chang, and Y.-Z. Huang, "Design of low power UWB LNA based on common source topology with current-reused technique," Microelectronics Journal, vol. 44, no. 12, pp. 1223-1230, 2013.
- [7] M. T. Reih, and J. R. Long, "A 1.2V reactive feedback 3.1-10.6 GHz low-noise amplifier in

- CMOS low-noise amplifier design for 3.1-to 10.6-GHz ultra-wide-band wireless receivers,” *IEEE Transaction on Circuits and systems*, vol. 53, no. 8, pp. 1683-1692, 2006.
- [20] Y.-T. Lo and J.-F. Kiang “Design of wideband LNAs using parallel-to-series resonant matching network between common-gate and common-source stage,” *IEEE Transactions on microwave theory and techniques*, vol. 59, no. 9, pp. 2285-2294, 2011.
- [21] B. Hu, X. P. Yu, W. M. Lim, and K. S. Yeo, “Analysis and design of ultra-wideband low-noise amplifier with input/ output bandwidth optimization and single-ended/differential-input re-configurability,” *IEEE Transactions on industrial electronics*, vol. 61, no. 10, pp. 5672-5680, 2014.
- [22] B. MazhabJafari, and M. Yavari, “A UWB CMOS low-noise amplifier with noise reduction and linearity improvement techniques,” *Microelectronics Journal*, vol. 46, no. 2, pp. 198-206, 2015.
- [23] I. Mohammadi, A. Sahafi, J. Sobhi, and Z. Daei Koozehkanani “A linear, low power, 2.5-dB NF LNA for UWB application in a 0.18 μm CMOS,” *Microelectronics Journal*, vol. 46, no. 12, pp. 1398-1408, 2015.
- [14] J. Kim, S. Hoyos, and J. Silva-Martinez, “Wideband common-gate CMOS LNA employing dual negative feedback with simultaneous noise, gain, and bandwidth optimization,” *IEEE Transactions on microwave theory and techniques*, vol. 58, no. 9, pp. 2340-2351, Sep. 2010.
- [15] A. Liscidini, M. Brandolini, D. Sanzogni, and R. Castello, “A 0.13 μm CMOS Front-End, for DCS1800/UMTS/ 802.11b-g With Multiband Positive Feedback Low-Noise Amplifier,” *IEEE Journal of Solid-State Circuits*, vol. 41, no. 4, pp. 981-989, 2006.
- [16] S. Woo, W. Kim, C.-H. Lee, H. Kim, and J. Laskar, “A wideband low-power CMOS LNA with positive–negative feedback for noise, gain, and linearity optimization,” *IEEE Transactions on microwave theory and techniques*, vol. 60, no. 10, pp. 3169-3178, 2012.
- [17] R.-F. Ye, T.-S. Horng, and J.-M. Wu, “Two CMOS dual-feedback common-gate low-noise amplifiers with wideband input and noise matching,” *IEEE Transactions on microwave theory and techniques*, vol. 61, no. 10, pp. 3690-3699, 2013.
- [18] T. Kihara “Low-voltage and small-area design and implementation of narrowband and wideband cmos low-noise amplifiers,” Ph.D Thesis, Osaka University, 2009.
- [19] L. Yang, Y. Kiat Seng, A. Cabuk, M. Jianguo, D. Manh Anh, and L. Zhenghao, “A novel

