

## طراحی و شبیه‌سازی تقویت‌کننده‌های توزیع شده شبه‌تفاضلی آبخاری به منظور افزایش بهره در پهنای باند

مجید بابایی نیک<sup>۱</sup>، مسعود دوستی<sup>۲</sup>، محمد باقر توکلی<sup>۳</sup><sup>۱</sup>دانشجوی دکتری برق الکترونیک، دانشگاه آزاد اسلامی واحد اراک<sup>۲</sup>دانشیار دانشکده مهندسی برق و کامپیوتر، دانشگاه آزاد اسلامی واحد علوم و تحقیقات، m\_dousti@srbiau.ac.ir<sup>۳</sup>استادیار دانشکده مهندسی، دانشگاه آزاد اسلامی واحد اراک

## چکیده

تقویت‌کننده توزیع‌شده شبه‌تفاضلی (PDDA) یک روش مناسب برای افزایش پهنای باند در یک تقویت‌کننده باندپهن می‌باشد. در این مقاله روش‌های افزایش بهره PDDA توسط روش‌های آبخاری و حصول تقویت‌کننده توزیع‌شده شبه‌تفاضلی آبخاری (CPDDA) در طرح‌های مختلف، با شرط توان و سطح تراشه ثابت، پیشنهاد شده که انتخاب طرح بهینه وابسته به پارامتر  $g_m R_o$  سلولهای بهره (PDA) است. جهت بررسی عملکردی و مقایسه طرح‌ها، مدارات پیشنهادی در تکنولوژی  $RF\_CMOS\_0.18\mu m$  طراحی و در نرم‌افزار کیدنس شبیه‌سازی شده است. نتایج شبیه‌سازی نشان می‌دهند که در این تکنولوژی، برای به دست آوردن پهنای باند 0-40GHz که نیاز به  $g_m$  های پایین ترانسستورهای سلول بهره PDA است، تقویت‌کننده با ساختار دو PDDA سه طبقه بهتر از ساختار سه PDDA دو طبقه عمل کرده و با آن می‌توان به بهره 10dB دست یافت. در این تقویت‌کننده پارامترهای  $S_{11}, S_{22}, S_{12}$  نیز به ترتیب -12, -10, -16 dB بوده و عدد نویز برابر 4.6dB و  $P_{1dB}$  برابر 3.5dBm می‌باشد. این تقویت‌کننده دارای توان مصرفی 230mW است و سطح تراشه  $0.63mm^2$  می‌باشد. مقایسه این تقویت‌کننده با کارهای انجام‌شده قبلی، گواه عملکرد و کارایی مطلوب این تقویت‌کننده در کاربردهای باندپهن می‌باشد.

## کلیدواژه

تقویت‌کننده باندپهن، تقویت‌کننده توزیع‌شده، تقویت‌کننده توزیع شده شبه‌تفاضلی آبخاری، پهنای باند، پارامترهای پراکنندگی.

## مقدمه

خط انتقال محدود می‌گردد. اگر بتوان بر مسأله محدودیت پهنای باند فائق آمد آن‌گاه با روش‌های افزایش بهره می‌توان GBW بالا به دست آورد [۴-۵].

قطعاً ساده‌ترین راه برای افزایش بهره یک تقویت‌کننده DA افزایش بهره در هر طبقه می‌باشد. برای این منظور اولین راه حل متصور، افزایش ترانسانسی  $g_m$  است [۶]. هرچند افزایش  $g_m$  خود وابسته به افزایش جریان نقطه کار و یا افزایش اندازه ترانزیستور است که هر دوی این عوامل باعث به وجود آمدن محدودیت‌های دیگری نظیر افزایش توان مصرفی مدار و افزایش خازن‌های پارازیتی ترانزیستور و در نتیجه کاهش پهنای باند مدار و در نتیجه عدم افزایش GBW خواهد شد. لذا این روش قدرت مانور زیادی نداشته و برای رسیدن به GBW بالا ابتدا

در تقویت‌کننده‌های مایکروویو و RF هرچند تکنولوژی ساخت ترانزیستورها مهمترین عامل بر بهره و پهنای باند است و حاصل ضرب بهره در پهنای باند (GBW) ثابت است اما شرایط فیزیکی محیطی ترانزیستورها (طراحی) بر بهره و پهنای باند عملی تقویت‌کننده‌ها تأثیرگذار و محدود کننده است [۱]. تقویت‌کننده با تطبیق جبران‌ساز، تقویت‌کننده فیدبک، تقویت‌کننده متوازن، از روش‌های طراحی تقویت‌کننده‌های باندپهن بوده اما عموماً نیازمندی GBW بالا را تأمین نکرده اما روش تقویت‌کننده توزیع‌شده (DA) که یکی از مهم‌ترین تقویت‌کننده‌های مایکروویو می‌باشد، مسأله GBW بالا را حل می‌کند [۲-۳]. در تئوری DAها، پهنای باند تقویت‌کننده توسط

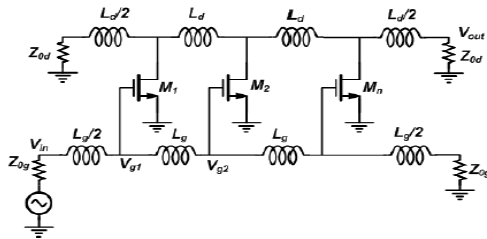
-۱ Pseudo Differential Distributed Amplifier

-۲ Cascaded Pseudo Differential Distributed Amplifier

-۳ Pseudo Differential Amplifier

$$\theta_d = A_d + j\phi_d \quad (2)$$

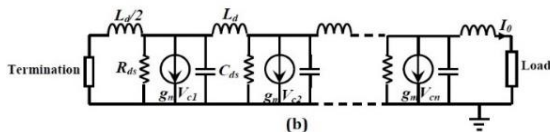
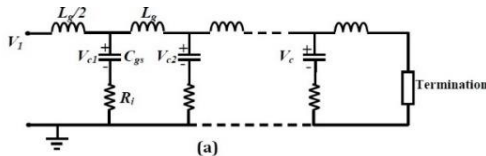
که در آن  $V_{ck}$  ولتاژ دو سر خازن  $C_{GS}$  از  $k$  امین ترانزیستور بوده،  $n$  تعداد ترانزیستورها و  $\theta_d$  ثابت انتشار خط درین است.



شکل ۱. تقویت کننده DA با خطوط مصنوعی

رابطه  $V_{ck}$  به عنوان ولتاژ گیت  $k$  امین ترانزیستور توسط رابطه زیر به دست می آید:

$$V_{ck} = \frac{V_i e^{-(2k-1)\theta_g/2 - j \tan^{-1}(\omega/\omega_g)}}{2 \left[ 1 + (\omega/\omega_g)^2 \right]^{1/2} \left[ 1 - (\omega/\omega_c)^2 \right]^{1/2}} \quad (3)$$



شکل ۲. مدار معادل یک DA، (a) خط گیت، (b) خط درین.

به منظور داشتن بهره ولتاژ مناسب و کارا، سرعت فاز هر دو خط انتقال گیت و درین باید با هم برابر باشد. از این رو رابطه جریان خروجی بر اساس رابطه زیر بیان می شود:

$$I_o = \frac{g_m V_i \sinh \left[ \frac{n}{2} (A_d - A_g) \right] e^{-n(A_d + A_g)/2 - jn\phi - j \tan^{-1}(\omega/\omega_g)}}{2 \left[ 1 + (\omega/\omega_g)^2 \right]^{1/2} \left[ 1 - (\omega/\omega_c)^2 \right] \sinh \left[ \frac{1}{2} (A_d - A_g) \right]} \quad (4)$$

بهره توان تقویت کننده از رابطه زیر به دست می آید:

$$G = \frac{g_m^2 R_{og} R_{od} \sinh^2 \left[ \frac{n}{2} (A_d - A_g) \right] e^{-n(A_d - A_g)}}{4 \left[ 1 + (\omega/\omega_g)^2 \right] \left[ 1 - (\omega/\omega_c)^2 \right] \sinh^2 \left[ \frac{1}{2} (A_d - A_g) \right]} \quad (5)$$

که در آن  $R_{od}$  و  $R_{og}$  به ترتیب مقاومت دیده شده از خطوط گیت و درین می باشند. بهره ولتاژ تقویت کننده مطابق رابطه زیر است:

$$A = \frac{g_m (R_{og} R_{od})^{1/2} \sinh \left[ \frac{n}{2} (A_d - A_g) \right] e^{-n(A_d - A_g)/2}}{2 \left[ 1 + (\omega/\omega_g)^2 \right]^{1/2} \left[ 1 - (\omega/\omega_c)^2 \right]^{1/2} \sinh \left[ \frac{1}{2} (A_d - A_g) \right]} \quad (6)$$

با فرض خطوط انتقال بی اتلاف و برابری سرعت فاز در خطوط

درین و گیت رابطه بهره به صورت زیر به دست می آید:

$$A = \frac{n \cdot g_m \cdot R_o}{2 \left[ 1 - (\omega/\omega_c)^2 \right]^{1/2}} \quad (7)$$

طراحی تقویت کننده با پهناهای باند بالا و سپس افزایش بهره از طریق چند طبقه کردن تقویت کننده ها مد نظر قرار می گیرد.

تقویت کننده های توزیع شده در ساختار سلول بهره خود می تواند از آرایش های مختلفی سود ببرند. یکی از سلول های بهره ای که می تواند در افزایش پهناهای باند کلی یک تقویت کننده توزیع شده مؤثر باشد، تقویت کننده تفاضلی می باشد [۷]. اما با توجه به داشتن دو ورودی و خروجی در تقویت کننده تفاضلی، جهت استفاده آن به عنوان سلول بهره تقویت کننده توزیع شده، نیاز به بالون می باشد که استفاده از بالون خود بر پهناهای باند تأثیرگذار بوده و باعث کاهش آن می شود [۸]. استفاده از ساختار شبه-تفاضلی به عنوان سلول بهره ضمن داشتن فواید یک تقویت کننده تفاضلی، نیاز به کارگیری بالون در ساختار تقویت کننده توزیع-شده را برطرف می سازد. لذا ساختار PDDA می تواند یک الگوی خوب برای یک تقویت کننده باندپهن باشد [۹]. همچنین می-دانیم که چند طبقه کردن تقویت کننده ها علاوه بر ملاحظات پایداری و تأثیرگذاری بر پهناهای باند (کاهش پهناهای باند) باعث توان مصرفی بالاتر، سطح تراشه بزرگ تر و در نتیجه هزینه بالاتر خواهد شد. همچنین نوع طراحی نیز می تواند بر GBW تأثیرگذار باشد.

در این مقاله هدف، بررسی روش های مختلف برای رسیدن به GBW بالا در تقویت کننده DA و مقایسه آنان با یکدیگر برای حصول بهترین طرح می باشد. برای انجام مقایسه درست، سعی شده است طرح ها دارای سطح تراشه و توان مصرفی یکسان باشند. برای این امر تعداد سلول های بهره و اندازه مجموعه سلف-ها، در طرح ها، یکسان در نظر گرفته شده اند.

برای سلول تقویت کننده، از تقویت کننده PDA استفاده شده و لذا تقویت کننده های مورد بررسی CPDDA و PDDA می باشند. از این رو ساختار این مقاله به شرح زیر است: ابتدا اصول و مبانی DAها بیان شده و سپس PDA، PDDA و طرح های مختلف مداری CPDDA، معرفی شده و تقویت کننده های مد نظر در تکنولوژی RF-CMOS- 0.18 $\mu$ m طراحی و شبیه سازی شده و در نهایت مقایسه و نتیجه گیری صورت می گیرد.

### تقویت کننده توزیع شده

شکل ۱ آرایش یک تقویت کننده DA با خطوط مصنوعی را که متداول ترین نوع آن است را نشان می دهد. در این تقویت کننده لازم است که خطوط ورودی و خروجی تقویت کننده به امپدانس تصویرشان ختم شوند.

برای ساده تر شدن تحلیل تقویت کننده، مدار معادل آن در خطوط درین و گیت مطابق شکل ۲ آمده است. جریان خروجی این تقویت کننده بر اساس رابطه زیر به دست می آید [۱۴-۱۰].

$$I_{out} = \frac{1}{2} g_m e^{-\frac{\theta_d}{2}} \sum_{k=1}^n V_{ck} e^{-(n-k)\theta_d} \quad (1)$$

## طرح آبخاری DA

یکی از روش‌های حصول به بهره بالا در تقویت‌کننده‌های DA استفاده از طبقات پشت سرهم DA، یعنی آبخاری کردن DA هاست [15-16]. جداسازی خوب بین ورودی و خروجی که باعث ایجاد پایداری و عدم وجود عوامل نوسانی در یک DA معمولی به همراه تطبیق امپدانس ورودی مناسب باعث می‌شود، مازول‌های بهره به راحتی پشت سرهم قرار گیرند. بهره ولتاژ چند تقویت‌کننده یکسان که به صورت آبخاری قرار گرفته باشند از رابطه ۹ داده می‌شود [17-18].

$$|A_v|_{\text{cascade}} = |A_{v1}|^m \quad (9)$$

برای یک تقویت‌کننده شامل  $M$  تقویت‌کننده آبخاری با تقویت‌کننده‌های توزیع شده شبه تفاضلی  $N$  طبقه، مطابق شکل ۵، بهره ولتاژ به صورت زیر خواهد شد [۱۱].

$$|A_{v(0)}|_{\text{cascade}} = \left(\frac{1}{2}Ng_mR_{od}\right)^M \quad (10)$$

در این جا برای این که مقایسه تقویت‌کننده‌ها در توان مصرفی و سطح تراشه ثابت صورت پذیرد، تعداد سلول‌های تقویت‌کننده ثابت در نظر گرفته شده و از شش سلول تقویت‌کننده PDA جهت طرح‌های DA استفاده شده است. همان‌طور که در شکل ۶ مشاهده می‌شود در طرح اول که طرح A نامیده شده سه تقویت‌کننده PDDA دو طبقه، به صورت آبخاری قرار گرفته است. در طرح بعدی که B نامیده شده است، دو تقویت‌کننده سه طبقه PDDA، به صورت آبخاری قرار گرفته‌اند که در شکل ۷ آمده است. و بالاخره همان‌طور که در شکل ۸ نشان داده شده است، در طرح سوم که C نامیده شده است، خود PDDAها با هم آبخاری نشده‌اند اما روش آبخاری در سلول‌های بهره PDA صورت گرفته است که در این حالت توان مصرفی ثابت مانده اما سطح تراشه به دلیل تعداد کمتر سلف‌ها، کمی کوچک‌تر از دو طرح قبلی می‌شود.

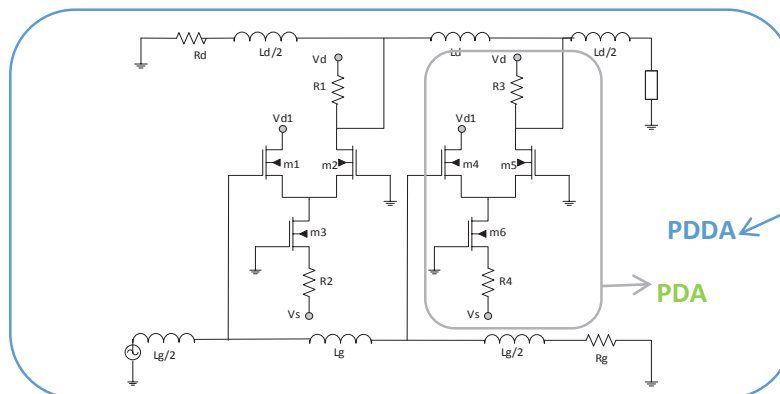
که اگر در فرکانس‌های دور از فرکانس قطع یعنی  $\omega \ll \omega_c$  قرار داشته باشیم رابطه بهره به صورت زیر خلاصه می‌شود:

$$A = \frac{1}{2}n.g_m.R_o \quad (8)$$

## طراحی مدار

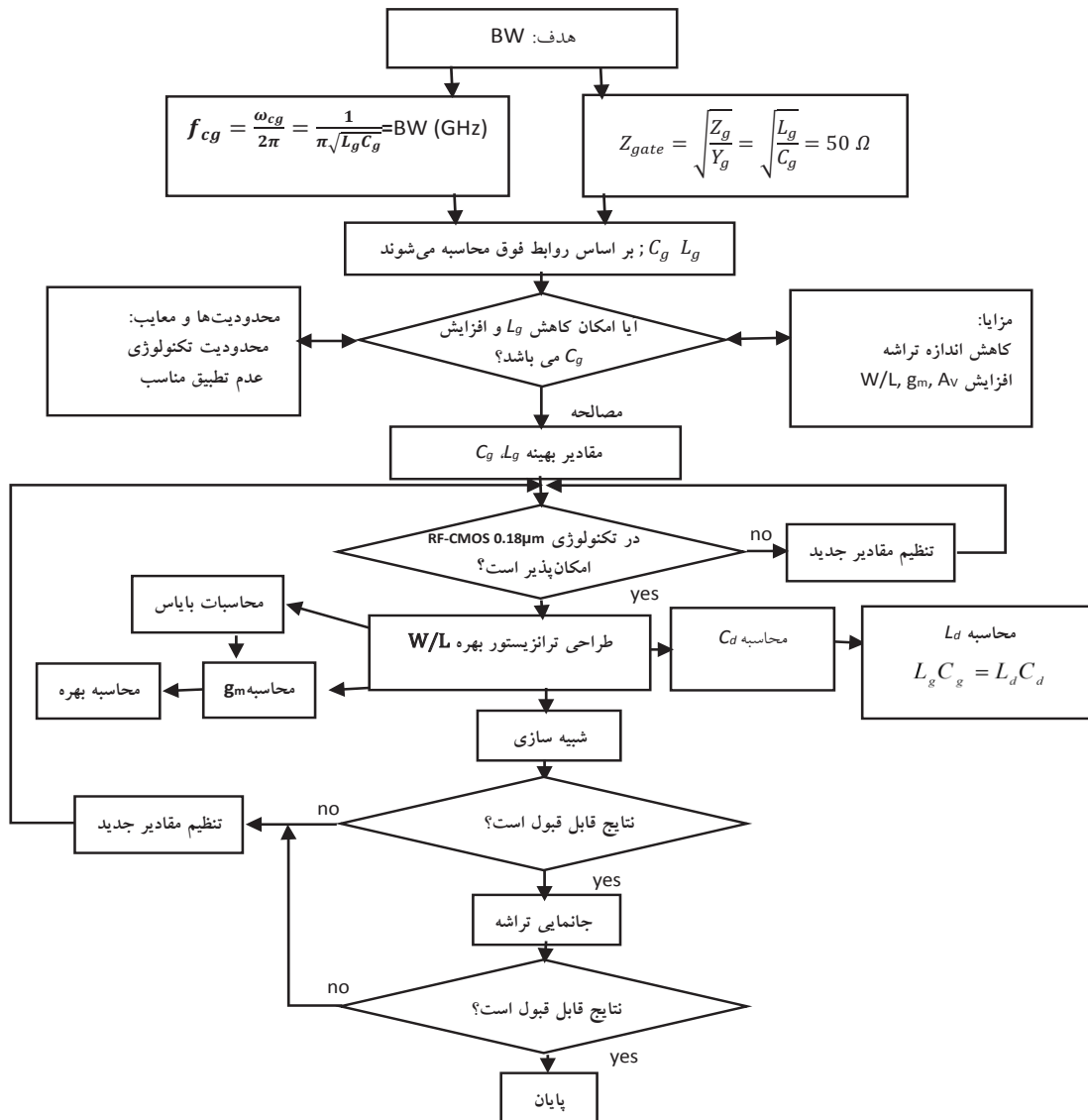
## طرح PDA و PDDA

یکی از روش‌های رسیدن به پهنای باند بالا در تقویت‌کننده‌ها، استفاده از طبقه کاسکود است که در اکثر طرح‌ها به عنوان بخشی از مدار جهت بهبود عملکرد به کار گرفته می‌شود. اما در این جا استفاده از تقویت‌کننده شبه تفاضلی به عنوان سلول بهره در تقویت‌کننده‌های توزیع شده پیشنهاد شده است، زیرا این طرح، عملکرد بهره در پهنای باند را می‌تواند بالاتر برده و علاوه بر آن دارای مزایای دیگری همچون عدم نیاز به بالون در تقویت‌کننده DA، تقویت از DC، پایداری مناسب، نویز کم، عدم نیاز به خازن بایاس و کوپلاژ و تطبیق پذیری مناسب می‌باشد. شکل ۳ طرح پایه تقویت‌کننده PDA را جهت قرارگیری در ساختار تقویت‌کننده DA و تشکیل یک PDDA دو طبقه نشان داده شده است. در طراحی PDA، ترانزیستور  $m3$  به عنوان منبع جریان، وظیفه بایاس کردن ترانزیستورهای  $m1$  و  $m2$  را دارد. سیگنال ورودی به گیت  $m1$  اعمال و خروجی از درین ترانزیستور  $m2$  گرفته شده است. این تقویت‌کننده در تکنولوژی CMOS- 0.18um برای قرارگیری در یک تقویت‌کننده DA طراحی و شبیه‌سازی شده است. اندازه ترانزیستورهای  $m1, m2$  با ملاحظه فرکانس قطع ناشی از خط انتقال گیت و خط انتقال درین و نیز ترانسسانیی طبقه گیت تقویت‌کننده (مطابق فلوجارت آمده در شکل ۴)،  $62 \times 2.8 / 0.18$  و برای ترانزیستور  $m3$ ، مقدار  $22 \times 15 / 0.18$  انتخاب شده است. هرچند که در برخی طرح‌ها برای به دست آمدن پاسخ‌های صاف بهره، مقادیر برخی از آن‌ها کمی تغییر یافته است.

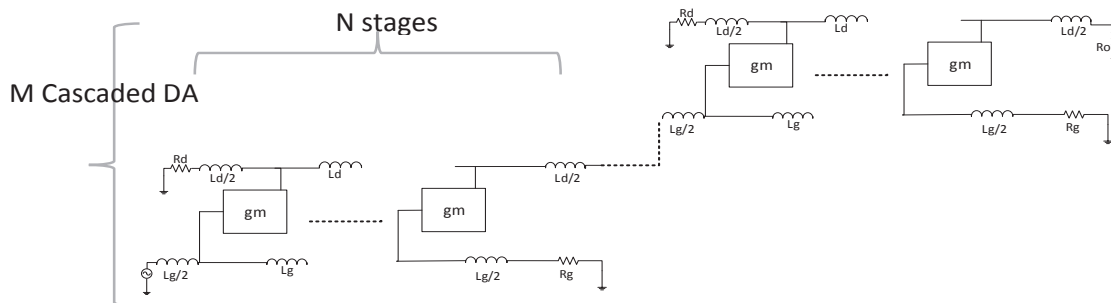


Cascaded Multi Stage DA - 4

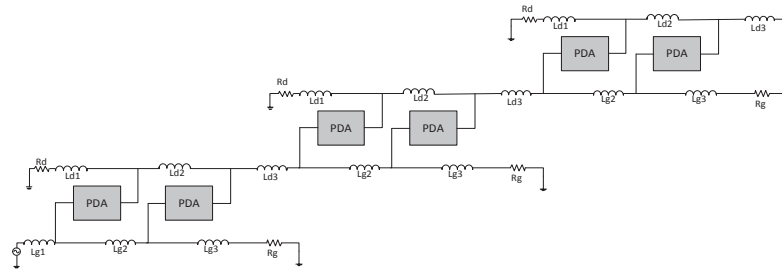
شکل ۳. طرح استفاده از تقویت کننده PDA در یک تقویت کننده توزیع شده و حصول یک PDDA



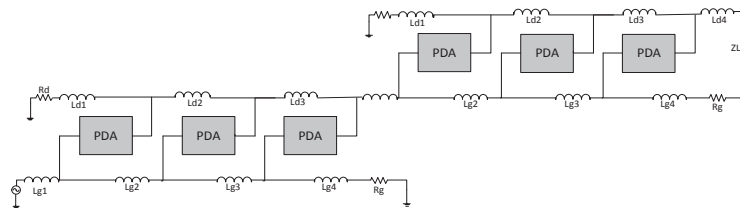
شکل ۴. طرح استفاده از تقویت کننده PDA در یک تقویت کننده توزیع شده و حصول یک PDDA



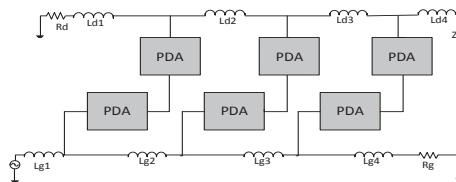
شکل ۵. تقویت کننده توزیع شده N طبقه با M طبقه آبشاری



شکل ۶ طرح تقویت کننده آبخاری سه PDDA دو طبقه (A)



شکل ۷ طرح تقویت کننده آبخاری دو PDDA سه طبقه (B)



شکل ۸ طرح تقویت کننده PDDA سه طبقه با سلول های بهره آبخاری شده (C)

بر اساس رابطه ۱۰ بهره ولتاژ برای هر یک از این سه طرح به صورت زیر می باشد:

$$|A_{V(0)}| = (g_m R_0)^3 \quad (\text{Plan A}) \quad (11)$$

$$|A_{V(0)}| = \left(\frac{3}{2} g_m R_0\right)^2 \quad (\text{Plan B}) \quad (12)$$

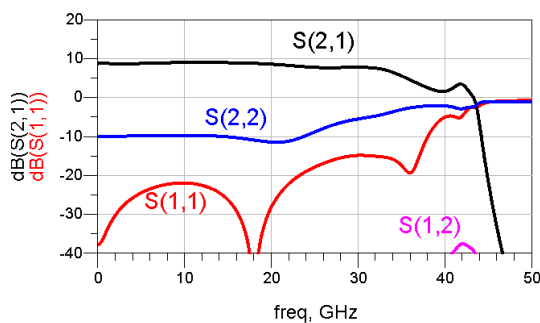
$$|A_{V(0)}| = \frac{3}{2} (g_m R_0)^2 \quad (\text{Plan C}) \quad (13)$$

مقایسه روابط (۱۲) و (۱۳) نشان می دهد که بهره ولتاژ وسط باند مدار طرح B بهتر از طرح C می باشد.

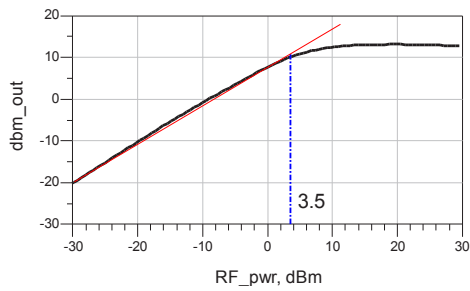
همچنین مقایسه روابط (۱۱) و (۱۲) نشان می دهند در صورتی که شرط  $g_m R_0 < \frac{9}{4}$  برقرار باشد، بهره ولتاژ وسط باند طرح B از طرح A بیش تر خواهد بود.

### شبیه سازی

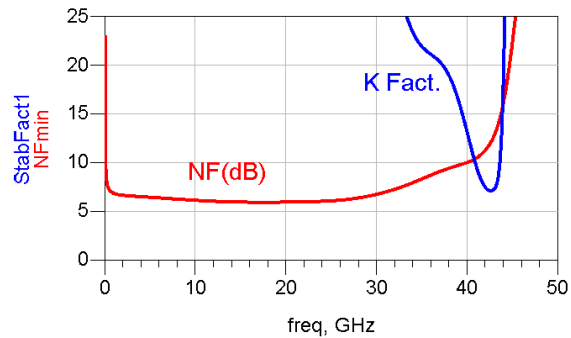
برای نشان دادن کارایی روش آبخاری کردن و انتخاب بهینه، تقویت کننده های پیشنهادی در تکنولوژی RF\_CMOS 0.18μm طراحی و در نرم افزار کیدنس شبیه سازی و جانمایی شده اند. بر این اساس، پارامترهای اصلی تقویت کننده طرح A در شکل های ۹ تا ۱۱ نشان داده شده است که بر اساس آنان تقویت کننده طرح A دارای بهره ولتاژ 10dB (غیر یکنواخت) در پهنای باند



شکل ۹. پارامترهای پراکندگی CPDDA - طرح A

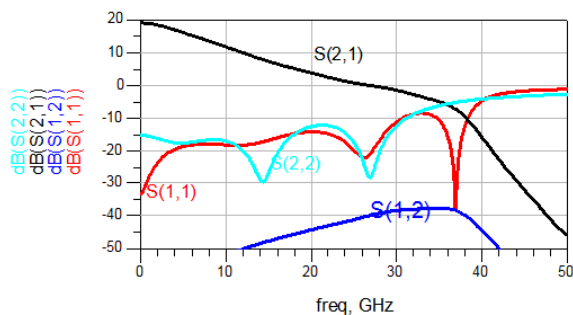


شکل ۱۴. پارامتر  $P_{1dB}$  در CPDDA- طرح B



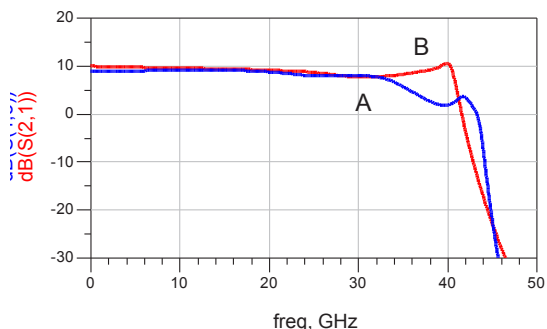
شکل ۱۰. پارامتر عددنویز و پارامتر K در CPDDA- طرح A

پارامترهای پراکندگی طرح C در شکل ۱۵ نشان داده شده است، چنانچه مشاهده می شود در این طرح پاسخ  $S_{21}$  مناسب نبوده و دارای پاسخ صاف نمی باشد. لذا این طرح جهت مدارات با پهنای باند وسیع کاربردی نیست.

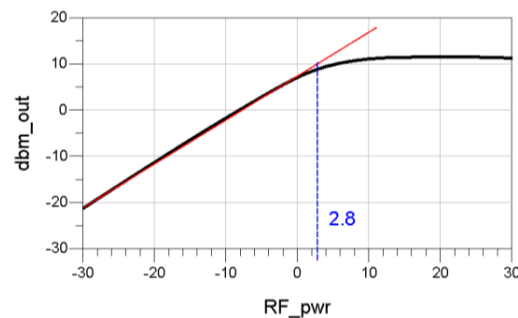
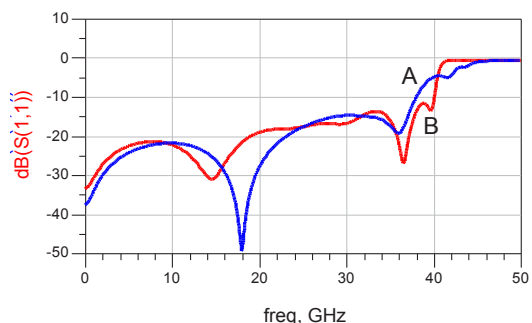


شکل ۱۵. پارامترهای پراکندگی تقویت کننده توزیع شده طرح C

جهت مقایسه بهتر، پارامترهای پراکندگی دو تقویت کننده معرفی شده در طرح های A و B در شکل های ۱۶ تا ۱۸ با هم مقایسه شده اند.

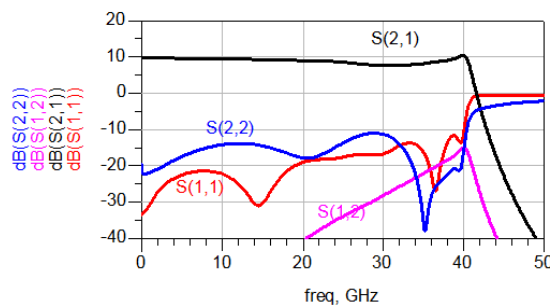


شکل ۱۶. مقایسه پارامتر  $S_{21}$  دو تقویت کننده CPDDA طرح های A, B

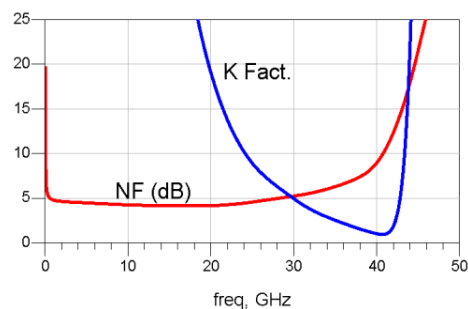


شکل ۱۱. پارامتر  $P_{1dB}$  در CPDDA- طرح A

پارامترهای تقویت کننده طرح B نیز در شکل های ۱۲ تا ۱۴ نشان داده شده اند. مطابق این نتایج، تقویت کننده طرح B دارای بهره ولتاژ 10dB در پهنای باند 0-40GHz است و پارامترهای  $S_{11}$ ,  $S_{22}$  نیز به ترتیب -12, -10, -16 dB می باشند. عدد نویز برابر 4.6dB و  $P_{1dB}$  این تقویت کننده 3.5dBm است. همچنین مطابق ضریب پایداری K، تقویت کننده پایدار است.



شکل ۱۲. پارامترهای پراکندگی CPDDA- طرح B



شکل ۱۳. پارامتر عددنویز و پارامتر K در CPDDA- طرح B

(مقایسه شکل‌های ۱۱ و ۱۴) بهتر از طرح A می‌باشد. فقط پارامترهای  $S_{12}$  و پایداری طرح A، بهتر از طرح B بوده و از آنجا که خود طرح B نیز این دو پارامتر را در حد خوب دارا می‌باشد، لذا در حالت کلی، جهت حصول بهره ولتاژ بالا در بیشترین پهنای باند ممکن در تکنولوژی RF\_CMOS\_0.18 $\mu$ m، طرح B نسبت به طرح A، برتری دارد.

تحلیل گوشه تقویت‌کننده طرح B در حالت‌های Fast/Fast, Slow/Slow, Fast/Slow در مقایسه با حالت نرمال توسط بسته نرم‌افزاری TSMC RF\_COMS\_0.18 $\mu$ m در شکل ۱۹ نشان داده شده است.

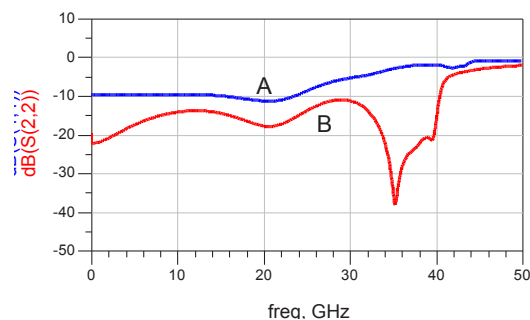
تحلیل دمایی تقویت‌کننده طرح B نیز از (-40°C - 125°C) انجام شد. شکل ۲۰ نمودار تحلیل حرارتی پارامترهای پراکندگی تقویت‌کننده را در سه دمای -40°C، دمای اتاق و 125°C نشان می‌دهد که بر اساس آن، تغییرات اندکی در پاسخ پارامترهای پراکندگی به وجود آمده است.

تقویت‌کننده طرح B همچنین دارای توان مصرفی 230mW بوده و مطابق شکل ۲۱، سطح اشغالی تراشه 0.63mm<sup>2</sup> می‌باشد.

مدار تقویت‌کننده پس از جانمایی، توسط شبیه‌ساز EM، جهت بررسی تداخل الکترومغناطیسی شبیه‌سازی شد که نتایج آن در شکل ۲۲ نشان داده شده است که طبق آن اندکی انحراف بین پاسخ مدار شماتیک با شبیه‌ساز EM در فرکانس‌های بالا وجود دارد.

نتایج مقایسه طرح B، با سایر طرح‌های ارائه شده در مقالات دیگر در جدول ۱ خلاصه شده است. با استفاده از نمودارها و نتایج حاصله از جدول ۱ می‌توان دریافت که طرح آرایش آبخاری دو PDDA سه طبقه پیشنهادی دارای عملکرد مناسبی بوده و به‌خصوص دارای پهنای باند بزرگ با بهره ولتاژ قابل قبول و در نتیجه دارای GBW بالایی می‌باشد.

شکل ۱۷. مقایسه پارامتر  $S_{11}$  دو تقویت‌کننده CPDDA طرح‌های A, B

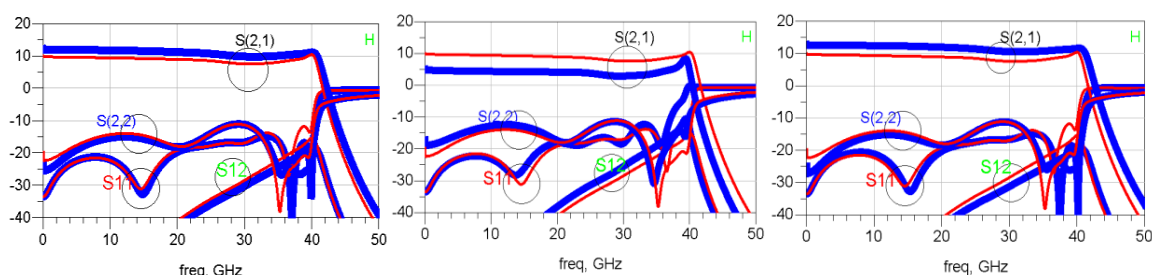


شکل ۱۸. مقایسه پارامتر  $S_{22}$  دو تقویت‌کننده CPDDA طرح‌های A, B

نمودارهای فوق نشان می‌دهند که طرح آبخاری دو PDDA سه طبقه (طرح B)، کارایی بیشتری نسبت به طرح آبخاری سه PDDA دو طبقه (طرح A)، دارد.

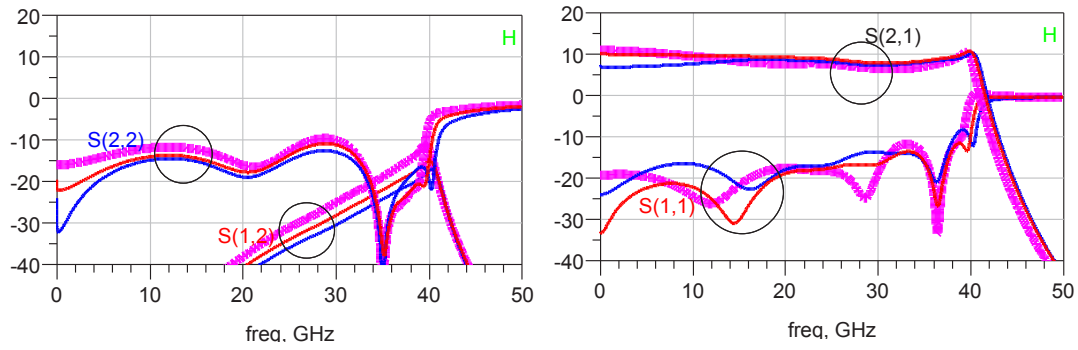
حصول این نتایج به این سبب است که اگر هدایت انتقالی ترانزیستورها از حدود ۴۵ میلی‌زیمنس کمتر باشد، در حالت تطبیق کامل شرط  $g_m R_0 < \frac{9}{4}$  محقق شده و بهره وسط باند طرح B بهتر از طرح A می‌شود. در طراحی‌های انجام شده در این مقاله از آنجا که پهنای باند وسیع 0-40GHz در تکنولوژی RF\_CMOS\_0.18 $\mu$ m، مدنظر قرار گرفته است، مطابق الگوریتم شکل ۴، هدایت انتقالی ترانزیستورها به‌طور اجباری کمتر از ۴۵ میلی‌زیمنس می‌گردد. زیرا در این تکنولوژی در  $g_m$  های بالا، ظرفیت خازنی، عملکرد ترانزیستور را از نظر پهنای باند تحت تاثیر منفی قرار داده و حصول پهنای باند وسیع تا 40GHz را ناممکن می‌سازد.

در یک مقایسه اجمالی، طرح B، علاوه بر پهنای باند و بهره (مطابق شکل ۱۶)، در پارامترهای  $S_{11}$ ,  $S_{22}$  (مطابق شکل‌های ۱۷ و ۱۸)، عدد نویز (مقایسه شکل‌های ۱۰ و ۱۳) و نیز  $P_{1dB}$

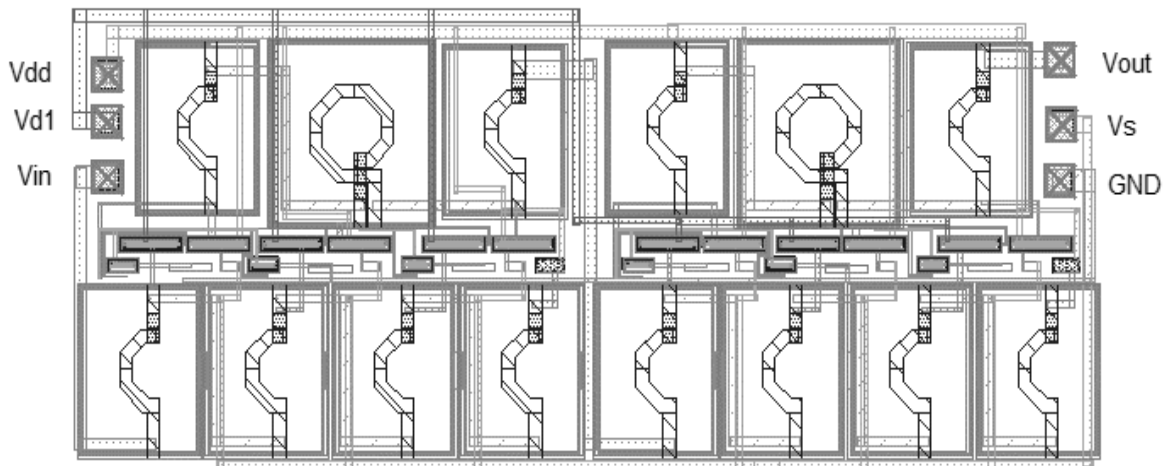


شکل ۱۹. نمودار تحلیل گوشه به ترتیب از راست به چپ حالت‌های Fast/Slow, Slow/Slow, Fast/Fast در CPDDA - طرح B (منحنی قرمز حالت نرمال است).

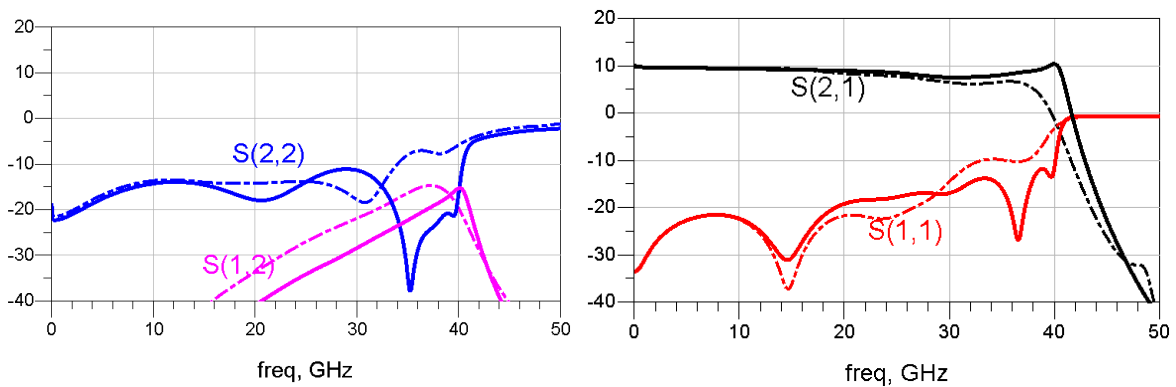




شکل ۲۰. نمودار تحلیل حرارتی پارامترهای  $S_{21}, S_{11}$  (سمت راست) و  $S_{22}, S_{12}$  (سمت چپ) در سه دمای  $-40^{\circ}\text{C}$ ، دمای اتاق و  $125^{\circ}\text{C}$  در CPDDA- طرح B



شکل ۲۱. جانمایی تقویت کننده توزیع شده با آرایش آبخاری دو PDPA سه طبقه در شبیه ساز کیدنس



شکل ۲۲. مقایسه پاسخ تحلیل EM پارامترهای پراکندگی (خط چین) با شماتیک (خط پر) در CPDDA- طرح B

جدول ۱. مقایسه پارامترهای تقویت کننده با آرایش آبخاری دو PDPA سه طبقه انجام شده در این مقاله با کارهای قبلی

Ref.	Gain (dB)	BW (GHz)	$S_{11}$ (dB)	$S_{22}$ (dB)	NF (dB)	$P_{dc}$ (mW)	$P_{1dB}$ (dBm)	Area (mm <sup>2</sup> )	CMOS Tech.
[6]	14	3-10	< -18	< -18	1.95	26	-	-	0.13 $\mu\text{m}$
[9]	6.4	0-40	< -16	< -12	4.27	115	3.5	0.27	0.18 $\mu\text{m}$
[12]	29.4	7.5	< -8	< -10	2.93	61	-	-	0.13 $\mu\text{m}$
[15]	24	33	< -10	< -10	6.5-7.5	238	7.5	0.83	0.18 $\mu\text{m}$
[18]	25	1.5-35	< -10	< -10	6.5-8	176	-	0.86	0.18 $\mu\text{m}$
[19]	10.5	0-10.5	-	-	3.2	29	-	-	0.18 $\mu\text{m}$
[20]	17.1	1.5-8.2	< -11	< -10	3.52	46.85	-	-	0.18 $\mu\text{m}$



[21]	10	16	< -16	< -18	3.6-4.9	21	-	1.19	0.18 $\mu\text{m}$
[22]	12	3.4- 11	< -9.2	< -9.5	-	38	-	0.3	0.18 $\mu\text{m}$
[23]	6.4	22-31	< -8	< -8	6.5- 9.1	47	6.5	0.17	0.18 $\mu\text{m}$
[24]	12	0 - 12	< -12	< -12	2.8- 0.5	38.2	-	-	0.18 $\mu\text{m}$
<b>This work</b>	10	0-40	< -12	< -10	4.6	230	3.5	0.63	0.18 $\mu\text{m}$

IEEE Transactions on Components, Packaging and Manufacturing Technology, vol. 4, pp. 1808 -1814, 2014.

- [4] A. H. Mogheysy, H. MiarNaimi, "Two-dimensional distributed amplifier by 2D-LC lattice," IET Microwaves, Antennas & Propagation, vol. 10, pp. 1581-1590, 2016.
- [5] J. Hoffman, P. Chevalier, P. Schvan, "55-nm SiGe BiCMOS distributed amplifier topologies for time-interleaved 120-Gb/s fiber-optic receivers and transmitters," IEEE Journal of Solid-State Circuits, vol. 51, pp. 2040-2053, 2016.
- [6] G. Piccinni, G. Avitabile, G. Coviello, C. Talarico, "Gm over ID design for UWB distributed amplifier," 2016 IEEE 59th International Midwest Symposium on Circuits and Systems (MWSCAS), Abu Dhabi, 2016.
- [7] H. Ahn, DJ. Allstot, "A 0.5-8.5 GHz fully differential CMOS distributed amplifier," IEEE Journal of Solid-State Circuits, vol. 37, pp. 985-993, 2002.
- [8] A. Jahanian, P. Heydari, "A CMOS distributed amplifier with distributed active input balun using GBW and linearity enhancing techniques," IEEE Transactions Microwave Theory and Techniques, vol. 60, pp. 1331-1341, 2012.
- [9] M. Babaeinik, M. Dousti, M.B. Tavakoli, "A high bandwidth (DC-40 GHz) pseudo differential distributed amplifier in 0.18- $\mu\text{m}$  RF CMOS," Journal of Circuits, Systems, and Computers, vol. 26, pp. 1750191, 2017.
- [10] B. Ballweber, R. Gupta, D. J. Allstot, "A fully integrated 0.5-5.5GHz CMOS distributed amplifier," IEEE Journal of Solid-State Circuits, vol. 35, pp. 231-239, 2000.
- [11] L. Sanghyo, "A novel CPW balanced distributed amplifier using broadband impedance-transforming MEMS baluns," Journal of Electrical Engineering Technology (JEET), vol. 8, no. 3, pp. 610-612, 2013.
- [12] G. Nikandish, A. Medi, "Unilateralization of MMIC distributed amplifiers," IEEE Transactions Microwave Theory and Techniques, vol. 62, pp. 3041-3052, 2014.
- [13] M. Zakerhaghighi, A. Hakimi, "A Novel topology of variable gain distributed amplifier in 0.13 $\mu\text{m}$  CMOS Technology for UWB Applications," Journal of Microelectronics, Electronic Components and Materials, vol. 44, pp. 75-83, 2014.

## نتیجه گیری

در این مقاله ضمن معرفی تقویت کننده توزیع شده شبه تفاضلی PDPA، طرح های مختلفی جهت حصول پهنای باند و بهره بالا و از آنجا GBW بالا ارائه شد. طرح های پیشنهادی CPDDA در تکنولوژی 0.18 $\mu\text{m}$  RF\_CMOS پیاده سازی و توسط نرم افزار کیدنس شبیه سازی و نتایج بررسی و مقایسه شدند. طراحی ها با شرط توان مصرفی و سطح تراشه ثابت انجام شده اند تا مقایسه آنان در سایر پارامترها خصوصاً پهنای باند و بهره، قابل بررسی باشد. لذا طرح ها دارای شش سلول تقویت کننده PDA در تقویت کننده های پیشنهادی می باشند. نتایج نشان می دهند که در تکنولوژی RF\_CMOS 0.18 $\mu\text{m}$  جهت حصول بهره بالا در پهنای باند 0-40GHz، آشناری کردن دو PDPA سه طبقه نتایج بهتری نسبت به آشناری کردن سه PDPA دو طبقه دارد. همچنین هر دوی این طرح ها بهتر از آشناری کردن PDPAها در درون یک PDPA خواهد بود. با آشناری کردن دو PDPA سه طبقه در تکنولوژی RFCMOS 0.18 $\mu\text{m}$  می توان به یک تقویت کننده با بهره 10dB در پهنای باند 0-40GHz دست یافت. در این تقویت کننده پارامترهای  $S_{11}$ ,  $S_{22}$ ,  $S_{12}$  به ترتیب -12, -10, -16 dB هستند و ضریب پایداری K همواره در پهنای باند بزرگتر از یک می باشد که اطمینان می دهد که تقویت کننده پایدار است. همچنین عدد نویز برابر 4.6dB و  $P_{1dB}$  این تقویت کننده 3.5dBm می باشد. این تقویت کننده دارای توان مصرفی 230mW بوده و سطح تراشه  $0.63\text{mm}^2$  است، که با توجه به تقویت کننده های مشابه و کارهای قبلی انجام شده دارای عملکرد مناسبی می باشد.

## مراجع

- [1] M. Drakaki, S. Siskos, A. Hatzopoulos, "A 0.5-20 GHz bandwidth enhanced distributed amplifier," Microelectronic Engineering, vol. 90, no. 26, pp. 26-28, 2012.
- [2] A. Pasca, M. Ciugudean, "Highly efficient, zero-Skew, integrated clock distribution networks using Salphasic principles," Advances in Electrical and Computer Engineering, vol. 16, pp. 69 - 78, 2016.
- [3] A. Ghadiri, K. Moez, "Wideband active inductor and negative capacitance for broadband RF and microwave applications,"

- [20] J.F. Chang, Y.S. Lin, "A high-performance distributed amplifier using multiple noise suppression techniques," *IEEE Microwave and Wireless Components Letters*, vol. 21, pp. 495-497, 2011.
- [21] K. Entesari, A.R. Tavakoli, A. Helmy, "CMOS distributed amplifiers with extended flat bandwidth and improved input matching using gate line with coupled inductors," *IEEE Transactions Microwave Theory and Techniques*, vol. 57, pp. 2862, 2009.
- [22] A. Ghadiri, K. Moez, "Compact transformer-based distributed amplifier for UWB systems," *IEEE Transactions Circuits and Systems II: Express Briefs*, vol. 58, pp. 259-263, 2011.
- [23] P. Chen, P.C. Huang, J. J. Kuo, H. Wang, "A 22-31 GHz distributed amplifier based on high-pass transmission lines using 0.18  $\mu\text{m}$  CMOS technology," *IEEE Microwave and Wireless Components Letters*, vol. 21, pp. 160-162, 2011.
- [24] A. Slimane, M. Trabelsi, M.S. Moussa, "Bandwidth improvement technique of distributed amplifiers using combined filtering structures," *International Journal of Electronics and Communications (AEU)*, vol. 65, pp. 777-782, 2011.
- [14] Y. Li, G.W. Ling, Y.Z. Xiong, "A cascaded distributed amplifier operating up to 110 GHz Using SiGe HBTs," *IEEE Microwave and Wireless Components Letters*, vol. 24, pp. 713-715, 2014.
- [15] J. C. Kao, P. Chen, P.C. Huang, H. Wang, "A novel distributed amplifier with high gain, low noise, and high output power in 0.18- $\mu\text{m}$  CMOS technology," *IEEE Transactions Microwave Theory and Techniques*, vol. 61, pp. 1533-1524, 2013.
- [16] M. Umair, I. Nawaz, M. Kashif, "A comparative analysis of basic, cascoded and cascaded distributed amplifiers," *Applied Sciences and Technology (IBCAST)*, 14th International Bhurban Conference, Pakistan, 2017.
- [17] P. Sinsoontornpong, I. Roopkom, A. Worapishet, "Cascaded high-gain distributed amplifier configuration for enhanced gain-bandwidth product," 2013 10th International Conference on Electrical Engineering/ Electronics, Computer, Telecommunications and Information Technology, Thailand, 2013.
- [18] T.Y. Huang, Y.H. Lin, J.H. Cheng, J. C. Kao, T.W. Huang, H. Wang, "A high-gain low-noise distributed amplifier with low DC power in 0.18- $\mu\text{m}$  CMOS for vital sign detection radar," 2015 IEEE MTT-S International Microwave Symposium, USA, 2015.
- [19] J.F. Chang, Y.S. Lin, "DC  $\sim$  10.5 GHz complementary metal oxide semiconductor distributed amplifier with RC gate terminal network for ultra-wideband pulse radio systems," *Microwaves, Antennas & Propagation, IET*, vol. 6, pp. 127-134, 2012.