

تقویت کننده کم نویز فرا پهن باند ۳/۱-۱۰/۶ GHz با شبکه تطبیق ورودی

جدید

ابوالفضل بیجاری^۱، استادیار؛ مهدی شیخی^۲، کارشناس ارشد

۱- گروه الکترونیک - دانشکده مهندسی برق و کامپیوتر - دانشگاه بیرجند - بیرجند - ایران - a.bijari@birjand.ac.ir

۲- گروه الکترونیک - دانشکده مهندسی برق و کامپیوتر - دانشگاه بیرجند - بیرجند - ایران - mahdi.sheikhi@birjand.ac.ir

چکیده: در این مقاله، یک تقویت کننده کم نویز (LNA) دوطبقه سورس مشترک با شبکه تطبیق ورودی جدید برای کاربردهای فرا پهن باند (UWB) ارائه شده است. شبکه تطبیق پیشنهاد شده با استفاده از فیدبک منفی فعال و یک شبکه سلفی، دستیابی همزمان به تطبیق امپدانس ورودی پهن باند، عدد نویز پایین و بهره یکنواخت بالا را فراهم کرده است. تقویت کننده کم نویز پیشنهاد شده بر پایه فناوری RF-TSMC CMOS $0.18 \mu\text{m}$ طراحی و با استفاده از نرم افزار ADS شبیه سازی شده است. این تقویت کننده در پهنای باند ۳/۱-۱۰/۶ GHz، دارای بهره توان مستقیم (S_{21}) 15 ± 1 dB، عدد نویز (NF) کمتر از ۳/۵ dB و تلفات بازگشتی ورودی (S_{11}) کمتر از -۱۰ dB است. توان مصرفی آن نیز ۱۰ mW از منبع تغذیه ۱ V بوده و مساحت مصرفی تراشه در حدود 0.85 mm^2 است.

واژه های کلیدی: تقویت کننده کم نویز، تطبیق ورودی، آرایش سورس مشترک، فیدبک فعال.

A 3.1-10.6 GHz Ultra-Wideband Low Noise Amplifier with Novel Input Matching Network

A. Bijari¹, Assistant Professor; M. Sheikhi², MSc

1- Faculty of Electrical and Computer Engineering, University of Birjand, Birjand, Iran, Email: a.bijari@birjand.ac.ir

2- Faculty of Electrical and Computer Engineering, University of Birjand, Birjand, Iran, Email: mahdi.sheikhi@birjand.ac.ir

Abstract: In this paper, a two-stage common source low noise amplifier (LNA) with novel input matching network is presented for ultra-wideband (UWB) applications. The proposed input matching network employing the active feedback and an inductive network is proposed to achieve the wideband matching, low noise figure and high flatness gain simultaneously. The proposed LNA has been designed and simulated in the RF-TSMC CMOS $0.18 \mu\text{m}$ technology by Advanced Design System (ADS). The simulation results exhibit a flat power gain (S_{21}) of 15 ± 1 dB with a noise figure (NF) lower than 3.5 dB and an input impedance matching less than -10 dB over 3.1 to 10.6 GHz bandwidth. It consumes 10 mW from 1 V supply voltage and occupies 0.85 mm^2 .

Keywords: Low noise amplifier, Input matching, Common source configuration, Active feedback.

تاریخ ارسال مقاله: ۱۳۹۶/۰۴/۲۷

تاریخ اصلاح مقاله: ۱۳۹۶/۰۸/۲۱

تاریخ پذیرش مقاله: ۱۳۹۶/۱۰/۲۳

نام نویسنده مسئول: ابوالفضل بیجاری

نشانی نویسنده مسئول: ایران - بیرجند - بلوار شهید آوینی - دانشگاه بیرجند - دانشکده مهندسی برق و کامپیوتر - گروه الکترونیک.

۱- مقدمه

امپدانس ورودی استفاده شده است. اما اضافه کردن فیلتر در ورودی، نیازمند استفاده از تعداد زیادی المان‌های سلفی و خازنی است که باعث افزایش عدد نویز و سطح مصرفی تراشه می‌شود. عسگران و همکاران [۶]، از تبه‌شدگی سلفی برای ایجاد تطبیق در ورودی LNA استفاده کرده‌اند. اما این طراحی، پهنای باند تقویت کننده را محدود کرده و برای عملکرد باند باریک مناسب است. همچنین وجود سلف در سورس ترانزیستور ورودی، بهره تقویت کننده را کاهش داده و در صورت جبران بهره، مصرف توان قابل ملاحظه‌ای را ایجاد خواهد کرد.

چن^۷ و همکاران [۱۶]، از فیدبک مقاومتی منفی برای طراحی CS-LNA پهن باند استفاده کرده‌اند اما استفاده از فیدبک مقاومتی سبب کاهش بهره و افزایش عدد نویز می‌گردد. روش دیگر برای ایجاد تطبیق ورودی، استفاده از فیدبک ترانسفورمری از طریق ایجاد کوپلاژ میان دو سلف است. چانگ^۸ و همکاران [۱۷] با ایجاد کوپلاژ میان دو سلف قرار گرفته در گیت و سورس ترانزیستور ورودی، از تطبیق ترانسفورمری در تقویت کننده کم نویز استفاده کرده‌اند. اما تقویت کننده کم نویز ارائه شده دارای عدد نویز بالا و بهره پایینی است. همچنین ایجاد کوپلاژ سلفی در گستره وسیعی از پهنای باند LNA، بسیار مشکل و از طرف دیگر پیاده‌سازی آن فضای زیادی را بر روی تراشه اشغال می‌کند. یکی از روش‌های امیدوارکننده برای افزایش بهره و تطبیق ورودی در پهنای باند وسیع و نیز کاهش سطح مصرفی تراشه، استفاده از فیدبک فعال است. لی^۹ و همکاران [۱۸] از روش فیدبک فعال برای ایجاد تطبیق ورودی در CS-LNA استفاده کرده‌اند. در روش آنها فیدبک فعال با آرایش درین مشترک پیاده‌سازی شده و از مقاومت در سورس برای ایجاد مسیر جریان بایاس استفاده شده است. اما LNA گزارش شده دارای بهره و مجزاسازی پایینی بوده و از عدد نویز بالایی برخوردار است. ما^{۱۰} و همکاران [۱۹] نیز از آرایش درین مشترک متوالی شده با یک مقاومت، برای ایجاد تطبیق ورودی استفاده کرده‌اند. در طرح آنها، از منبع جریان ثابت برای بایاس مدار فیدبک فعال استفاده شده و سیگنال خروجی از طریق مدار بافر و مقاومت، به گیت ترانزیستور ورودی برگرداننده شده است. اما این طرح در فرکانس‌های بالا از مجزاسازی پایینی برخوردار بوده و LNA دارای پهنای باند پایینی و عدد نویز بالایی است.

در این مقاله یک تقویت کننده کم نویز دوطبقه با شبکه تطبیق ورودی جدید ارائه شده است. در طبقه اول، شبکه فیدبک ترانزیستوری به همراه دو سلف در ورودی، تطبیق امپدانس مناسب را در پهنای باند وسیع فراهم می‌کند. همچنین، قسمتی از شبکه فیدبک به طبقه دوم متصل شده و با ایجاد یک شبکه فیدبک منفی دیگر، باعث بهبود

از سال ۲۰۰۲ و با تخصیص باند فرکانسی GHz ۱۰/۶-۳/۱ برای استاندارد IEEE802.15.3a توسط کمیته ارتباطات فدرال (FCC) در کاربردهای آزاد، ارتباطات رادیویی فرا پهن باند^۱ (UWB) توسعه و محبوبیت فراوانی یافته‌اند. زیرا استانداردهای موجود در فرا پهن باند، پیچیدگی کم، مصرف توان پایین، امنیت بالا و توانایی ارتباطات بی سیم با نرخ داده بالا تا ۱ Gbps را فراهم کرده‌اند. بنابراین، این سیستم‌ها می‌توانند در شبکه‌های منطقه شخصی بی سیم^۲ (WPANs)، سیستم‌های تصویربرداری پزشکی و ارتباطات فضایی استفاده شوند. کاربردهای فرا پهن باند در باندهای فرکانسی دیگر، مانند باند فرکانسی GHz ۲۹-۲۲ برای سیستم‌های رادار و باند GHz ۶۶-۱۰ برای شبکه‌های شهری بی سیم^۳ (WMANs) نیز بررسی و مطالعه شده‌اند [۳-۱]. امروزه سیستم‌های گیرنده فرا پهن باند از توانایی دریافت سیگنال با نرخ داده بالا و توان ارسالی پایین برخوردار هستند [۴]. بنابراین انتظار می‌رود که تقویت کننده کم نویز (LNA) به عنوان اولین مدار فعال در مسیر دریافت سیگنال، بهره بالا و عدد نویز پایینی برای دستیابی به نسبت سیگنال به نویز مناسب و در نتیجه آشکارسازی مطلوب سیگنال دریافتی داشته باشد. همچنین ورودی تقویت کننده کم نویز نیاز به تطبیق امپدانس مناسب با خروجی فیلتر انتخاب باند برای کاهش تلفات برگشتی ورودی دارد. لذا دستیابی همزمان به بهره بالا، عدد نویز پایین و تطبیق امپدانس ورودی مناسب به همراه مصرف توان پایین، یک چالش مهم در طراحی تقویت کننده‌های کم نویز به شمار می‌رود. تاکنون طرح‌ها و روش‌های زیادی برای دستیابی به ویژگی‌های مناسب LNA مطرح شده‌اند [۷-۵]. دو آرایش پایه تقویت کننده کم نویز CMOS، آرایش گیت مشترک (CG-LNA) و سورس مشترک (CS-LNA) هستند. آرایش گیت مشترک با دارا بودن ویژگی‌های مناسبی نظیر ضریب کیفیت پایین در ورودی، خطسانی خوب و مجزاسازی ورودی-خروجی بزرگ، یکی از آرایش‌های محبوب در تقویت کننده‌های کم نویز است. اما در این آرایش به دلیل وابستگی عدد نویز، تطبیق ورودی و بهره به ترانس‌سایتری ترانزیستور ورودی (g_m)، دستیابی به تطبیق ورودی پهن باند می‌تواند عملکرد LNA را از نظر عدد نویز و بهره محدود کند [۸]. همچنین این آرایش نمی‌تواند بهره مناسبی را فراهم کند و به طبقات اضافی برای افزایش بهره نیاز دارد. از طرف دیگر، آرایش سورس مشترک توانایی بیشتری در ایجاد بهره بالا داشته و عملکرد نویز بهتری را از خود نشان می‌دهد [۵، ۹]. اما یک چالش مهم در این آرایش، دستیابی به تطبیق امپدانس ورودی مناسب است. روش‌هایی نظیر تبه‌شدگی سلفی [۱۰]، استفاده از شبکه فیلتر غیرفعال^۴ [۱۱]، فیدبک ترانسفورمری [۱۲]، فیدبک مقاومتی [۱۳] و فیدبک فعال [۱۴]، برای ایجاد تطبیق ورودی مناسب در CS-LNA گزارش شده‌اند. بیلاک^۵ و نیک‌نژاد [۱۵]، یک LNA کسکود سورس مشترک با شبکه تطبیق فیلتری گزارش کرده‌اند. در این ساختار از یک فیلتر مرتبه سوم چپیشف^۶ در ورودی تقویت کننده جهت تطبیق

مشاهده می شود، فیدبک موازی در این تقویت کننده ها معمولاً به دو شیوه فیدبک مقاومتی [۲۱] و فیدبک ترانزیستوری (فعال) [۲۲، ۱۸] پیاده سازی می شود. شکل ۱ (ج) طرح پیشنهادی اولیه برای ایجاد یک شبکه تطبیق امپدانس ورودی پهن باند جدید در آرایش سورس مشترک را نشان می دهد؛ که عملکرد مداری آن با دو طرح دیگر در جدول ۱ مقایسه شده است. در این جدول، g_i نشان دهنده ترانسسانی خطی ترانزیستور M_i یا همان g_{mi} است:

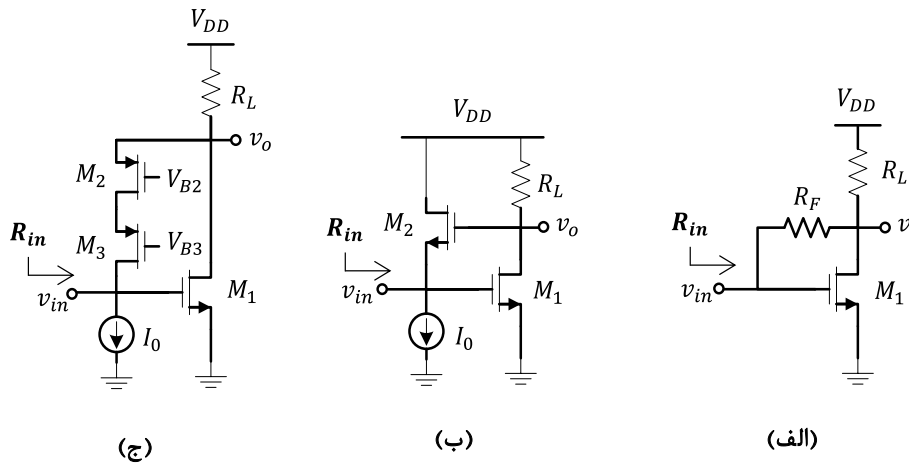
$$i_{ds} = g v_{gs} + g' v_{gs}^2 + g'' v_{gs}^3 \quad (1)$$

g'_i و g''_i نیز به ترتیب نشان دهنده ضرایب غیرخطی مرتبه دوم و سوم ترانسسانی هستند و برای ترانزیستور M_2 در آرایش پیشنهاد شده به صورت زیر محاسبه شده اند:

یکنواختی بهره می شود. در خروجی طبقات نیز از تکنیک سلف پیک دهنده موازی^{۱۱} برای دستیابی به حداکثر سوئینگ و پهنای باند استفاده شده است. این مقاله به صورت زیر سازماندهی شده است. در بخش دوم، ابتدا تحلیل ایده و معرفی ساختار CS-LNA پیشنهادی، انجام شده و در ادامه روابط تحلیلی امپدانس ورودی، بهره و عدد نویز محاسبه می شوند. در بخش سوم، نحوه طراحی تقویت کننده ارائه و نتایج شبیه سازی بحث می شوند. در نهایت نتیجه گیری و مقایسه با کارهای دیگران در بخش چهارم انجام می شود.

۲- تحلیل مدار

از میان ساختارهای مختلف CS-LNA، ساختارهایی که از فیدبک موازی^{۱۲} (SFB) استفاده می کنند؛ به طور گسترده برای کاربردهای فرا پهن باند استفاده شده اند [۲۰]. همان طور که در شکل ۱ (الف) و (ب)



شکل ۱: ساختارهای پهن باند CS-LNA (الف) فیدبک مقاومتی موازی (ب) فیدبک ترانزیستوری موازی (ج) طرح پیشنهاد شده اولیه

جدول ۱: مقایسه ساختارهای پهن باند CS-LNA

	فیدبک مقاومتی موازی	فیدبک ترانزیستوری موازی	طرح پیشنهاد شده اولیه
بهره ولتاژ (AV)	$-\left(g_{m1} - \frac{1}{R_F}\right)(R_L \parallel R_F)$	$-g_{m1} R_L$	$-g_{m1} \left(\frac{1}{g_{m2}} \parallel R_L\right)$
مقاومت ورودی (R_{in})	$\frac{(R_L + R_F)}{g_{m1} R_L}$	$\frac{1}{g_{m2} (g_{m1} R_L)}$	$\frac{1}{g_{m2} \left(g_{m1} \left(\frac{1}{g_{m2}} \parallel R_L\right)\right)}$
مقاومت خروجی (R_{out})	$(R_L \parallel R_F)$	R_L	$\left(\frac{1}{g_{m2}} \parallel R_L\right)$
عدد نویز (NF)	$1 + \frac{\gamma}{\alpha} \frac{1}{g_{m1} R_s} \left(1 + \frac{R_s}{R_F}\right)^2 + \frac{1}{g_{m1} R_L R_F} \left(1 + \frac{R_s}{R_F}\right)^2 + \frac{R_s}{R_F}$	$1 + \frac{\gamma}{\alpha} \frac{1}{g_{m1} R_s} (g_{m2} R_s)^2 + \frac{\gamma}{\alpha} g_{m2} R_s + \frac{1}{g_{m1}^2 R_s R_L} (g_{m2} R_s)^2$	$1 + \frac{\gamma}{\alpha} \frac{1}{g_{m1} R_s} + \frac{\gamma}{\alpha} g_{m2} R_s + \frac{1}{g_{m1}^2 R_s R_L}$
نقطه تقاطع مرتبه سوم ورودی (IIP3)	$\sqrt{\frac{4}{3}} \frac{g_1}{g_1''}$	$\sqrt{\frac{4}{3}} \frac{g_1}{g_1''}$	$\frac{\sqrt{4}}{\sqrt{3}} \frac{g_1}{g_1''} (1 + \alpha + \beta)$ $\alpha = \frac{4R_{out}^2 g_2'}{1 + g_2 R_{out}}$ $\beta = \frac{6R_{out}^3 g_2''}{1 + g_2 R_{out}}$

همچنین از تکنیک سلف پیک دهنده‌ی موازی (L_3 و L_4) برای دستیابی به حداقل سطح منبع تغذیه و حداکثر همواری بهره و پهنای باند استفاده شده است. تمامی سلف‌های استفاده شده به صورت مسطح داخل تراشه با ضریب کیفیت محدود در نظر گرفته شده‌اند. خازن‌های C_1 تا C_5 برای جداسازی DC تقویت کننده و مقاومتهای $R_B=10\text{ k}\Omega$ نیز برای بایاس ترانزیستورها استفاده شده‌اند.

۴-۲- تطبیق امپدانس ورودی

برای تطبیق امپدانس پهن باند در ورودی، سلف L_1 در گره ورودی قرار داده شده تا علاوه بر ایفای نقش منبع جریان، با خازن‌های پارازیتی ایجاد شده در این گره تشدید کند. همچنین با قراردادن سلف L_2 به صورت سری میان ورودی و خازن C_{gs1} ، می‌توان با معرفی یک صفر تشدید در فرکانس $1/\sqrt{L_2 C_{gs1}}$ ، پهنای باند امپدانس ورودی را افزایش داد.

شکل ۳، مدار معادل سیگنال کوچک LNA پیشنهاد شده را برای محاسبه امپدانس ورودی نشان می‌دهد. با انجام تحلیل سیگنال کوچک و با صرف نظر از ظرفیت‌های خازنی C_{gd} و در نظر گرفتن تشدید L_3 با ظرفیت خازنی C_p ایجاد شده در درین M_1 ($C_p=C_{gs2}+C_{gs4}$)، امپدانس ورودی در محدوده فرکانسی $\omega \ll (g_{m3}/C_{gs3})$ به صورت تقریبی زیر محاسبه می‌شود:

$$Z_{in} \approx \frac{L_1 C_{gs1} s (L_2 C_{gs1} s^2 + 1) (L_3 s^2 + g_{m2} L_3 s + 1)}{L_3 g_{m1} g_{m2} \left(\frac{C_p s^2}{g_{m2} \omega_{T1}} + 1 \right) ((L_1 + L_2) C_{gs1} s^2 + 1)} \quad (4)$$

که رابطه‌ی (۴) نشان می‌دهد که امپدانس ورودی دارای یک صفر در نزدیکی حالت DC است. در واقع، در فرکانس‌های بسیار پایین، سلف L_1 امپدانس بسیار کوچکی را نسبت به زمین ایجاد می‌کند.

$$g_2' = \frac{1}{2} \mu_p C_{ox} \left(\frac{W}{L} \right)_2 (1 - 3a v_{eff}^2) \quad (2)$$

$$g_2'' = \frac{1}{2} \mu_p C_{ox} \left(\frac{W}{L} \right)_2 a \quad (3)$$

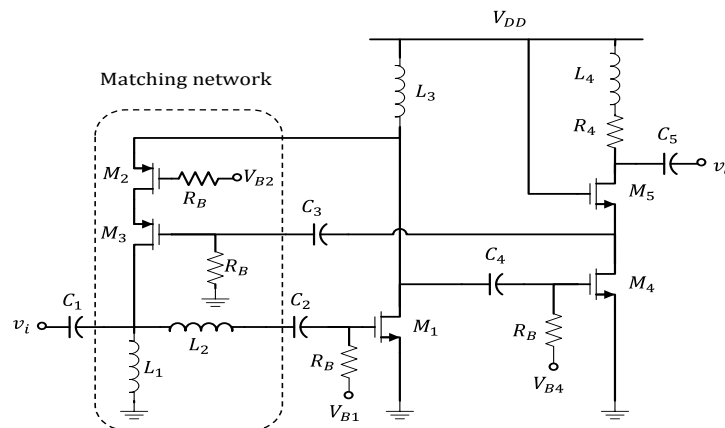
که a نشان دهنده تأثیر سرعت اشباع حامل‌ها و میدان عمودی کانال بر جریان درین است و مقدار آن در تکنولوژی 180 nm ، برای PMOS در حدود $1/2\text{ V}^{-1}$ است.

همان طور که در جدول ۱ مشاهده می‌شود، مصالحه میان عدد نویز و تطبیق ورودی در هر سه طرح مشهود است. به طوری که برای دستیابی به عدد نویز پایین، اگر R_F بزرگ و یا g_{m2} کوچک انتخاب شوند، باعث بزرگ شدن مقاومت ورودی و انحراف آن از مقدار Ω $R_S=50$ خواهند شد. اما مشاهده می‌شود که طرح پیشنهاد شده اولیه نسبت به دو طرح دیگر از عدد نویز کمتری برخوردار است.

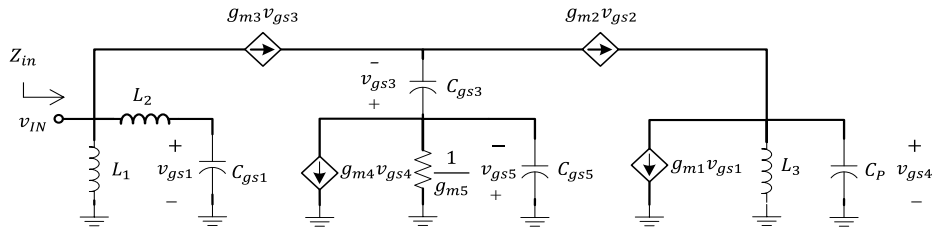
مزیت دیگر طرح پیشنهاد شده، مجزاسازی بالای میان ورودی و خروجی است. در حالی که وجود مقاومت R_F و خازن C_{gs2} میان ورودی و خروجی در دو طرح اول، مجزاسازی و پایداری تقویت کننده را در فرکانس‌های بالا، کاهش خواهند داد. همچنین، مشاهده می‌شود که طرح پیشنهاد شده از نظر خطسانی وضعیت به مراتب بهتری نسبت به دو طرح دیگر داشته و دارای نقطه تقاطع ورودی مرتبه سوم بالاتری است.

۴-۲- تقویت کننده کم نویز پیشنهاد شده

شکل ۲ مدار LNA پیشنهاد شده را نشان می‌دهد. این مدار از دو طبقه متوالی سورس مشترک با دو شبکه فیدبک فعال موازی برای دستیابی به تطبیق ورودی مناسب و بهره یکنواخت بالا در پهنای باند مورد نظر تشکیل شده است. فیدبک فعال طبقه ورودی شامل ترانزیستورهای M_2 و M_3 (آرایش کسکود گیت مشترک) برای ایجاد تطبیق ورودی و فیدبک طبقه دوم شامل ترانزیستورهای M_2 و M_3 (آرایش سورس مشترک تبه شده^[۱]) برای ایجاد تطبیق ورودی پهن باند مناسب و بهره یکنواخت، استفاده شده‌اند. سلف L_1 به عنوان مسیری برای عبور جریان ترانزیستورهای PMOS و سلف L_2 برای افزایش پهنای باند امپدانس ورودی به کار رفته‌اند.



شکل ۲: مدار تقویت کننده کم نویز پیشنهادی



شکل ۳: مدار معادل سیگنال کوچک LNA پیشنهاد شده برای محاسبه امپدانس ورودی

که باعث کاهش اثر بارگذاری شبکه فیدبک بر روی امپدانس ورودی می شود. در واقع با این روش می توان مقاومت خروجی دیده شده در این گره را به میزان دو برابر نسبت به حالت بدون استفاده از فیدبک دوم، افزایش داد. بنابراین امکان ایجاد تطبیق ورودی مناسب با مقادیر کوچکتری از gm2 ایجاد می شود و در نتیجه می توان به عدد نویز پایین تری دست یافت.

۴-۲ حد نویز

به دلیل عملکرد فرکانس بالا و سادگی محاسبات، از دو منبع نویز حرارتی در گیت و نویز فلیکر ترانزیستور MOS در تحلیل نویز LNA صرف نظر شده است. اما سه منبع جریان نویز حرارتی کانال MOS، نویز حرارتی مقاومت منبع و مقاومت پارازیتی سلفها مطابق شکل ۵ برای محاسبه عدد نویز در نظر گرفته می شوند. در این شکل، نشان دهنده متوسط توان نویز جریان حرارتی است؛ که γ بیانگر ضریب نویز حرارتی ترانزیستور MOS و $\alpha = g_m/g_{d0}$ هستند (ترانسپانسی کانال در ولتاژ درین-سورس صفر است). عدد نویز LNA با استفاده از رابطه کلی زیر محاسبه می شود:

$$NF = \frac{1}{A_{vs}^2} \left(\overline{v_{n,out}^2} / \overline{v_{n,Rs}^2} \right) \quad (7)$$

که $\overline{v_{n,Rs}^2}$ و $\overline{v_{n,out}^2}$ به ترتیب متوسط توان نویز ایجاد شده در خروجی و توان نویز ناشی از مقاومت منبع هستند. A_{vs} نشان دهنده بهره ولتاژ از ورودی آنتن به خروجی در مدار ارائه شده در شکل ۵ است و به صورت زیر بیان می شود:

$$A_{vs} = \frac{g_{m1}g_{m4}R_{P3}R_{P4}}{1+g_{m2}R_{P3}(1+g_{m1}R_s)} \approx \frac{g_{m4}R_{P4}}{g_{m2}R_s} \quad (8)$$

همچنین مشاهده می شود که اگر در فرآیند طراحی، صفر تشدید ایجاد شده در $1/\sqrt{(L_3C_p)}$ کوچکتر از قطب تشدید ایجاد شده در $1/\sqrt{((L_1+L_2)C_{gs1})}$ قرار گیرد، می توان به تطبیق ورودی مناسب در پهنای باند وسیع دست یافت. بنابراین، با توجه به رابطه (۴)، امپدانس ورودی در فرکانس تشدید $\omega_0=1/\sqrt{(L_3C_p)}$ حقیقی بوده و به صورت رابطه زیر محاسبه می شود:

$$R_{in} \approx \frac{\left(1 - \frac{L_2 C_{gs1}}{L_3 C_p} \right)}{g_{m1} \left(\left(1 + \frac{L_2}{L_1} \right) - \frac{L_3 C_p}{L_1 C_{gs1}} \right)} \quad (5)$$

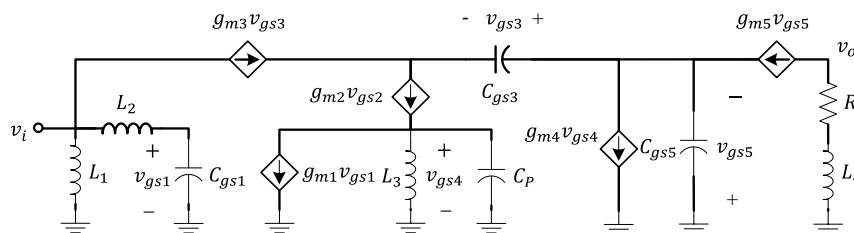
۴-۳ بهره و پهنای باند

به دلیل استفاده از فیدبک منفی در طبقه ورودی، طبقه دوم کسکود سورس مشترک برای افزایش بهره در فرکانس های بالا با طبقه اول متوالی شده است. شکل ۴، مدار معادل سیگنال کوچک LNA پیشنهاد شده را برای تحلیل بهره و پهنای باند نشان می دهد. با فرض $g_{m2} \ll g_{m4}$ و صرف نظر از ظرفیت های خازنی C_{gd} ، بهره LNA پیشنهاد شده به صورت رابطه زیر به دست می آید:

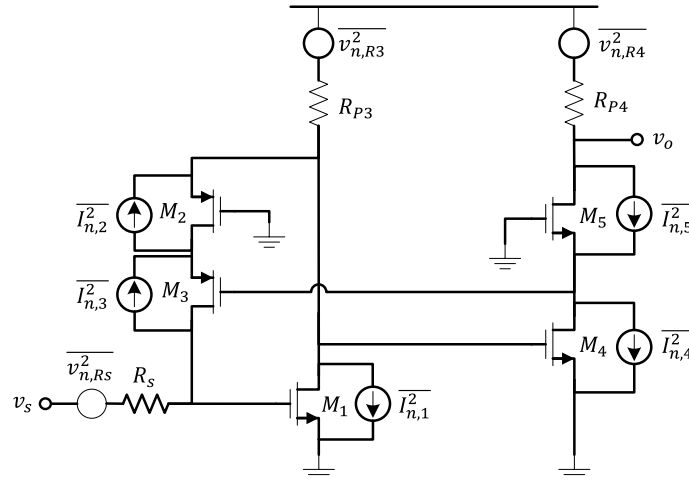
$$A_v(s) \approx \frac{g_{m1}g_{m4}R_4L_3s \left(\frac{L_4}{R_4}s + 1 \right)}{\left(L_2C_{gs1}s^2 + 1 \right) \left(L_3C_p s^2 + g_{m2}L_3s + 1 \right)} \quad (6)$$

از رابطه (۶) مشاهده می شود که پاسخ فرکانسی بهره ولتاژ دارای دو صفر در فرکانس های پایین است. همچنین، در صورتی که g_{m2} کوچک انتخاب شود، پهنای باند LNA پیشنهاد شده توسط فرکانس های تشدید $\omega_{H1} = \sqrt{1/C_p L_3}$ و $\omega_{H2} = \sqrt{1/C_{gs1} L_2}$ تعیین می شود.

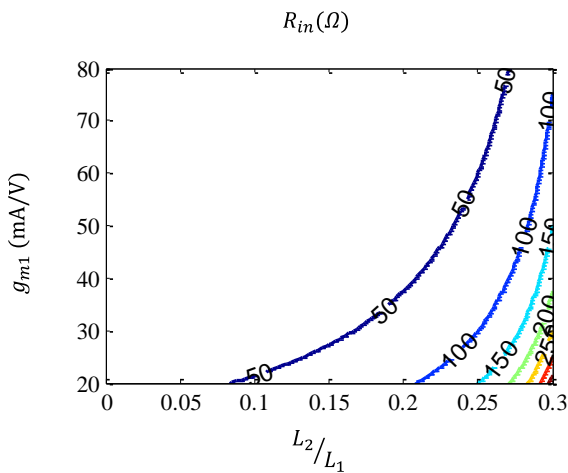
اثر فیدبک منفی اعمال شده به طبقه دوم در افزایش مقاومت خروجی دیده شده در درین M_3 (تکنیک بهره افزایش یافته^{۱۴}) است؛



شکل ۴: مدار معادل سیگنال کوچک LNA برای تحلیل بهره و پهنای باند



شکل ۵: مدل پیشنهاد شده برای محاسبه نویز



شکل ۶: کانتور تغییرات R_{in} با g_{m1} و L_2/L_1

که V_{eff} ، ولتاژ مؤثر ترانزیستور M_i است. بنابراین، با استفاده از چهار مؤلفه‌ی اول تأثیرگذار در تعیین عدد نویز و با فرض $g_{m4}=g_{m1}$ (برای دستیابی به بهره بالا)، رابطه (۹) به صورت تقریبی زیر بازنویسی می‌شود:

$$NF \approx 1 + \frac{\gamma}{\alpha g_{m1} R_s} + \frac{\gamma}{\alpha} g_{m2} R_s \left(1 + \frac{g_{m2}}{g_{m1}} \right) + \frac{\gamma}{\alpha} \frac{k g_{m2} R_s}{(g_{m2} r_{o2})^2} \quad (11)$$

در شکل ۷، کانتور تغییرات NF با g_{m2} و k ، و با فرض $g_{m2} r_{o2} = 10$ ، $\gamma = 1/34$ و $\alpha = 0.8$ رسم شده است. البته در انتخاب g_{m2} باید توجه شود که اگر مقدار آن خیلی کوچک انتخاب شود، ضریب کیفیت در فرکانس تشدید $\omega_{H1} = \sqrt{1/C_p L_3}$ زیاد شده و یکنواختی بهره از بین خواهد رفت. بنابراین، برای دستیابی به $NF < 3$ dB، $g_{m2} = 4/5$ mA/V و $k = 1/5$ انتخاب می‌شوند.

که R_{p3} و R_{p4} به ترتیب نشان دهنده مقاومت موازی معادل سلف L_3 و مقاومت موازی معادل مجموع مقاومت پارازیتی سلف L_4 و R_4 هستند. با انجام تحلیل سیگنال کوچک برای مدار ارائه شده در شکل ۵ و استفاده از روابط (۷) و (۸)، عدد نویز LNA پیشنهاد شده به صورت زیر محاسبه می‌شود:

$$NF = 1 + \frac{\gamma}{\alpha} \frac{1}{g_{m1} R_s} + \frac{\gamma}{\alpha} g_{m2} R_s \left(1 + \frac{g_{m2}}{g_{m4}} \right) + \frac{\gamma}{\alpha} \frac{R_s}{g_{m3} r_{o2}^2} + \frac{1}{g_{m1}^2 R_{p3} R_s} + \frac{R_s}{R_{p4}} \frac{g_{m2}^2}{g_{m4}^2} \quad (9)$$

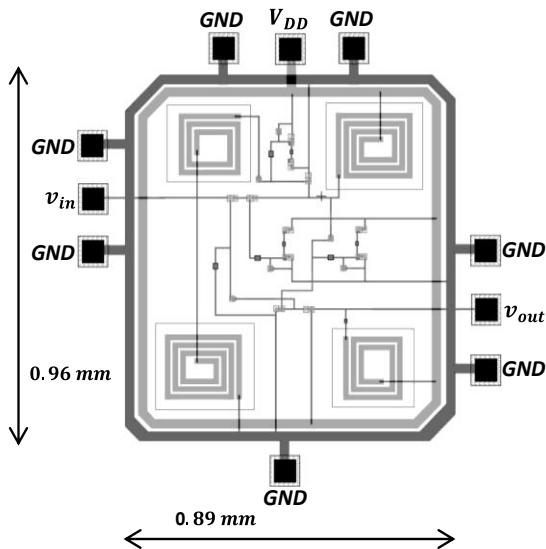
۳- شبیه سازی و بحث

در این بخش ابتدا فرایند طراحی تقویت کننده کم نویز پیشنهاد شده ارائه و سپس نتایج شبیه سازی بحث و نتیجه گیری می‌شوند.

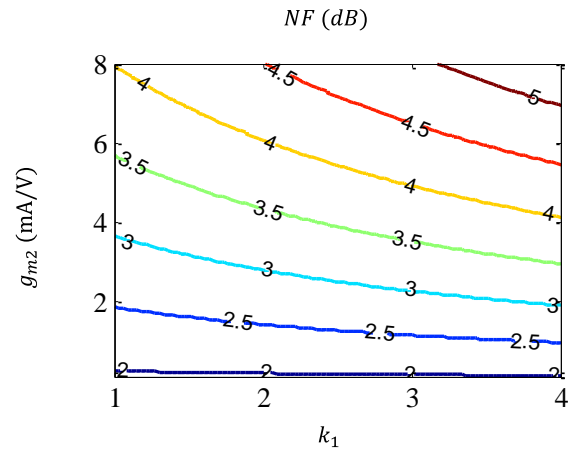
۳-۴ فرآیند طراحی

با استفاده از روابط تحلیلی به دست آمده در بخش ۲، فرآیند طراحی با فرض $C_p = 2 C_{gs1}$ آغاز می‌شود. با در نظر گرفتن پهنای باند ۳ dB در گستره‌ی ۱/۶-۳ GHz و نیز مکان قطب‌های تشدید در رابطه بهره ولتاژ، $\omega_{H1} = 4/5$ GHz و $\omega_{H2} = 9$ GHz انتخاب می‌شوند. بنابراین، با استفاده از نسبت ω_{H2}/ω_{H1} ، مقدار $L_3 = 2 L_2$ محاسبه می‌شود. همچنین از رابطه (۵)، رابطه میان مقاومت ورودی، g_{m1} و نسبت L_2/L_1 به صورت شکل ۶ به دست می‌آید. همان طور که در شکل ۶ مشاهده می‌شود، با انتخاب $L_2/L_1 = 0.25$ می‌توان به مقاومت ورودی 50Ω در $g_{m1} = 6$ mA/V دست یافت. از طرف دیگر، با توجه به یکسان بودن جریان بایاس M_2 و M_3 ، ترانسسانایی آن‌ها نسبت به یکدیگر به صورت رابطه (۱۰) بیان می‌شود.

$$k = \frac{g_{m2}}{g_{m3}} = \frac{V_{eff3}}{V_{eff2}} \quad (10)$$



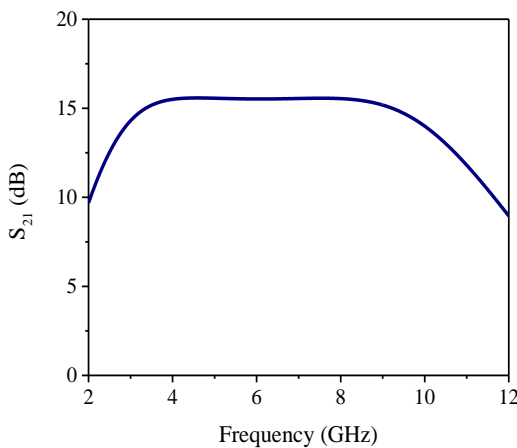
شکل ۸: جانمایی تقویت کننده کم نویز پیشنهادی



شکل ۷: کانتور تغییرات عدد نویز با g_{m2} و k به ازای $g_{m1}=60 \text{ mA/V}$

۳-۴ نتایج شبیه سازی

LNA پیشنهاد شده با استفاده از فناوری $0.18 \mu\text{m}$ RF-CMOS در نرم افزار ADS شبیه سازی شده است. شکل ۹ نتیجه شبیه سازی بهره توان مستقیم (S_{21}) LNA را در بازه فرکانسی GHz ۱۲-۲ نشان می دهد. همان طور که مشاهده می شود، LNA پیشنهاد شده دارای بهره توان مسطح ۱۶ dB در بازه فرکانسی GHz ۸-۴ و دارای پهنای باند ۳ dB، $10.6/2.5$ GHz است.



شکل ۹: بهره توان مستقیم CS-LNA پیشنهاد شده

در شکل های ۱۰ و ۱۱، اثر تغییرات L_2 و L_3 بر بهره توان مستقیم LNA شبیه سازی شده است. همان طور که در بخش قبل بیان شد، فرکانس تشدید بالا (ω_{H2}) توسط L_2 تعیین شده و افزایش آن باعث کاهش پهنای باند LNA می شود. همچنین فرکانس تشدید پایین (ω_{H1}) توسط L_3 تعیین شده و افزایش آن باعث افزایش پهنای

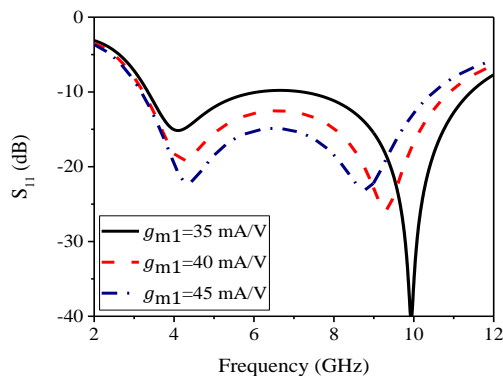
در نهایت، فرآیند طراحی با فرض مصرف توان کمتر از ۱۰ mW و تعیین جریان ترانزیستورها و در نتیجه ابعاد آنها کامل می شود. در LNA پیشنهاد شده از منبع تغذیه $V_{DD}=1 \text{ V}$ استفاده شده و با توجه به اهداف طراحی و نتایج به دست آمده، مقادیر پارامترهای مدار بعد از بهینه سازی جزئی مطابق جدول ۲ انتخاب شده اند. البته ولتاژهای بایاس به وسیله منابع جریان آینه ای با خازن بزرگ متصل به زمین ایجاد شده اند. همچنین پیاده سازی تمامی سلف های ساختار به صورت داخل تراشه با پهنای خط $15 \mu\text{m}$ و فاصله میان خطوط $1.5 \mu\text{m}$ در فناوری $0.18 \mu\text{m}$ RF-CMOS TSMC انجام شده است. چینش LNA پیشنهاد شده در شکل ۸ نشان داده شده است و ابعاد تراشه در حدود $890 \mu\text{m} \times 960 \mu\text{m}$ است.

جدول ۲: مقادیر طراحی CS-LNA پیشنهاد شده

پارامتر	مقدار		جریان
ترانزیستور	M_1	$17 \times (\Delta/5 \mu\text{m} / 0.18 \mu\text{m})$	$I_D=5 \text{ mA}$
	M_2	$55 \times (1/1 \mu\text{m} / 0.18 \mu\text{m})$	$I_D=0.5 \text{ mA}$
	M_3	$10 \times (2/2 \mu\text{m} / 0.18 \mu\text{m})$	$I_D=0.5 \text{ mA}$
	M_4	$33 \times (\Delta/5 \mu\text{m} / 0.18 \mu\text{m})$	$I_D=4/5 \text{ mA}$
	M_5	$30 \times (2/2 \mu\text{m} / 0.18 \mu\text{m})$	$I_D=4/5 \text{ mA}$
المان فشرده	R_4	15Ω	
	C_1, C_5	5 pF	
	مقدار		ابعاد
	L_1	$10/3 \text{ nH}$	$N=4/5, s=10.5 \mu\text{m}$
	L_2	$2/3 \text{ nH}$	$N=2/5, s=60 \mu\text{m}$
	L_3	$4/8 \text{ nH}$	$N=4/5, s=45 \mu\text{m}$
بایاس	V_{B1}	0.7 V	
	V_{B2}	0.35 V	
	V_{B4}	0.65 V	

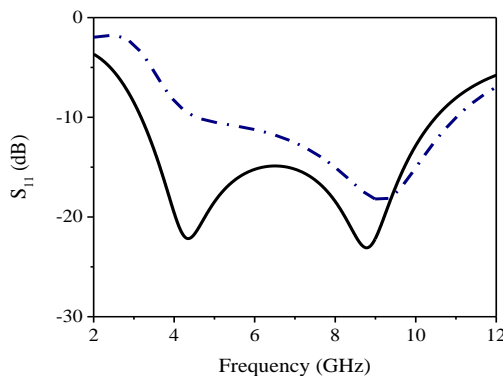
در جدول ۲، N و s به ترتیب نشان دهنده تعداد دورها و شعاع داخلی سلف مارپیچ هستند.

مشاهده می شود، افزایش C_p مطابق تحلیل تئوری انجام شده، باعث افزایش R_{in} در محدوده پهنای باند LNA می شود. در شکل ۱۳، تلفات توان بازگشتی (S_{11}) LNA به ازای مقادیر مختلف g_{m1} ارائه شده است. همان طور که مشاهده می شود، این تقویت کننده به ازای $g_{m1}=45 \text{ mA/V}$ در بازه فرکانسی ۱۰/۶-۳/۱ GHz، دارای S_{11} کمتر از ۱۰ dB است و توانایی LNA پیشنهاد شده را در ایجاد تطبیق امپدانس ورودی پهن باند نشان می دهد.



شکل ۱۳: تلفات توان بازگشتی (S_{11}) پیشنهاد شده CS-LNA

همچنین در شکل ۱۴، اثر استفاده از فیدبک دوم بر روی تطبیق امپدانس ورودی نشان داده شده است؛ و مشاهده می شود که استفاده از این فیدبک منفی مطابق آنچه در بخش ۲-۳ بیان شد، باعث بهبود تطبیق ورودی در بازه فرکانسی مورد نظر می شود.

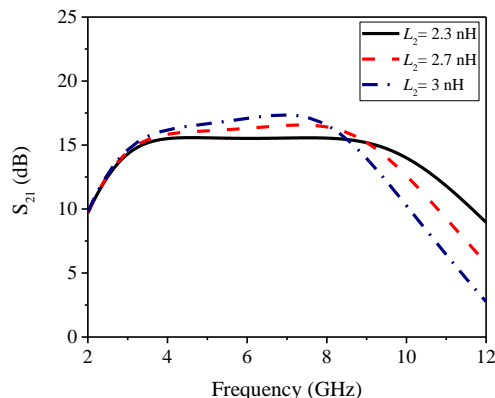


شکل ۱۴: تلفات توان بازگشتی (S_{11}) پیشنهاد شده با دو فیدبک منفی (خط توپر) و بدون فیدبک طبقه دوم (خط چین)

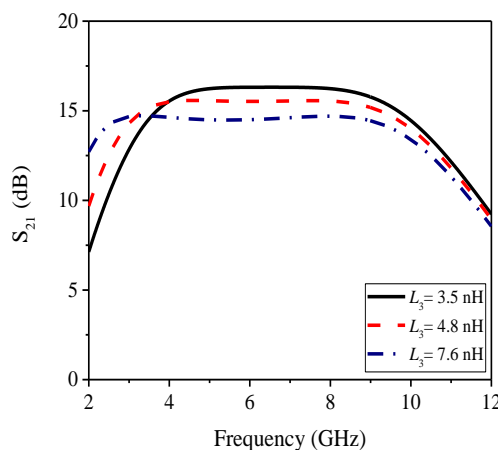
شکل ۱۵، بهره توان معکوس (S_{12}) LNA پیشنهاد شده را نشان می دهد و مشاهده می شود که در بازه فرکانسی ۱۲-۲ GHz، مجزاسازی مطلوبی میان ورودی و خروجی تقویت کننده برقرار بوده و مقدار $S_{12} < -40 \text{ dB}$ است.

شکل ۱۶ تغییرات عدد نویز LNA پیشنهاد شده را با تغییر g_{m2} و k نشان می دهد. همان طور که در شکل ۷ پیش بینی شد، عدد نویز با کاهش k و افزایش g_{m2} ، افزایش می یابد. همچنین مشاهده

باند LNA می شود؛ و این موضوع به خوبی در شکل های ۱۰ و ۱۱ تایید می شوند.

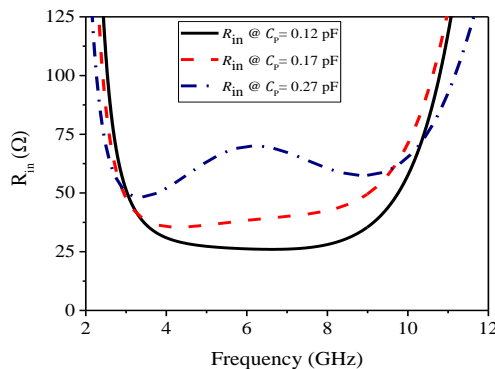


شکل ۱۰: بهره توان مستقیم CS-LNA پیشنهاد شده با تغییر L_2



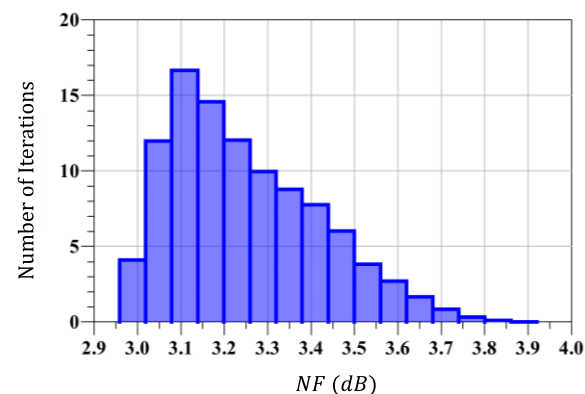
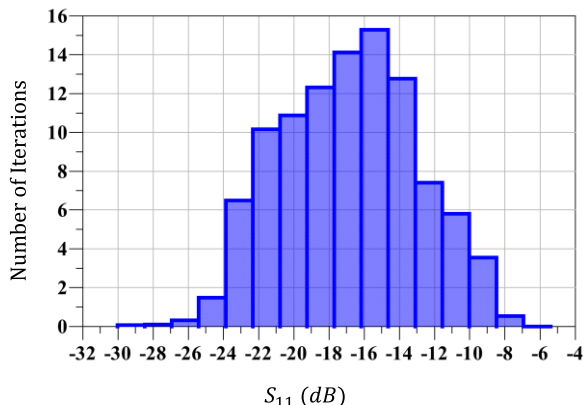
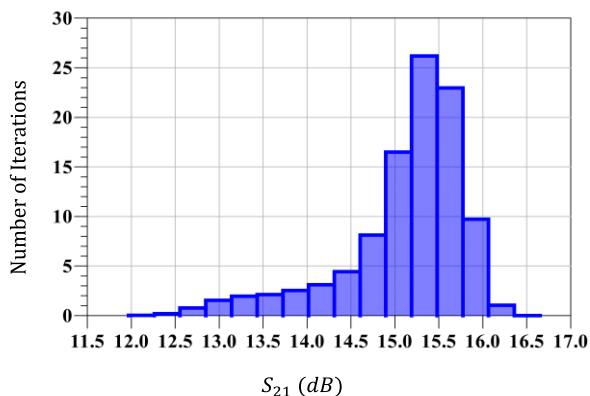
شکل ۱۱: بهره توان مستقیم CS-LNA پیشنهاد شده با تغییر L_3

برای نشان دادن اثر خازن پارازیتی C_p بر مقاومت ورودی، مقدار پهنای دو ترانزیستور M_2 و M_4 متغیر فرض شده و اثر آن بر مقاومت ورودی در شکل ۱۲ نشان داده شده است.



شکل ۱۲: مقاومت ورودی CS-LNA پیشنهاد شده با تغییر C_p

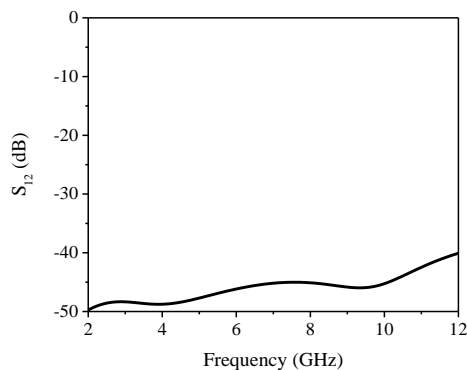
البته این عمل با توجه به ثابت نگه داشتن دیگر پارامترهای مؤثر بر مقاومت ورودی انجام شده است. همان طور که در شکل ۱۲



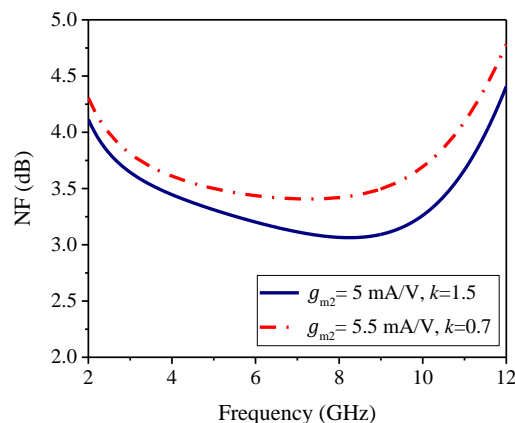
شکل ۱۷: نتایج شبیه سازی مونت کارلو در پهنای باند CS-LNA

همچنین برای بررسی اثرات ناشی از تغییرات تصادفی پارامترهای ترانزیستورها در فرآیند ساخت (نظیر ولتاژ آستانه یا قابلیت تحرک الکترونهای آزاد و حفره‌ها) شبیه سازی مدار در گوشه های مختلف فرآیند ساخت (FF، SS، SF و FS) انجام شده است. همان طور که در شکل ۱۸ مشاهده می شود، CS-LNA پیشنهاد شده عملکرد قابل قبولی در گوشه های مختلف فرآیند ساخت از خود نشان می دهد؛ به طوری که تقویت کننده در بازه فرکانسی ۱۰-۳ GHz حداقل بهره توان ۱۰ dB، تلفات برگشتی در ورودی (S_{11}) کمتر از ۹/۵ dB- و عدد نویز کمتر از ۴/۵ dB را ارائه می دهد.

می شود که LNA به ازای $g_{m2} = 5 \text{ mA/V}$ و $k = 1/5$ ، دارای عدد نویز کمتر از ۳/۳ dB در محدوده ی پهنای باند است.



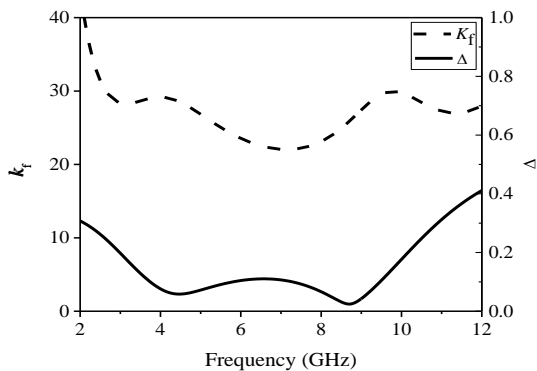
شکل ۱۵: بهره توان معکوس شبیه سازی شده CS-LNA



شکل ۱۶: عدد نویز شبیه سازی شده CS-LNA

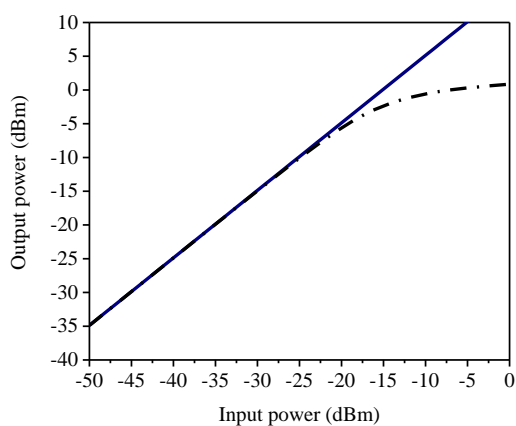
برای بررسی عدم تطابق پهنای ترانزیستورها بر عملکرد LNA پیشنهادی، تحلیل مونت کارلو در بازه فرکانسی ۱/۶-۳/۱ GHz با انحراف معیار ۵٪ و با توزیع گوسی و ۱۰۰ مرتبه تکرار انجام شده است. نتایج تحلیل مونت کارلو در شکل ۱۷ آورده شده است. همان طور که مشاهده می شود، با وجود ایجاد عدم تطابق برای بهره توان مستقیم (S_{21}) تنها ۹٪ نمونه ها خارج از بهره یکنواخت dB 15 ± 1 و برای تلف بازگشتی (S_{11}) تنها ۴٪ نمونه ها بزرگ تر از dB -10 و در مورد عدد نویز تنها ۸٪ نمونه ها بزرگ تر از dB $3/5$ هستند.

نتایج شبیه سازی پارامترهای پایداری اشترن در شکل ۱۹، نشان می دهد که در تمام بازه فرکانسی ۱۲-۲ GHz، شرایط پایداری برقرار بوده و در نتیجه LNA پیشنهاد شده از وضعیت پایداری مطلوبی برخوردار است.



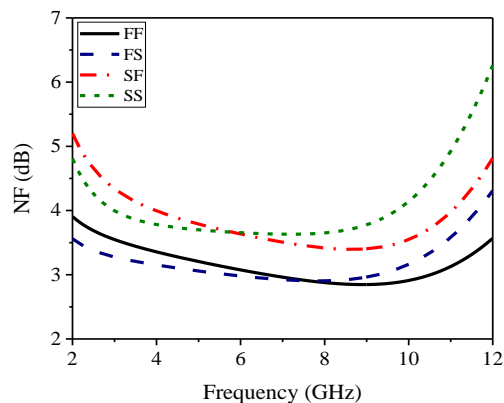
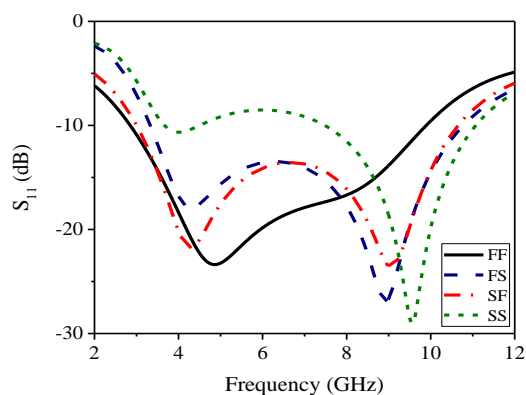
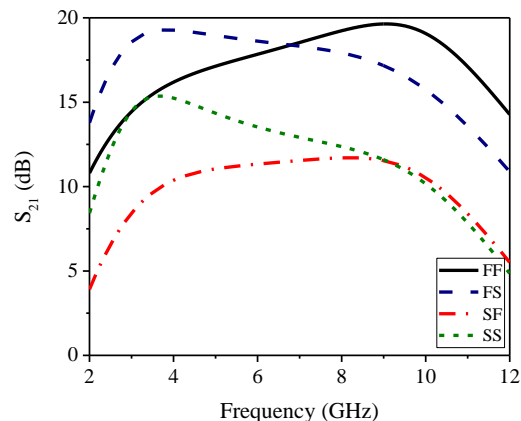
شکل ۱۹: نتایج شبیه سازی پایداری اشترن

نتایج شبیه سازی DC نشان می دهد که LNA پیشنهاد شده دارای مصرف توانی در حدود ۱۰ mW است. با توجه به اینکه سیگنال های فرا پهن باند دارای چگالی طیفی توان بسیار پایینی می باشند، در تقویت کننده های UWB، پدیده فشردگی بهره به ندرت مورد توجه قرار می گیرد. اما به دلیل پهنای باند وسیع آنها و امکان وجود سیگنال های تداخلی، پارامتر نقطه تقاطع مرتبه سوم ورودی (IIP3)، مهم ترین پارامتر مربوط به خطسانی است [۲۳]. شکل ۲۰ نتیجه شبیه سازی نقطه فشردگی ۱ dB در فرکانس ۷ GHz را برای LNA پیشنهاد شده، نشان می دهد؛ که مقدار آن برابر با -۱۹ dBm است.



شکل ۲۰: شبیه سازی نقطه فشردگی ۱ dB

همچنین، آزمون دو تن در فرکانس ۷ GHz و با فاصله فرکانسی ۴ MHz (با توجه به فاصله کانال ۴/۱۲۵ MHz در استاندارد MB-OFDM) انجام شده است. در شکل ۲۱، نتیجه شبیه سازی این

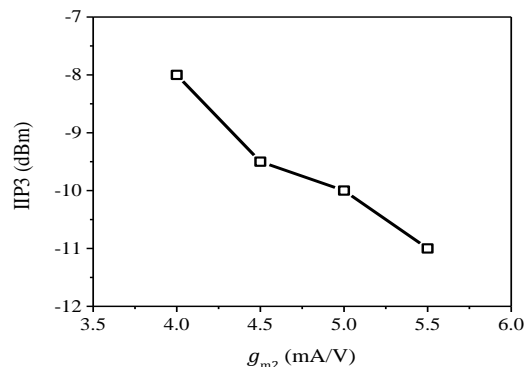


شکل ۱۸: بررسی مشخصات CS-LNA در گوشه های فرآیند

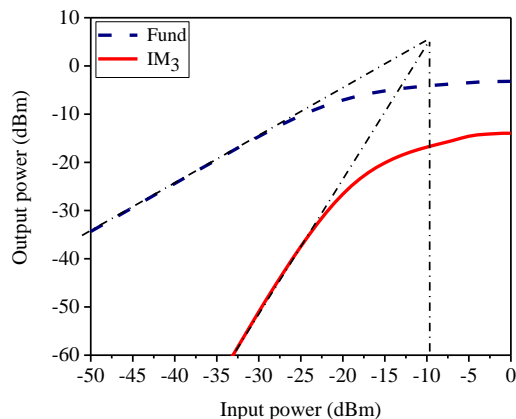
به دلیل استفاده از فیدبک منفی ترانزیستوری در CS-LNA پیشنهاد شده، پایداری تقویت کننده با استفاده از شرایط پایداری اشترن^{۱۵} ($k_f > 1$ و $\Delta < 1$) بررسی شده است:

$$\Delta = S_{11}S_{22} - S_{12}S_{21} \quad (12)$$

$$k_f = \frac{1 - |S_{11}|^2 + |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} \quad (13)$$



آزمون با تغییر توان ورودی در بازه -۵۰ تا ۰ dBm ارائه شده است، که مقدار IIP3، برابر با ۱۰ dBm را نشان می دهد.



در جداول ۳ و ۴ نتایج شبیه سازی LNA پیشنهاد شده با تعدادی از تقویت کننده های کم نویز با ساختار ورودی سورس مشترک و دیگر ساختارها نظیر گیت مشترک و کسکود، مقایسه شده اند. در این جداول، معیار شایستگی به صورت رابطه زیر تعریف شده است:

$$FOM = \frac{|S_{21}| BW_{GHz}}{(|NF|-1) P_{mW}} \quad (14)$$

شکل ۲۱: شبیه سازی نقطه تقاطع مرتبه سوم

همچنین در شکل ۲۲، اثر تغییر g_{m2} بر خطسانی تقویت کننده نشان داده شده است. همان طور که مشاهده می شود مطابق تحلیل ارائه شده در جدول ۱، با افزایش g_{m2} و در نتیجه کاهش ضرایب α و β ، خطسانی LNA پیشنهاد شده کاهش می یابد.

شکل ۲۲: نمودار تغییرات IIP3 با g_{m2}

جدول ۳: مقایسه عملکرد CS-LNA پیشنهاد شده با دیگر تقویت کننده های کم نویز سورس مشترک

مراجع	[۱]	[۹]	[۱۶]	[۲۴]	[۲۵]	[۲۶]	[۲۷]	[۲۸]	[۲۹]	مدار پیشنهادی
سال	۲۰۱۱	۲۰۱۰	۲۰۱۰	۲۰۱۵	۲۰۱۲	۲۰۱۴	۲۰۱۳	۲۰۱۷	۲۰۱۶	-
فناوری	۰/۱۸ μm	۰/۱۸ μm	۹۰ nm	۱۳۰ nm	۰/۱۸ μm	۰/۱۸ μm	۰/۱۸ μm	۱۳۰ nm	۰/۱۸ μm	۰/۱۸ μm
اندازه گیری	ساخت	ساخت	ساخت	شبیه سازی	شبیه سازی	ساخت	شبیه سازی	شبیه سازی	شبیه سازی	شبیه سازی
BW(GHz)	۳/۱-۱۰/۶	۳/۱-۱۰/۶	۳/۱-۱۰/۶	۲/۳-۹/۴	۳-۱۱	۳-۱۰	۱/۵-۱۱/۹	۲/۱-۷/۶	۱-۱۰/۳	۲/۵-۱۰/۶
NF(dB)	۳/۹	۴/۷	۳	۳/۷	۳/۹	۲/۳	۴/۳	۳/۵	۴/۷	۳/۵
S ₂₁ (dB)	۱۲/۷	۱۱/۲	۱۰/۵	۱۰/۳	۱۷	۱۳/۷	۱۰/۴	۱۱/۷	۱۶	۱۵
S ₁₁ (dB)	<-۹	<-۱۱/۸	<-۱۴/۱	<-۸	<-۸	<-۱۰/۷	<-۱۰/۶	<-۱۰	<-۱۰	<-۱۰
IIP3(dBm)	-۳	-۱۲	۴	-۴	۶/۴	-۰/۲	-۳/۶	۱۵/۷	۱۱	-۱۰
(mW) Power	۱۳/۴	۱۰/۳	۲۱/۶	۱۰	۱۶/۲	۱۸	۶/۹	۱۳/۴	۱۰/۹	۱۰
V _{DD} (V)	۱/۵	۱/۸	۱/۲	۱/۳	۱/۸	۱/۸	۱/۱	-	۱/۸	۱
FOM	۷/۱۶	۴/۹۱	۳/۹۱	۵/۶۵	۱۷	۱۳/۰۵	۹/۷۷	۴/۹	۱۷/۴	۲۰/۶۷

جدول ۴: مقایسه عملکرد CS-LNA پیشنهاد شده با دیگر تقویت کننده های کم نویز

مراجع	[۲۸]	[۲۹]	[۳۰]	[۳۱]	مدار پیشنهادی
سال	۲۰۱۷	۲۰۱۶	۲۰۱۷	۲۰۱۷	-
نوع ساختار ورودی	کسکود سورس مشترک	گیت مشترک	گیت مشترک	گیت مشترک	سورس مشترک
فناوری	۱۳۰ nm	۰/۱۸ μm	۰/۱۸ μm	۱۳۰ nm	۰/۱۸ μm
اندازه گیری	شبیه سازی	شبیه سازی	شبیه سازی	شبیه سازی	شبیه سازی
BW(GHz)	۲/۱-۷/۶	۱-۱۰/۳	۰/۱-۱/۸	۳-۱۲	۲/۵-۱۰/۶
NF(dB)	۳/۵	۴/۷	۳/۸	۴/۳	۳/۵
S ₂₁ (dB)	۱۱/۷	۱۶	۱۵	۱۳/۵	۱۵

S_{11} (dB)	<-۱۰	<-۱۰	<-۷/۸	<-۱۱	<-۱۰
IIP3(dBm)	۱۵/۷	۱۱	۰/۲۵	-۷	-۱۰
Power(mW)	۱۳/۴	۱۰/۹	۱۰/۸	۸/۵	۱۰
V_{DD} (V)	۱	۱/۸	۱/۸	۱/۲	۱
FOM	۴/۹	۱۷/۴	۳/۵۵	۱۴	۲۰/۶۷

مهندسی برق دانشگاه تبریز، دوره ۴۶، شماره ۲، صفحه ۱۵-

۱۳۹۵، ۲۳.

۴ نتیجه‌گیری

در این مقاله، یک تقویت‌کننده کم‌نویز (LNA) دوطبقه سورس‌مشارک با شبکه تطبیق جدید برای کاربرد در باند فرکانسی فرا پهن‌بند (UWB) ارائه شد. در LNA پیشنهادشده، از دو شبکه فیدبک منفی فعال برای ایجاد تطبیق امپدانس ورودی پهن‌بند و یکنواختی بهره استفاده شد. شبکه فیدبک فعال اول به‌صورت آرایش کسکود گیت‌مشارک میان خروجی و ورودی طبقه اول پیاده‌سازی شده و به همراه دو سلف در ورودی، توانسته است علاوه بر ایجاد مجزاسازی بالا، تطبیق ورودی مناسبی را در پهنای باند وسیع ایجاد کند. نتایج شبیه‌سازی در فناوری $0.18 \mu\text{m}$ CMOS و مقایسه آن با دیگر ساختارهای سورس‌مشارک نشان می‌دهد که CS-LNA پیشنهادشده از عملکرد فرکانسی و مصرف توان مطلوبی برخوردار بوده و برای استفاده در گیرنده‌های UWB مناسب است.

مراجع

- [8] M. Khurram and S. M. R. Hasan, "A 3–5 GHz current-reuse gm-boosted CG-LNA for ultra wideband in 130 nm CMOS", in *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, vol. 20, no. 3, pp. 400-409, 2012.
- [9] Y. S. Lin and *et al.*, "Analysis and design of a CMOS UWB LNA with dual-RLC-branch wideband input matching network", in *IEEE Transactions on Microwave Theory and Techniques*, vol. 58, no. 2, pp. 287-296, 2010.
- [10] F. Chen, W. Zhang, W. Rhee, J. Kim, D. Kim and Z. Wang, "A 3.8-mW 3.5–4-GHz regenerative FM-UWB receiver with enhanced linearity by utilizing a wideband LNA and dual bandpass filters", in *IEEE Transactions on Microwave Theory and Techniques*, vol. 61, no. 9, pp. 3350-3359, 2013.
- [11] M. Battista, J. Gaubert, M. Egels, S. Bourdel and H. Barthelemy, "6–10 GHz ultra-wideband CMOS LNA", *Electronics Letters*, vol. 44, no. 5, pp. 343-345, 2008.
- [12] D. Cassan and J. Long, "A 1-V transformer-feedback low-noise amplifier for 5 GHz wireless LNA in 0.18- μm CMOS", *IEEE Journal of Solid-State Circuits*, vol. 38, no. 3, pp. 427-435, 2003.
- [13] X. Guan, C. Huynh and C. Nguyen, "Design of a 0.18- μm CMOS resistive shunt feedback low-noise amplifier for 3.1–10.6-GHz UWB receivers", *2011 International Conference on Infrared, Millimeter, and Terahertz Waves*, Houston, USA, 2011, pp. 1-2.
- [14] J. Borremans, P. Wambacq, C. Soens, Y. Rolain and M. Kuijk, "Low-area active-feedback low-noise amplifier design in scaled digital CMOS", in *IEEE Journal of Solid-State Circuits*, vol. 43, no. 11, pp. 2422-2433, 2008.
- [15] A. Bevilacqua and A. Niknejad, "An ultra-wideband CMOS low-noise amplifier for 3.1-10.6-GHz wireless receivers", *IEEE Journal of Solid-State Circuits*, vol. 39, no. 12, pp. 2259-2268, 2004.
- [16] H. K. Chen, Y. S. Lin and S. S. Lu, "Analysis and design of a 1.6–28-GHz compact wideband LNA in 90-nm CMOS using a Π -match input network", in *IEEE Transactions on Microwave Theory and Techniques*, vol. 58, no. 8, pp. 2092-2104, 2010.
- [17] P. Y. Chang, S. H. Su, S. S. H. Hsu, W. H. Cho and J. D. Jin, "An ultra-low-power transformer-feedback 60 GHz low-noise amplifier in 90 nm CMOS", in *IEEE Microwave and Wireless Components Letters*, vol. 22, no. 4, pp. 197-199, 2012.
- [18] J.-Y. Lee, W.-J. Lin, M.-P. Houg and L.-S. Chen, "A compact wideband matching 0.18 m CMOS UWB low noise amplifier using active feed-back technique", *Progress In Electromagnetics Research C*, Vol. 16, pp. 161-169, 2010.
- [19] L. Ma, Z. Wang, J. Xu, and X. Chen, "A 45-GHz CMOS low-power LNA using active feedback", *PIERS Proceedings*, Prague, Czech Republic, 2015, pp. 6-9.
- [20] C. Feng, Z. Lu, W. Lim, W. Sui and X. Yu, "3–10 GHz self-biased resistive-feedback LNA with inductive
- [1] Y. Lo and J. Kiang, "Design of wideband LNAs using parallel-to-series resonant matching network between common-gate and common-source stages", *IEEE Transactions on Microwave Theory and Techniques*, vol. 59, no. 9, pp. 2285-2294, 2011.
- [2] Q. Wan and C. Wang, "Design of 3.1–10.6 GHz ultra-wideband CMOS low noise amplifier with current reuse technique", *AEU - International Journal of Electronics and Communications*, vol. 65, no. 12, pp. 1006-1011, 2011.
- [۳] الهام بهرامی، حسین شمسی، «تقویت‌کننده لگاریتمی کم مصرف و کم‌نویز برای کاربرد ضبط سیگنال‌های زیست-پتانسیل»، مجله مهندسی برق دانشگاه تبریز، دوره ۴۶، شماره ۳، صفحه ۷۳–۸۱، ۱۳۹۵.
- [4] H. Nejati, T. Ragheb, A. Nieuwoudt and Y. Massoud, "Analytical modeling methodology for ultra wideband low noise amplifiers with generalized filter-based impedance matching", *Analog Integrated Circuits and Signal Processing*, vol. 51, no. 2, pp. 121-127, 2007.
- [5] C. T. Fu, C.N. Kuo and S. Taylor, "Low-noise amplifier design with dual reactive feedback for broadband simultaneous noise and impedance matching", *IEEE Transactions on Microwave Theory and Techniques*, vol. 58, no. 4, pp. 795-806, 2010.
- [6] S. Asgaran, M. Deen and C. Chen, "Design of the input matching network of RF CMOS LNAs for low-power operation", *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 54, no. 3, pp. 544-554, 2007.
- [۷] پرویز امیری، محمود صیفوری، بابک آفرین، آوا هدایتی پور، «طراحی پیش تقویت‌کننده RGC کم‌نویز مدار مجتمع CMOS با پهنای باند ۲۰ GHz و بهره ۶۰ dB Ω »، مجله

- [26] Y. S. Lin, C. C. Wang, G. L. Lee and C. C. Chen, "High-performance wideband low-noise amplifier using enhanced Π -match input network", in *IEEE Microwave and Wireless Components Letters*, vol. 24, no. 3, pp. 200-202, 2014.
- [27] C. Wu, Y. Lin and C. Wang, "A 3.1-10.6-GHz current-reused CMOS ultra-wideband low-noise amplifier using self-forward body bias and forward combining techniques", *Microwave and Optical Technology Letters*, vol. 55, no. 10, pp. 2296-2302, 2013.
- [28] Z. Zhang, A. Dinh, L. Chen, and H. Wang, "Wide range linearity improvement technique for linear wideband LNA", *IEICE Electronics Express*, vol. 14, no. 4, pp. 1-10, 2017.
- [29] A. Sahafi, J. Sobhi, and Z. D. Koozehkanani, "Linearity improvement of gm-boosted common gate LNA: Analysis to design", *Microelectronics Journal*, vol. 56, pp. 156-162, 2016.
- [30] Y. Yu, K. Kang, Y. Fan, C. Zhao, H. Liu, Y. Wu, Y. Ban and W. Yin, "Analysis and design of inductorless wideband low-noise amplifier with noise cancellation technique", in *IEEE Access*, vol. 5, pp. 9389-9397, 2017.
- [31] N. Li, W. Feng and X. Li, "A CMOS 3–12-GHz ultrawideband low noise amplifier by dual-resonance network", in *IEEE Microwave and Wireless Components Letters*, vol. 27, no. 4, pp. 383-385, 2017.
- source degeneration", *Electronics Letters*, vol. 49, no. 6, pp. 387-388, 2013.
- [21] H. Chen, D. Chang, Y. Juang and S. Lu, "A compact wideband CMOS low-noise amplifier using shunt resistive-feedback and series inductive-peaking techniques", *IEEE Microwave and Wireless Components Letters*, vol. 17, no. 8, pp. 616-618, 2007.
- [22] J. Borremans, P. Wambacq and D. Linten, "An ESD-protected DC-to-6GHz 9.7 mW LNA in 90nm digital CMOS", *2007 IEEE International Solid-State Circuits Conference. Digest of Technical Papers*, San Francisco, USA, 2007, pp. 422-424.
- [23] Y. Lu, K. Yeo, A. Cabuk, J. Ma, M. Do and Z. Lu, "A novel CMOS low-noise amplifier design for 3.1- to 10.6-GHz ultra-wide-band wireless receivers", *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 53, no. 8, pp. 1683-1692, 2006.
- [24] S. Arshad, R. Ramzan, K. Muhammad and Q. Wahab, "A sub-10mW, noise cancelling, wideband LNA for UWB applications", *AEU - International Journal of Electronics and Communications*, vol. 69, no. 1, pp. 109-118, 2015.
- [25] A. Galal, R. Pokharel, H. Kanaya and K. Yoshida, "High linearity technique for ultra-wideband low noise amplifier in 0.18 μ m CMOS technology", *AEU - International Journal of Electronics and Communications*, vol. 66, no. 1, pp. 12-17, 2012.

زیر نویس ها

-
- ¹ Ultra-wideband
² Wireless personal area networks
³ Wireless metropolitan area networks
⁴ Passive
⁵ Bevilacqua
⁶ Chebyshev
⁷ Chen
⁸ Chang
⁹ Li
¹⁰ Ma
¹¹ Shunt peaking
¹² Shunt feedback
¹³ Degeneration
¹⁴ Gain-boosting
¹⁵ Stern