

طراحی اینورتر گرافنی یکپارچه و مدل سازی ماتریس انتقال آن

سمیه فتوحی^{۱*} و سید سعید حاجی نصیری^۲

اطلاعات مقاله

دریافت مقاله: ۱۳۹۸/۱۱/۲۱

پذیرش مقاله: ۱۳۹۹/۰۲/۰۶

چکیده

ابتدا ساختار یکپارچه‌ای برای اینورتر گرافنی شامل ترانزیستور اثر میدان گرافنی و خط ارتباطی گرافنی ارائه می‌شود. دلیل ارائه ساختار یکپارچه برای اینورتر گرافنی حذف مقاومت‌های اتصال اهمی، شاتکی و اثرات پارازیتی در محل اتصال خطوط ارتباطی فلزی متداول به گیت، سورس و درین ترانزیستور است. سپس با استفاده از مدل مداری ادوات گرافنی به کاررفته در ساختار پیشنهادی، مدل ماتریس انتقال مدار اینورتر گرافنی یکپارچه استخراج می‌شود. در مدل مداری ترانزیستور و خط ارتباطی و به تبع آن در ماتریس انتقال کلی اینورتر گرافنی یکپارچه، اثرات سلفی-خازنی و انواع پراکندگی‌ها لحاظ شده است. حذف مقاومت‌های اتصال اهمی، شاتکی و اثرات پارازیتی باعث افزایش سرعت کاری اینورتر خواهد شد و استخراج ماتریس انتقال اینورتر گرافنی یکپارچه و محاسبه نمودارهای حوزه زمان، پایداری نسبی و پهنای باند فرکانسی مؤید این بهبود است. مزیت مدل ماتریس انتقال اینورتر پیشنهادی این است که هرگونه تغییر در پارامترهای فیزیکی نانونوارهای گرافنی به کاررفته در ساختار به سادگی در مدل مداری و روابط ماتریس انتقال وارد می‌شود و می‌توان اثرات ناشی از آنها را در کلیه ابعاد و تکنولوژی‌ها بررسی کرد. با استفاده از مدل مداری و ماتریس انتقال استخراج شده می‌توان انواع تحلیل‌های پایداری نظیر نایکوئیست، بد، نیکولز و پاسخ‌های حوزه زمان - فرکانس اینورترهای گرافنی یکپارچه مورد استفاده در مدارات با مقیاس بزرگ را محقق کرد.

۱- مقدمه

قویتر از سیم‌های مسی هستند [۱ و ۶]. گرافن قابلیت عبور جریان‌های بالا در حد 10^{10} آمپر در هر سانتیمتر مربع را داراست ولی در جریان‌های بسیار بالا دمای ورقه‌های گرافنی افزایش یافته و باعث نقص و گسستگی ساختاری در گرافن می‌شود. دانگ و همکاران در سال ۲۰۱۴ به پدیدار-شدن ریپل در گرافن در دماهای بالا اشاره کرده‌اند و عنوان کرده‌اند که در دماهای بالا ریپل‌ها پراکنده می‌شوند [۷]. تیان و همکاران در سال ۲۰۱۷ به نحوه ایجاد برخی نقص‌های شبکه‌ای گرافن نظیر نقص استون - والز در دماهای

ماده دوبعدی گرافن به دلیل خواص ویژه الکترونیکی، مکانیکی، گرمایی و نوری توجه بسیار زیادی را در سالهای اخیر به سوی خود جلب کرده است [۱-۶]. طول پیمایش آزاد الکترون در گرافن خالص بدون نقص و در دمای اتاق ۱ میکرومتر است و با افزایش دما و حضور برخی نقص‌های ساختاری این عدد تا حد اندکی کاهش می‌یابد در حالی که در مس این پارامتر تنها ۴۰ نانومتر است [۱-۵]. به لحاظ استحکام کششی، نانونوارهای گرافنی ۱۰۰ برابر

* پست الکترونیک نویسنده مسئول: s.fotoohi@iiu.ac.ir

۱. گروه مهندسی برق، واحد اسلامشهر، دانشگاه آزاد اسلامی، اسلامشهر، ایران

۲. دانشکده مهندسی برق، پزشکی و مکترونیک، واحد قزوین، دانشگاه آزاد اسلامی، قزوین، ایران

همکاران در سال ۲۰۱۹ به وسیله مکانیسم کنترل حرارتی مدرن اقدام به سنتز ورقه‌های گرافن با کیفیت بالا، پایین‌ترین نرخ نقص و کمترین هزینه کرده‌اند [۱۶]. لیو و همکاران در سال ۲۰۱۹ با استفاده از اسید آسکوربیک و پدیده کاهش هیدروترمال اقدام به تولید گرافن با هزینه بسیار پایین نموده‌اند. تصویربرداری با میکروسکوپ عبور و روبش الکترونی همچنین تصویربرداری با روش انکسار اشعه ایکس کیفیت مناسب نمونه‌های سنتز شده توسط آن‌ها را تأیید می‌کنند [۱۷]. شرما و همکاران در سال ۲۰۱۹ با تابش لیزر روی پلی‌آمید اقدام به تولید گرافن قابل انعطاف در مقیاس صنعتی و در عین حال ارزان قیمت کرده‌اند [۱۸]. لانگ و همکاران در سال ۲۰۲۰ با استفاده از روش تابش ناگهانی گرمای ژول در مدت زمان کمتر از ۱ ثانیه اقدام به سنتز گرافن با استفاده از منابع ارزان کربنی نظیر کک یا ذغال سنگ کرده‌اند. تصویربرداری‌های اشعه ایکس کیفیت مناسب ورقه‌های گرافنی استحصال شده توسط آن‌ها را تأیید می‌کند [۱۹]. پس از سنتز ورقه‌های گرافنی این سوال پیش می‌آید که آیا با تکنولوژی‌های ساخت، برش، لیتو-گرافی و لایه‌نشانی موجود آیا امکان پیاده‌سازی ارزان و با دقت ساختار پیشنهادی و استفاده از آن در مدارات بسیار ریز و فرامقیاس وجود دارد؟ پاسخ این سوال نیز با توجه به مراجع ذیل مثبت است. در مقاله مونکبات و همکاران در سال ۲۰۲۰، تکنیک لایه‌نشانی و لایه‌برداری و ساخت گرافن با دقت اتمی با روش لایه‌برداری ناهمسانگرد به صورت عملی توضیح داده شده است [۲۰]. سباسین و همکاران نیز در سال ۲۰۲۰ با روش نانولیتوگرافی به صورت عملی به دقت‌های برش در حد اتمی دست یافته‌اند. این گروه از لیتوگرافی پرتو یونی، لیتوگرافی پرتو الکترونی و لیتوگرافی اشعه ایکس در راستای هدف خود استفاده کرده‌اند [۲۱]. وارود و همکاران نیز در سال ۲۰۲۰ یک ساختار CMOS مدرن را با نقاط کوانتومی که فقط از چند اتم تشکیل شده است ساخته‌اند [۲۲]. مورنو در کنفرانس ساختاری تک-بعدی و دوبعدی که در سال ۲۰۲۰ در ژاپن برگزار شد شیوه برش‌زنی و الگودهی به گرافن در ابعاد اتمی را با روش سنتز سلسله‌مراتبی معرفی کرد [۲۳]. ژائو و همکاران نیز در سال ۲۰۲۰ با استفاده از تکنیک پلاریزاسیون نوری، نانونوارهای گرافنی آرمچیر با دقت اتمی و خواص منحصر به فرد را تولید کرده‌اند [۲۴]. بدین ترتیب نگرانی در خصوص امکان ساخت ساختار پیشنهادی با دقت بالا و هزینه پایین وجود

بالا و هنگام سرد شدن سریع ورقه‌های گرافنی اشاره کرده‌اند. عکس‌های میکروسکوپ انتقال الکترونی برخی از این نقص‌ها را نشان می‌دهد که البته درصد بسیار کمی از سطح گرافن را درگیری می‌کنند [۸]. بانرجی و همکاران نیز در سال ۲۰۱۸ به پدیده مهاجرت الکترونی در اثر دماهای بسیار بالا در تکنولوژی CMOS که از گرافن استفاده کرده است، اشاره کرده‌اند [۹]. لکن به این نکته نیز اشاره شده که قابلیت هدایت گرمایی گرافن در شرایطی که از زیرلایه مناسب استفاده شود بسیار بالاست و در نتیجه قابلیت تبادل حرارتی با محیط در این ماده، نگرانی‌ها درباره مواردی نظیر نقص، ریپل و یا مهاجرت الکترونی را تا حد زیادی کاهش می‌دهد. در واقع با توجه به هدایت گرمایی بسیار بالای گرافن که در حد ۲۰۰۰ وات در متر-کلون می‌باشد قطعاً می‌تواند با استفاده از این ماده ساخته می‌شوند نیازی به سینک حرارتی جداگانه ندارند [۱، ۲ و ۱۰]. خواص نوری گرافن نیز با روش‌های موجود تا حد زیادی قابل تنظیم و به کارگیری در مدارات الکترواپتیکی است [۱۱].

برای سنتز نانونوارهای گرافنی روش‌های مختلفی نظیر تورق شیمیایی، شکافت مکانیکی، رشد هم‌بافته، تخلیه آرک، لایه-نشانی بخار شیمیایی، بخار با لیزر، استفاده از الکتروکاتالیست و روش‌های هیدروترمال استفاده می‌شود [۷-۹]. روش تورق شیمیایی و شکافت میکرومکانیکی از قدیمی‌ترین و ارزان‌ترین روش‌های سنتز گرافن هستند ولی احتمال بروز خطا در این روش‌ها زیاد است. روش‌های رشد هم‌بافته، تخلیه آرک، لایه‌نشانی بخار شیمیایی، بخار با لیزر، استفاده از الکترو-کاتالیست و روش‌های هیدروترمال جدیدترین روش‌های سنتز گرافن هستند و احتمال بروز نقص و یا ریپل در گرافن در این شرایط بسیار کم است ولی در مقایسه با روش‌های سنتی هزینه تجهیزات بیشتری نیاز دارند. ذکر این نکته ضروری است که روش‌های جدید سنتز گرافن در مقایسه با بسیاری از مواد نانوالکترونیک دوبعدی دیگر هزینه کمتری تحمیل می‌کنند [۱۲-۱۴]. کربن و مواد کربنی دوبعدی به وفور در طبیعت یافت می‌شوند و در سال‌های اخیر روش‌های سنتز گرافن ارزان قیمت با خلوص و دقت بالا پیشرفت‌های شگرفی داشته است. ارس و همکاران در سال ۲۰۱۸ با استفاده از راکتور لایه‌نشانی بخار شیمیایی اقدام به سنتز ورقه‌های گرافن با هزینه پایین و کیفیت بالا کرده‌اند. طیف-سنجی رامان از نمونه‌های استحصال شده کیفیت بالایی و ورقه‌های گرافنی آن‌ها را نشان می‌دهد [۱۵]. جاشی و

ندارد.

با توجه به خواص فیزیکی مذکور و منحصربه‌فرد گرافن، به ویژه قابلیت حمل جریان بسیار بالا و هدایت گرمایی قابل توجه آن، می‌توان از این ماده در ساخت خطوط ارتباطی بین قطعات مختلف مدارات مجتمع بهره گرفت [۲۵-۲۸]. در ضمن با توجه به طول پیمایش آزاد بالای حامل‌ها در گرافن و احتمال برخورد کم بین آنها، از نانونوارهای گرافنی می‌توان جهت ساخت ترانزیستورهای اثر میدان با سرعت و پایداری بالا بهره برد [۲۹-۳۲]. همچنین از گرافن در ساخت مدارات مجتمع الکترونیکی مختلف نظیر گیرنده‌های فرکانس رادیویی، کنترل کننده‌های لیزر کوانتومی و مدارات نانو الکترو - فوتونیک استفاده شده است [۳۳-۳۶].

مدل‌های مداری متنوعی در سال‌های اخیر برای بررسی و تحلیل رفتار خطوط ارتباطی نانونوارگرافنی پیشنهاد شده و مورد استفاده قرار گرفته‌اند [۲۷، ۲۸، ۳۷ و ۳۸]. این مدل‌ها برای بررسی پایداری نسبی خطوط ارتباطی گرافنی و تحلیل پاسخ حوزه زمان آن‌ها و همچنین استخراج مشخصات کوپل‌شدگی و هم‌شنوایی این نوع خطوط ارتباطی استفاده شده‌اند. در مراجع ۲۷ و ۲۸ با استفاده از مدل خط انتقال توزیع‌شده خطوط ارتباطی گرافنی اثر افزایش طول و پهنای نوارها روی تأخیر و پایداری نسبی این نوع خطوط ارتباطی بررسی شده است. مرجع ۳۷ انواع مدل‌های خط انتقال توزیع‌شده را برای خطوط ارتباطی نانونوار گرافنی ارائه داده است و رفتار تأخیری این نوع خطوط را بررسی کرده - است. در مرجع ۳۸ به بررسی پایداری نسبی و تحلیل حوزه زمان خطوط ارتباطی نانونوار گرافنی کوپل شده با استفاده از مدل خط انتقال پرداخته شده است. در کنار مدل‌های موجود برای خطوط ارتباطی گرافنی، برای ترانزیستورهای گرافنی نیز مدل‌های متنوعی ارائه شده است [۲۹ و ۳۹-۴۲]. در کلیه این مدل‌ها وابستگی جریان درین به ولتاژ گیت - سورس لحاظ شده است. لکن در مدل مورد استفاده در مرجع ۲۹ علاوه بر وجود این وابستگی که پایه اصلی کار ترانزیستور است، کلیه اثرات کوپلینگ مقاومتی - خازنی الکتروستاتیک و کوانتومی بین پایه‌های گیت، سورس و درین هم لحاظ شده - است و این مدل به لحاظ جامع و کامل بودن بهتر از مدل‌های قبلی است.

همان‌گونه که در اکثر مراجع مذکور که مربوط به خطوط ارتباطی گرافنی و نیز ترانزیستورهای اثر میدان گرافنی است مشاهده می‌شود در کنار مدل مداری، تحلیل پایداری و حوزه

زمان مدارات مبتنی بر این قطعات اهمیت ویژه‌ای دارد. خطوط ارتباطی از هر نوع و هر ماده‌ای که باشند شاهره مواصلاتی در سیستم‌های حلقه‌باز و حلقه بسته هستند و ناپایداری در این خطوط و به تبع آن مدارات الکتریکی حاوی آن‌ها، سیستم‌های حلقه‌باز و حلقه‌بسته را به شدت دچار اختلال خواهد کرد. هرگونه نوسان و ناپایداری در این نوع خطوط ارتباطی می‌تواند به قطعات و مدارات بعدی که به آن‌ها متصل هستند آسیب وارد کرده و یا در مدارات دیجیتال متصل بعدی باعث نوعی سردرگمی منطقی شود [۲۷-۲۹ و ۳۸ و ۴۳]. بحث پایداری در انواع مختلف سیستم‌های الکتریکی یکی از چالش‌های مهم در صنعت برق می‌باشد. در مرجع ۲۷ و ۲۸ پایداری نسبی و پاسخ حوزه زمان خطوط ارتباطی گرافنی بررسی شده است [۲۷-۲۸]. نشان داده شده که با افزایش ابعاد نوار گرافنی پایداری و تأخیر سیستم افزایش می‌یابد. همچنین پایداری نسبی برای ادواتی نظیر ترانزیستورهای اثر میدان نانونوارگرافنی نیز بررسی شده است [۲۹]. در این ترانزیستورها اثر افزایش ابعاد ترانزیستور روی پایداری، پهنای باند و پاسخ زمانی آن بررسی شده است. نکته مهمی که در پاسخ حوزه زمان ترانزیستور اثر میدان گرافنی ملاحظه شده است، مولتی‌هارمونیک بودن خروجی به ورودی پله است که اهمیت بررسی پایداری را در این نوع ترانزیستور - ها چندبرابر می‌کند. در مرجع ۳۸ پایداری نسبی و تحلیل حوزه زمان خطوط گرافنی چندلایه کوپل شده با مدل خط انتقال بررسی شده است [۳۸]. در مرجع ۴۳ پایداری نسبی مربوط به لیزر نقطه کوانتومی در اثر تغییرات پارامترهای کاری لیزر بررسی شده است [۴۳]. در مرجع ۴۴ پایداری - نسبی خطوط ارتباطی نانولوله کربنی چندلایه ناهمگون در اثر تغییرات ابعاد نانولوله‌های کربنی بررسی شده است [۴۴]. در مراجع ۴۵ و ۴۶ نیز روش‌هایی جهت بهبود پایداری گذرای برخی سیستم‌های الکتریکی دیگر ارائه شده است [۴۵-۴۷]. نکته مهمی که در تمامی مدارات مجتمع گرافنی ارائه شده به چشم می‌خورد، وجود مقاومت اتصال اهمی و شاتکی در محل اتصال قطعات به یکدیگر و یا محل اتصال قطعات به خطوط ارتباطی می‌باشد که این امر ضعف ساختاری بزرگی به شمار می‌آید و موجب افزایش تأخیر انتشار سیگنال از هر قطعه به قطعه دیگر و یا از هر قطعه به خطوط ارتباطی و از خطوط - ارتباطی به قطعه بعدی می‌شود.

منشاء مقاومت اهمی یا شاتکی به محل اتصال فلز و نیمه - هادی برمی‌گردد و در اصل تفاوت تابع کار فلز و باند هدایت

را در ترانزیستور اثر میدان استفاده کرد بلکه می توان هر گونه آرایشی را برای اتصال ترانزیستورها به شکل یکپارچه در نظر گرفت. در گام اول این مقاله، برای نخستین بار ساختار پایه مدار اینورتر گرافنی یکپارچه با در نظر گرفتن ترانزیستور گرافنی یکپارچه و خطوط ارتباطی گرافنی جهت انتقال سیگنال و بایاس ارائه می شود. جهت بررسی ویژگی های الکترونیکی اینورتر پیشنهادی از مدل مداری ترانزیستور گرافنی و همچنین مدل مداری خط ارتباطی گرافنی بهره می گیریم. در گام دوم، مدل ماتریس انتقال کلی ساختار اینورتر گرافنی یکپارچه استخراج می شود. در نهایت جهت بررسی نتایج با بهره گیری از ماتریس انتقال استخراج شده به صورت موردی به بررسی اثر افزایش طول و پهنای نوارهای گرافنی کانال ترانزیستور روی پاسخ حوزه زمان، پایداری نسبی و پاسخ فرکانسی می پردازیم. ذکر این مورد ضروری است که اساساً بحث پایداری در حضور فیدبک معنی پیدا می کند. میحث پایداری از این دید انجام می شود که با بررسی پایداری سیستم حلقه باز، رفتار سیستم حلقه بسته و دارای فیدبک پیش بینی می شود. اینورتر مورد استفاده در این مقاله یک سیستم حلقه باز است و بررسی بحث پایداری برای این سیستم حلقه باز با محاسبه و استخراج تابع انتقال و ترسیم نمودارهای نایکوئیست انجام می شود. در واقع بررسی پایداری به ازای پهنای و طول های مختلف نانونوار گرافنی در این سیستم حلقه باز انجام می شود تا اگر در جای دیگری نیاز به استفاده از این اینورتر در یک سیستم حلقه بسته بود، راجع به رفتار پایداری سیستم حلقه بسته که دارای فیدبک است بتوان پیش بینی مناسبی داشت.

۲- ساختار پیشنهادی اینورتر گرافنی یکپارچه:

در شکل (۱-الف) ساختار اینورتر گرافنی یکپارچه پیشنهادی نشان داده شده است. در این ساختار از نانو نوارهای گرافنی زیگزاگ که ذاتاً دارای خاصیت فلزی هستند و نانونوارهای گرافنی آرمچیر با خاصیت فلزی در خطوط ارتباطی بایاس و سیگنال استفاده شده است. پایه گیت از نانونوار گرافنی زیگزاگ و پایه های سورس و درین از نانونوارهای آرمچیر فلزی انتخاب شده اند. کانال های نیمه هادی زیر گیت که از نانونوارهای گرافنی آرمچیر با خاصیت نیمه هادی در نظر گرفته شده اند با هم موازی شده اند تا مقاومت معادل بین سورس و درین کاهش یابد و افزاره قابلیت کار در فرکانس های بالا را داشته باشد.

نیمه هادی باعث شکل گیری سد پتانسیلی به نام سد شاتکی می شود. این سد باعث شکل گیری مقاومت در محل اتصال فلز و نیمه هادی می شود و حرکت حامل ها را مشکل می کند. هر چقدر آرایش نیمه هادی بیشتر باشد سد شاتکی باریک تر شده و به سد اهمی نزدیک تر می شود و مقدار مقاومت آن نیز کاهش می یابد. وجود این مقاومت ها در محل اتصال گرافن و فلزات مختلف را مقالات بسیاری گزارش داده اند [۴۸-۵۱]. از سوی دیگر در ساختار یکپارچه ترا برد حامل ها بین دو ماده متفاوت با دو تابع کار مختلف نیست و در واقع نیمه هادی و فلز هر دو از جنس گرافن هستند. بنابراین حین انتقال حامل از فلز به نیمه هادی و یا بلعکس سد پتانسیلی وجود ندارد و ترا برد حامل ها به سهولت انجام می پذیرد. در مرجع ۲۹ ترانزیستور اثر میدان گرافنی یکپارچه ای ارائه شده است که در آن سورس و درین ترانزیستور مانند کانال زیر گیت از جنس گرافن هستند ولی برخلاف کانال زیر گیت که نیمه هادی می باشد سورس و درین از جنس گرافن فلزی در نظر گرفته شده اند. ایده به کار گیری سورس و درین گرافنی ایده مناسبی است لکن ایرادی که به این ساختار وارد است این است که کماکان اتصال گیت، سورس و درین گرافنی به خطوط ارتباطی در ساختار باعث به وجود آمدن مقاومت اتصال خواهد شد. حال آنکه می توان خطوط ارتباطی را نیز از جنس گرافنی انتخاب کرد و مقاومت اتصال گیت، سورس و درین به خط ارتباطی را حذف کرد. نکته اساسی دیگر سازگاری و قابلیت استفاده از ساختار یکپارچه گرافنی در تکنولوژی های موجود نظیر CMOS و DMOS می باشد. تکنولوژی CMOS به عنوان یکی از تکنولوژی های کلیدی، متداول و ارزان جایگاه ویژه ای در صنایع الکترونیک پیشرفته داراست. تکنولوژی DMOS هم که اخیراً در مرجع ۵۲ معرفی شده است تکنیک جدید و مؤثری تحت عنوان ترانزیستور اثر میدان توزیع یافته را معرفی می کند که قابل استفاده در مدارات آنالوگ با ابعاد بسیار کوچک می باشد و محدودیت هایی که در مدارات آنالوگ امروزی وجود دارد را تا حد زیادی مرتفع می کند [۵۲]. این تکنیک رفتار بهینه ای را برای ترانزیستورهای با ابعاد کوچک نظیر ترانزیستورهای گرافنی هنگام مواجهه با اثرات کانال کوتاه و کانال باریک تضمین می کند. ایده ساختارهای یکپارچه گرافنی، قابلیت استفاده در آرایش های CMOS، DMOS و مشابه آن ها را به خوبی داراست و نه تنها می توان خواص منحصر به فرد ماده گرافن

مقدار آن برای نانونوارگرافنی برابر رابطه زیر است [۲۷]:

$$C_Q = \frac{2e^2}{hv_F} N_{ch} \quad (۶)$$

در واقع خازن کوانتومی به نوعی بیانگر میزان انرژی الکتروستاتیک کوانتومی ذخیره شده در نانونوارگرافنی هنگام عبور جریان از آن است. از آنجایی که تمامی N_{ch} کانال با هم موازی هستند لذا مقدار کل خازن کوانتومی ناشی از موازی شدن این کانالها در این مقدار ضرب می شود.

برای توضیح بیشتر راجع به خازن کوانتومی می بایست به این نکته دقت کرد که هنگام تزریق بار تراز فرمی به سمت بالا حرکت می کند و حامل هایی که جدیداً اضافه شده اند می بایست در زیر تراز فرمی قرار بگیرند. در واقع تراز یا انرژی فرمی همان پتانسیل الکتروشیمیایی ماده است. هنگام تزریق الکترون ها تراز فرمی از سطح صفر جابه جا می شود و به سمت تراز هدایت حرکت می کند. از آنجایی که این ترازها نسبت به ترازهای قبلی (قبل از تزریق بار) در سطح بالاتر انرژی قرار دارند (به دلیل افزایش انرژی تراز فرمی)، لذا این حاملها دارای انرژی بیشتری می شوند که این انرژی افزایش یافته توسط خازن کوانتومی مدل می شود. مقدار تقریبی خازن کوانتومی از رابطه زیر محاسبه می شود:

$$\delta Q = e \int dED(E) \left\{ \begin{array}{l} f(E - E_F) \\ -f[E - (E_F + e\delta V)] \end{array} \right\} \quad (۷)$$

$$= e^2 D(E\delta V)$$

$$C_Q = \frac{\delta Q}{\delta V} = \frac{2e^2}{hv_F} \approx 97 \text{ aF} / \mu\text{m} \quad (۸)$$

خازن C_E الکتروستاتیک نانونوارگرافنی در واحد طول است و به شکل هندسی آن بستگی دارد. این مقدار برای نانو-نوارگرافنی برابر است با [۲۷]:

$$C_E = \frac{\epsilon W}{d} \quad (۹)$$

است که در اینجا W پهنای نانو نوارگرافنی است و ϵ نیز نفوذپذیری الکتریکی^۲ است.

۳- مدل سازی ماتریس انتقال اینورتر گرافنی

یکپارچه:

با توجه به مدل مداری نشان داده شده در شکل (۱-ب) ماتریس انتقال خط ارتباطی گرافنی به طول l که با عنصر

به عبارتی به تعداد N_{ch} مقاومت R_S موازی داریم [۲۷].
 L_K اندوکتانس جنبشی نانونوارگرافنی است و مقدار آن در واحد طول برابر با رابطه زیر است [۲۷]:

$$L_K = \frac{h}{2e^2 v_F} / N_{ch} \quad (۳)$$

در واقع القاگر جنبشی به نوعی بیانگر میزان انرژی جنبشی کوانتومی ذخیره شده در نانونوارگرافنی هنگام عبور جریان از آن است. در محاسبه L_K نیز مانند مقاومت های کوانتومی و R_S ، مقدار اندوکتانس بر تعداد کل کانالها تقسیم می شود. در واقع با تغییر ولتاژ، حاملها در سرتاسر نانونوارگرافنی جابه جا می شوند و از آنجایی که در برخی ترازها ممکن است حاملی با مشخصات یکسان با حامل جابه جا شده وجود داشته باشد، از این رو حامل جابه جا شده مجبور به حرکت به سمت تراز بالاتر انرژی می شود زیرا ترازهای پایین تر پر هستند. با توجه به اینکه در ابعاد نانومتر فاصله ترازهای انرژی از هم نسبتاً قابل توجه می باشد یا به عبارتی باندهای انرژی پیوستار نیستند، بنابراین حامل دارای انرژی بیشتری خواهد شد که این انرژی به صورت ذخیره شده در سلف جنبشی تعریف می شود. به عبارت دیگر در ساختارهایی که در ابعاد بالاتر از نانومتر قرار دارند، حامل انرژی جنبشی خود را به دلیل پراکندگیها و برخوردهای متوالی از دست خواهد داد و به آرامش خواهد رسید. لکن در ابعاد نانومتری مسافت طی شده توسط حامل در حدی نیست که منجر به از بین رفتن انرژی جنبشی آن شود و بنابراین این انرژی جنبشی با قطعه ای بنام سلف جنبشی مدل می گردد. مقدار تقریبی این سلف در رابطه زیر محاسبه شده است:

$$\Delta E = \frac{1}{2} \times \frac{h}{2e^2 v_F} \times I^2 \quad (۴)$$

$$\Rightarrow \frac{h}{2e^2 v_F} = L_k \approx 16 \text{ nH} / \mu\text{m}$$

L_M اندوکتانس مغناطیسی نانونوارگرافنی در واحد طول است و به شکل هندسی آن بستگی دارد [۱۲].
این مقدار برای نانونوارگرافنی برابر است با:

$$L_{Mi} = \frac{\mu d}{W} \quad (۵)$$

است که در اینجا W پهنای نانونوارگرافنی است و μ نیز نفوذپذیری مغناطیسی^۱ است.
 C_Q خازن کوانتومی ناشی از هر کانال بر واحد طول است و

^۲ Electric Permittivity

^۱ Magnetic Permeability

در ادامه، شکل (۱-ج) مدل سیگنال کوچک ترانزیستور اثر میدان گرافنی را نشان می‌دهد [۲۹]. باتوجه به در نظر گرفتن کلیه پارامترهای فیزیکی، الکتروستاتیک، جنبشی و تحدید کوانتومی در جهات طولی و عرضی کانال ترانزیستور، مدل موجود کامل‌ترین مدل مداری است که می‌توان برای ترانزیستور اثر میدان نانونوار گرافنی استفاده کرد. به‌علاوه این مدل کلیه رفتارهای سلفی و خازنی سورس و درین و همچنین کلیه اتصال‌های شاتکی ترانزیستور را مدل می‌کند. مدل‌های دیگری هم برای ترانزیستور اثر میدان گرافنی وجود دارند لکن ویژگی‌های جامع مدل انتخاب شده در این مقاله را ندارند [۳۹-۴۲]. نکته‌ای که در اینجا می‌بایست به آن دقت کرد این است که در مدل مداری پایه یک ترانزیستور اثر میدان اولین و مهمترین مسأله، وابستگی جریان ترانزیستور به ولتاژ ورودی آن است که در همه مدل‌های پیشنهادی ترانزیستور که تا به حال ارائه شده‌اند و در مراجع مذکور در مقاله جاری نیز به آنها اشاره شده است، این وابستگی لحاظ شده است. ولی در ترانزیستورهای با ابعاد نانومتری و از جمله ترانزیستورهای اثر میدان گرافنی پارامترهای مهم دیگری نیز وجود دارند که ناشی از تحدید طولی و عرضی حامل‌ها در نوارهای گرافنی به وجود می‌آیند. رفتار موج‌گونه الکترون در این ابعاد ضرورت در نظر گرفتن المان‌های کوانتومی برای اطمینان از صحت مدل ارائه شده- را اجتناب‌ناپذیر می‌کند. وضعی که مدل‌های مذکور در مراجع ۳۹ تا ۴۲ دارند عدم در نظر گرفتن صحیح و کامل این المانهاست که می‌بایست به مدل مداری پایه ترانزیستور اضافه شوند. مزیت مهم مدل مورد استفاده در این مقاله که از مرجع ۲۹ استفاده کرده، لحاظ نمودن همزمان پراکندگی‌های کوانتومی در قالب مقاومت اسکترینگ، لحاظ نمودن رفتار ذخیره‌سازی بار کوانتومی با خازن کوانتومی و لحاظ نمودن انرژی جنبشی حامل‌ها با سلف جنبشی می‌باشد. در این مدل خازن‌های انتقالی گیت به سورس (درین) به صورت زیر تعریف می‌شوند [۲۹]:

$$C_{GS} = IC_{ox} [C_{QS} + (1 + \beta)] / (C_{tot} + C_{QS} + C_{QD}) \quad (16)$$

$$C_{GD} = IC_{ox} [C_{QS} + (1 - \beta)] / (C_{tot} + C_{QS} + C_{QD}) \quad (17)$$

توزیع شده مقاومت، خازن و سلف نشان داده شده است در واحد طول به شکل زیر نمایش داده می‌شود [۲۷]:

$$H(s) = \left\{ \frac{[1 + sR_{out}(C_{out} + C_L)] \times \cosh(\theta^T l)}{\sinh(\theta^T l)} + (R_{out}Z_0^{-T} + sZ_0^T C_L + s^2 Z_0^T R_{out} C_{out} C_L) \times \right\}^{-1} \quad (10)$$

که در آن: $\theta^T = sCZ_0^T$ ، $Z_0^T = \sqrt{(R_s + sL) / sC}$ و $s = j\omega$ است. با توجه به خاصیت توزیع شده خط ارتباطی و با استفاده از تقریب پدید ۴ درجه می‌توان تابع انتقال خط ارتباطی گرافنی را به فرم ذیل نیز در نظر گرفت [۲۷].

$$H_{Interconnect}(s) \approx \left(\sum_{i=0}^4 a_i s^i \right)^{-1} \quad (11)$$

که در آن $a_0 = 1$ و

$$a_1 = R_{out}(C_{out} + Cl + C_L) + R_{ex}(Cl + 2C_L) + R_s l (Cl/2! + C_L) \quad (12)$$

$$a_2 = R_{ex} R_{out} [Cl(C_{out} + C_L) + 2C_{out} C_L] + R_{ex} R_s Cl^2 (Cl/3! + C_L) + R_{out} R_s l \left[\frac{C_{out} Cl / 2! + (C_{out} + C_L) Cl}{2! + C^2 l^2 / 3!} \right] + R_s^2 C^2 l^4 / 4! + LIC_L + LC l^2 / 2! + R_{ex}^2 Cl C_L + R_s^2 Cl^3 C_L / 3! \quad (13)$$

$$a_3 = R_{ex} R_{out} C_{out} Cl C_L (R_{ex} + R_s l) + R_{out} C_{out} LIC_L + (R_{ex} + R_{out} + R_s C_L / C) \times (LC^2 l^3 / 3! + R_s^2 C^3 l^5 / 5!) \quad (14)$$

$$a_4 = L^2 C^2 l^4 / 4! + 3R_s^2 LC^3 l^6 / 6! + R_s^4 C^4 l^8 / 3R_s^2 LC^3 l^6 / 8! + [R_{out}(C_{out} + C_L) + 2R_{ex} C_L] \times (2R_s LC^2 l^4 / 4! + R_s^3 C^3 l^6 / 6!) + (R_{out} + R_{ex} + R_s C_L / C) \times (2R_s LC^3 l^5 / 5! + R_s^3 C^4 l^7 / 7!) + 2R_{out} R_{ex} C_{out} C_L \left(\frac{LC l^2 / 2! + R_s^2 C^2 l^4 / 4!}{R_s^2 C^2 l^4 / 4!} \right) + \left(\frac{R_{out} R_{ex} (C_{out} + C_L) + R_{ex}^2 C_L + (L + R_s R_{out} C_{out}) C_L / C}{R_s^2 C^2 l^4 / 4!} \right) \times (LC^2 l^3 / 3! + R_s^2 C^3 l^5 / 5!) + R_s C^2 l^3 \left(\frac{R_{out} R_{ex}^2 C_{out} C_L + LR_{out} C_{out} C_L / C}{R_s^2 C^2 l^4 / 4!} \right) / 3! \quad (15)$$

که در آن $R_{ex} \equiv (RC + RQ) / 2$

¹ Pade Approximation

جدول ۱: معرفی عناصر مداری شکل (۱-ج) [۲۹]

پارامتر	تعریف، مقدار	واحد
C_{GB}	خازن گیت به زیرلایه ؛ $lchCox (C_{tot}+C_{QS}+C_{Qd})-1$	$F \cdot cm^{-1}$
C_{ox}	خازن اکسید گیت $\epsilon_0 \epsilon_{ox} / tox$ ؛	$F \cdot cm^{-2}$
C_{XY}^*	خازن انتقالی بین ترمینال ها X & Y ؛ $-\partial V_X / \partial V_Y$	F
C_{SUB}	خازن زیرلایه $\epsilon_0 \epsilon_r lch W / h_{SUB}$ ؛	F
C_Q	خازن کوانتومی $2e^2 / (h\nu F)$ ؛	$F \cdot cm^{-1}$
$C_{QS(D)}$	خازن کوانتومی سورس (درین)	F
C_{SB}	خازن سورس به زیرلایه ؛ $CSG \cdot C_{SUB} / Cox$	F
C_{DB}	خازن درین به زیرلایه ؛ $CDG \cdot C_{SUB} / Cox$	F
C_{tot}	$Cox + C_{SUB}$	$F \cdot cm^{-2}$
$R_{S/D}$	مقاومت سری سورس (درین)	Ω
R_{SB}	مقاومت سورس به زیرلایه	Ω
R_{DB}	مقاومت درین به زیرلایه	Ω
R_{SDB}	مقاومت زیرلایه	Ω
L_{MS}	اندوکتانس مغناطیسی نانونوار گرافنی ؛ $\mu lch h_{sub} / W$	H
L_{KS}	اندوکتانس جنبشی $h / 2e^2 \nu F$ ؛	H
l_{ch}	طول کانال	nm
h_{SUB}	ضخامت زیرلایه	nm
tox	ضخامت اکسید گیت	nm
ϵ_0	ضریب نفوذپذیری خلاء	$F \cdot cm^{-1}$
ϵ_{ox}	ثابت دی الکتریک نسبی اکسید گیت ۱۶؛	-
ϵ_r	ثابت دی الکتریک نسبی زیرلایه	-
μ	ضریب تراوایی نسبی نانونوار گرافنی ؛ ۰,۱۳	-
β	پارامتر اثر کانال کوتاه	-
e	بار الکترون ؛ 1.6×10^{-19}	C
h	ثابت پلانک ؛ 6.626×10^{-34}	eV.s
ν_F	سرعت فرمی حامل ها در نانونوار- گرافنی ؛ $10^6 \times 8$	$cm \cdot s^{-1}$
λ	طول پیمایش آزاد نانونوار گرافنی ؛ ۱۰۰	nm
N_{GNR}	تعداد کانال ها در ترانزیستور گرافنی ؛ ۱۰۰	-
d	فاصله کانال های ترانزیستور از هم ؛ ۱۰	nm

مقاومت درین به سورس در ترانزیستور به فرم زیر بیان می شود [۲۹]:

$$R_{DS} = R_{SB} + (h/4e^2)(l/\lambda) \quad (18)$$

کلید پارامترهای مورد استفاده در این معادلات در جدول ۱ معرفی شده اند. شاخه های مقاومتی و خازنی مدل ترانزیستور با تعداد کانال گرافنی نیمه هادی موازی N_{GNR} به فرم زیر است:

$$R_Z^{-1} \equiv \sum_{i=1}^{N_{GNR}} R_{Zi}^{-1},$$

$$C_{XY} \equiv \sum_{i=1}^{N_{GNR}} C_{XYi}, \quad (19)$$

$$(L_S + R_S)^{-1} \equiv \sum_{i=1}^{N_{GNR}} (L_i S + R_{Si})^{-1}$$

که در آن $L \equiv L_K + L_M$

با استفاده از مدل مداری شکل (۱-ج) و عناصر موجود در جدول ۱، تابع انتقال ترانزیستور در شکل (۱-ج) به فرم ذیل است [۲۹]:

$$H_{GNRFET}(s) = \frac{\sum_{i=0}^4 b_i s^i}{\sum_{i=0}^4 c_i s^i} \quad (20)$$

در معادله ۲۰ ضرایب b_i و c_i به صورت ذیل هستند [۲۹]:

$$b_0 = g_m R_D^2 (G_1 + G_2 + G_3) \quad (21)$$

$$b_1 = \left\{ g_m \left[R_{SDB}^2 (C_{DB} G_2 - C G_1) + R_{SB} C_{SB} \right] + C_{GD} \left[R_{SB} G_2 + (G_2 + G_3) R_{SDB} \right] \right\} \quad (22)$$

$$b_2 = R_D^2 \left\{ C_{GS} \left[R_{SDB} \left(\frac{G_2 C_{DB}}{C G_1} \right) + C_{SB} \right] - g_m R_{SDB} \left(\frac{C C_{DB}}{R_{SDB} G_1 C_{GB} C_{SB}} \right) - g_m R_{DB} \left[C_{GB} C_{GS} + C_{DB} \left(\frac{C_{GB}}{C_{GS} + C_{GD}} \right) \right] \right\} \quad (23)$$

$$b_3 = -R_D^2 R_{SDB} C_{GS} \left[C C_{DB} + R_{SDB} C_{SB} (g_m C_{DB} - G_1 C_{GD}) \right] \quad (24)$$

$$b_4 = -R_D^2 R_{SDB}^2 C_{GD} C_{GB} C_{SB} C_{DB} \quad (25)$$

$$c_0 = R_D (R_{SDB} G_1 G_2 + G_3) \quad (26)$$

$$c_1 = R_{SDB}^2 (C_{SB} G_2 - G_1 C) + R_{SB} C_{SB} + R_D (C_{GD} + C_{DB}) + R_D^2 (C_{GD} + C_{DB})(G_1 + G_2 + G_3) \quad (27)$$

$$d_2 = \left(\begin{array}{l} -C_{GS}R_{SDB}^2 \{ (C - R_D C_{GD} G_2) \\ -R_{SDB} G_1 C_{GB} + R_D G_1 (C_{DB} + C_{GD}) \} \\ + R_D^2 (C_{GD} + C_{DB}) (C_{GS} + C_{DB}) \\ + (L_{KS} + L_{MS}) C R_{SB} G_2 \end{array} \right) \times \left(\begin{array}{l} R_{out} (C_{out} + C_L + C_L) + R_{ex} (C_L + 2C_L) \\ R_S I (C_L/2! + C_L) \end{array} \right) + \left(\begin{array}{l} R_{SDB}^2 (C_{SB} G_2 - G_1 C) + R_{SB} C_{SB} + \\ R_D (C_{GD} + C_{DB}) + \\ R_D^2 (C_{GD} + C_{DB}) (G_1 + G_2 + G_3) \end{array} \right) + \left(\begin{array}{l} R_{ex} R_{out} [C_L (C_{out} + C_L) + 2C_{out} C_L] + \\ R_{ex} R_S C_L^2 (C_L/3! + C_L) \\ + R_{out} R_S I \left[\frac{C_{out} C_L / 2! + (C_{out} + C_L) C_L / 2! +}{C^2 I^2 / 3!} \right] \\ + R_S^2 C^2 I^4 / 4! + L I C_L + L C I^2 / 2! + R_{ex}^2 C_L C_L + \\ R_S^2 C_L^3 C_L / 3! \end{array} \right) \times \left(\begin{array}{l} R_D (R_{SDB} G_1 G_2 + G_3) \end{array} \right) \quad (35)$$

$$d_4 = C_{GS} C_{GD} C_{SB} C_{DB} R_{SDB}^2 R_D^2 + \left(\begin{array}{l} R_{out} (C_{out} + C_L + C_L) + R_{ex} (C_L + 2C_L) \\ R_S I (C_L/2! + C_L) \end{array} \right) \times \left(\begin{array}{l} R_{SDB} C_{GS} \left[\frac{R_{SDB}^2 C_{GB} C_{DB} \times}{(R_D G_1 - 1)} \right] \\ + R_D C_{GD} (R_{SDB}^3 G_1 C_{GB} C_{SB} - R_D^2 C_{DB}^2) \end{array} \right) + \left(\begin{array}{l} R_{ex} R_{out} [C_L (C_{out} + C_L) + 2C_{out} C_L] + \\ R_{ex} R_S C_L^2 (C_L/3! + C_L) \\ + R_{out} R_S I \left[\frac{C_{out} C_L / 2! + (C_{out} + C_L) C_L / 2! +}{(C_{out} + C_L) C_L / 2! + C^2 I^2 / 3!} \right] \\ + R_S^2 C^2 I^4 / 4! + L I C_L + L C I^2 / 2! + \\ R_{ex}^2 C_L C_L + R_S^2 C_L^3 C_L / 3! \end{array} \right) \times \left(\begin{array}{l} -C_{GS} R_{SDB}^2 \{ (C - R_D C_{GD} G_2) \\ -R_{SDB} G_1 C_{GB} + R_D G_1 (C_{DB} + C_{GD}) \} \\ + R_D^2 (C_{GD} + C_{DB}) (C_{GS} + C_{DB}) \\ + (L_{KS} + L_{MS}) C R_{SB} G_2 \end{array} \right) + \left(\begin{array}{l} L^2 C^2 I^4 / 4! + 3 R_S^2 L C^3 I^6 / 6! + \\ R_S^4 C^4 I^8 / 3 R_S^2 L C^3 I^6 / 8! \\ + [R_{out} (C_{out} + C_L) + 2R_{ex} C_L] \times \\ (2R_S L C^2 I^4 / 4! + R_S^3 C^3 I^8 / 6!) \\ + (R_{out} + R_{ex} + R_S C_L / C) \times \\ (2R_S L C^3 I^5 / 5! + R_S^3 C^4 I^7 / 7!) \\ + 2R_{out} R_{ex} C_{out} C_L \left(\frac{L C I^2 / 2! +}{R_S^2 C^2 I^4 / 4!} \right) \\ + \left(\frac{R_{out} R_{ex} (C_{out} + C_L) + R_{ex}^2 C_L +}{(L + R_S R_{out} C_{out}) C_L / C} \right) \\ \times (L C^2 I^3 / 3! + R_S^2 C^3 I^5 / 5!) \\ + R_S C^2 I^3 \left(\frac{R_{out} R_{ex}^2 C_{out} C_L +}{L R_{out} C_{out} C_L / C} \right) / 3! \end{array} \right) \times \left(\begin{array}{l} R_D (R_{SDB} G_1 G_2 + G_3) \end{array} \right) \quad (36)$$

$$c_2 = -C_{GS} R_{SDB}^2 \{ (C - R_D C_{GD} G_2) - R_{SDB} G_1 C_{GB} + R_D G_1 (C_{DB} + C_{GD}) \} + R_D^2 (C_{GD} + C_{DB}) (C_{GS} + C_{DB}) + (L_{KS} + L_{MS}) C R_{SB} G_2 \quad (28)$$

$$c_3 = R_{SDB} C_{GS} \left[\frac{R_{SDB}^2 C_{GB} C_{DB} \times}{(R_D G_1 - 1)} + R_D C_{GD} (R_{SDB}^3 G_1 C_{GB} C_{SB} - R_D^2 C_{DB}^2) \right] \quad (29)$$

$$c_4 = C_{GS} C_{GD} C_{SB} C_{DB} R_{SDB}^2 R_D^2 \quad (30)$$

که در آن:

$$G_1 = R_{SDB}^{-1} + R_{DB}^{-1}, \quad G_2 = R_{SDB}^{-1} + 2R_{SB}^{-1}, \\ G_3 = R_{SDB}^{-1} + R_{SB}^{-1}, \\ C = 2C_{SB} + C_{GB} \left(\frac{1 + R_{SDB} R_{SB}^{-1}}{C_{SB} C_{GS}^{-1}} \right), \quad (31)$$

با استفاده از تابع انتقال خط ارتباطی گرافنی و همچنین تابع انتقال ترانزیستور اثر میدان گرافنی، تابع انتقال کلی ساختار اینورتر گرافنی یکپارچه به صورت زیر استخراج می‌گردد:

$$H_{Inverter}(s) = H_{Interconnect} \times H_{GNRFET} \\ = \left(\sum_{i=0}^4 a_i s^i \right)^{-1} \times \left(\sum_{i=0}^4 b_i s^i / \sum_{i=0}^4 c_i s^i \right) = \frac{\sum_{j=0}^4 b_j s^j}{\sum_{i=0}^4 a_i s^i \sum_{j=0}^4 c_j s^j} = \frac{\sum_{j=0}^4 b_j s^j}{\sum_{i=0}^4 d_i s^i} \quad (32)$$

در تابع انتقال فوق که بیان گر رفتار اینورتر گرافنی یکپارچه می‌باشد، ضرایب d_i به صورت ذیل استخراج می‌شوند:

$$d_0 = R_D (R_{SDB} G_1 G_2 + G_3) \quad (33)$$

$$d_1 = \left(\begin{array}{l} R_{SDB}^2 (C_{SB} G_2 - G_1 C) + R_{SB} C_{SB} + \\ R_D (C_{GD} + C_{DB}) + \\ R_D^2 (C_{GD} + C_{DB}) (G_1 + G_2 + G_3) \end{array} \right) + \left(\begin{array}{l} R_{out} (C_{out} + C_L + C_L) + \\ R_{ex} (C_L + 2C_L) + R_S I (C_L/2! + C_L) \end{array} \right) \times \left(\begin{array}{l} R_D (R_{SDB} G_1 G_2 + G_3) \end{array} \right) \quad (34)$$

شده است. هریک از این دو تابع انتقال وابسته به المان های مقاومتی، سلفی و خازنی با منشاء الکتروستاتیک و کوانتومی هستند و این المان ها نیز رفتار خطوط ارتباطی و ترانزیستور اثر میدان را در شرایط متفاوت فیزیکی و ابعاد مختلف منعکس می کنند. به عبارتی کوچک ترین تغییری در مشخصات فیزیکی نوارهای گرافنی چه در خطوط ارتباطی و چه در ترانزیستور اثر میدان باعث تغییر المانهای مدل مداری و در نهایت تغییر تابع انتقال هریک از آنها می شود. روابط ۱ تا ۱۵ مربوط به المان های مداری خط ارتباطی و تابع انتقال آن و روابط ۱۶ تا ۳۷ نیز مربوط به المان های مداری ترانزیستور اثر میدان و تابع انتقال آن است. تابع انتقال نهایی اینورتر نیز همان گونه که در رابطه ۳۲ نشان داده شده است، از ضرب تابع انتقال خط ارتباطی و ترانزیستور به دست می آید. نرم افزار مورد استفاده جهت شبیه سازی متلب می باشد. پس از جداسازی و استاندارد کردن ضرایب تابع انتقال به صورت جداگانه برای صورت و مخرج، با استفاده از نرم افزار متلب می توان پاسخ حوزه زمان و یا فرکانس سیستم اینورتر را به دست آورد. این پاسخ ها می توانند پاسخ سیستم به ورودی پله واحد، پاسخ نایکوئیست سیستم، پاسخ حد فاز و حد بهره سیستم و حتی تعیین مکانی صفر و قطب های سیستم اینورتر باشند.

شکل (۲) پاسخ اینورتر به ورودی پله واحد به ازای افزایش طول کانال های گرافنی ترانزیستور را نشان می دهد. پهنای کانال های گرافنی بین ۲ تا ۲,۲۴ نانومتر در نظر گرفته شده است. همان گونه که در این شکل نشان داده شده با- افزایش طول کانال های گرافنی، میزان زمان آرامش بیشتر می شود و مقدار آن به ترتیب برای طول کانال های ۱۵، ۲۰ و ۲۵ نانومتر برابر است با ۵,۲۳، ۹,۱۶ و ۹,۲۱ فمتوثانیه. این مقدار با در نظر گرفتن خطوط ارتباطی فلزی متداول در اینورتر غیریکپارچه و پهنای کانال های گرافنی بین ۲ تا ۲,۲۴ نانومتر به ترتیب برای طول کانال های ۱۵، ۲۰ و ۲۵ نانومتر برابر است با ۱۰,۵۱، ۱۰,۷۰ و ۱۰,۷۰ فمتوثانیه [۲۹]. نکته دیگری که با توجه به این شکل ها مشخص است ساختار مولتی هارمونیک این پاسخ هاست و دلیل این موضوع وجود صفرهای تابع انتقال در اینورتر گرافنی یکپارچه است. پاسخ مولتی هارمونیک در خروجی اهمیت بررسی پایداری نسبی را افزایش می دهد زیرا هر یک از این هارمونیک ها می توانند باعث آسیب به طبقه بعدی و یا منجر به نوعی سر در گمی منطقی در مدار دیجیتال بعدی شوند. در واقع پاسخ یک

$$d_3 = R_{SDB} C_{GS} \left[\frac{R_{SDB}^2 C_{GB} C_{DB} \times}{(R_D G_1 - 1)} \right. \quad (37)$$

$$+ R_D C_{GD} (R_{SDB}^3 G_1 C_{GB} C_{SB} - R_D^2 C_{DB}^2) \left. \right] +$$

$$\left(\frac{R_{out} (C_{out} + C_I + C_L) +}{R_{ex} (C_I + 2C_L) + R_S I (C_I/2! + C_L)} \right) \times$$

$$\left[\begin{aligned} & -C_{GS} R_{SDB}^2 \{ (C - R_D C_{GD} G_2) \\ & -R_{SDB} G_1 C_{GB} + R_D G_1 (C_{DB} + C_{GD}) \} + \\ & + R_D^2 (C_{GD} + C_{DB}) (C_{GS} + C_{DB}) \\ & + (L_{KS} + L_{MS}) C R_{SB} G_2 \end{aligned} \right] +$$

$$\left(\frac{R_{ex} R_{out} [C_I (C_{out} + C_L) + 2C_{out} C_L] +}{R_{ex} R_S C_I^2 (C_I/3! + C_L)} \right. \left. + R_{out} R_S I \left[\frac{C_{out} C_I / 2! +}{(C_{out} + C_L) C_I} \frac{2! + C^2 I^2 / 3!}{2! + C^2 I^2 / 3!} \right] \right) \times$$

$$\left(\frac{R_{ex}^2 C^2 I^4 / 4! + L I C_L + L C I^2 / 2! +}{R_{ex}^2 C I C_L + R_S^2 C I^3 C_L / 3!} \right)$$

$$\left(\frac{R_{SDB}^2 (C_{SB} G_2 - G_1 C) + R_{SB} C_{SB} +}{R_D (C_{GD} + C_{DB}) +} \right.$$

$$\left. \frac{R_D^2 (C_{GD} + C_{DB}) (G_1 + G_2 + G_3)}{R_D^2 (C_{GD} + C_{DB}) (G_1 + G_2 + G_3)} \right)$$

با استفاده از رابطه ۳۲ و ضرایب استخراج شده ۳۳ تا ۳۷ می توان رفتار اینورتر گرافنی یکپارچه را در فضاهای زمانی و فرکانسی بررسی کرد. بعلاوه می توان میزان پایداری نسبی ساختار را توسط دیاگرام های نایکوئیست، بد و یا نیکلز تحلیل کرد. هر سه نمودار مذکور به ب بررسی پایداری سیستم حلقه باز می پردازند و از روی آن نتایج مهمی درباره رفتار سیستم حلقه بسته مانند پایداری نسبی آن نتیجه گیری می گردد. نمودار اندازه بد، لگاریتم دامنه برحسب فرکانس تابع انتقال را نمایش می دهد و برای نمایش پاسخ فرکانسی سیستم به کار می رود. نمودار فاز بد، اندازه فاز سیستم را برحسب فرکانس نشان می دهد. نمودار فاز بد نشان دهنده آن است که سیستم مورد نظر فاز هر مؤلفه فرکانسی را به چه میزان تغییر می دهد. نمودار نیکولز، اندازه و فاز سیستم را در فرکانس های مختلف به صورت یکجا نمایش می دهد. نمودار نایکوئیست، تابع انتقال سیستم برحسب تغییرات فرکانس از صفر تا بی نهایت را در صفحه مختلط ترسیم می کند. در محور افقی قسمت حقیقی تابع تبدیل و در محور عمودی قسمت موهومی آن رسم می شود. مزیت اصلی نمودار نایکوئیست تعیین رفتار سیستم به ازای تمامی فرکانس ها توسط یک منحنی می باشد [۵۳-۵۴].

۴- نتایج شبیه سازی :

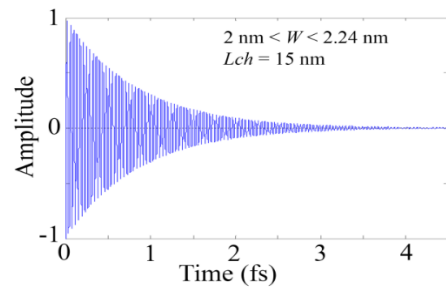
استخراج روابط تحلیلی با در نظر گرفتن مدل مداری و تابع انتقال خطوط ارتباطی و ترانزیستور اثر میدان گرافنی انجام

به عبارتی طی این نوسانات چندگانه، ورودی طبقه دیجیتال بعدی دچار سردرگمی منطقی شده و تشخیص نمی‌دهد که صفر را دریافت کند و یا یک را. همچنین با توجه به نتایج شکل (۲)، علت افزایش تأخیر هنگام افزایش طول کانال‌های گرافنی، افزایش امپدانس ذاتی کانال می‌باشد.

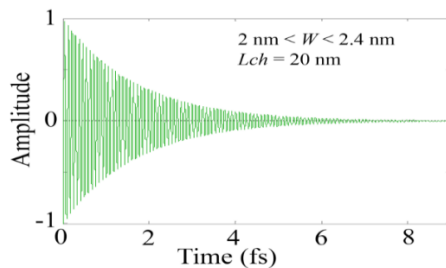
شکل (۳) پاسخ اینورتر را به ورودی پله واحد و به‌ازای افزایش پهنای کانال‌های گرافنی ترانزیستور نشان می‌دهد. طول کانال‌های گرافنی ۱۵ نانومتر در نظر گرفته شده است. همان‌گونه که در این شکل نشان داده شده است با افزایش پهنای کانال‌های گرافنی، طول زمان آرامش هم بیشتر می‌شود و مقدار آن برای پهنای کانال‌های گرافنی بین ۱ و ۱,۲۴ نانومتر، بین ۲ و ۲,۲۴ نانومتر و بین ۳ و ۳,۲۴ نانومتر به ترتیب برابر است با ۲,۸۶، ۵,۲۳ و ۶,۹۷ فمتوثانیه. این مقدار با در نظر گرفتن خطوط ارتباطی فلزی متداول در اینورتر غیریکپارچه و طول کانال‌های ۱۵ نانومتر به ترتیب برای پهنای کانال‌های گرافنی بین ۱ و ۱,۲۴ نانومتر، بین ۲ و ۲,۲۴ نانومتر و بین ۳ و ۳,۲۴ نانومتر برابر است با ۶,۶۹، ۱۰ و ۱۵,۷ فمتوثانیه [۲۹]. همان‌گونه که مشاهده می‌شود با افزایش پهنای کانال‌های گرافنی ترانزیستور، زمان آرامش و یا تأخیر مدار اینورتر افزایش می‌یابد. ذکر این نکته ضروریست که با افزایش پهنای کانال‌های گرافنی ترانزیستور، رسانایی کانال‌ها به دلیل افزایش پارامتر N_{ch} افزایش می‌یابد ولی از طرف دیگر خاصیت خازنی الکترو-استاتیک کانال‌های گرافنی نیز به دلیل افزایش سطح مقطع آن‌ها افزایش می‌یابد و در مجموع به دلیل غالب بودن خازن الکترواستاتیک، در این حالت نیز با افزایش پهنای کانال‌های گرافنی ترانزیستور، افزایش امپدانس و در نتیجه افزایش زمان آرامش و یا تأخیر را خواهیم داشت.

در شکل (۴) پاسخ نایکوئیست تابع انتقال اینورتر گرافنی یکپارچه به ازای افزایش طول و پهنای کانال‌های گرافنی ترانزیستور نشان داده شده است. همان‌گونه که مشاهده می‌شود با افزایش طول و پهنای کانال‌های گرافنی ترانزیستور، پایداری نسبی افزایش می‌یابد. با توجه به نمودارهای نایکوئیست مشخص است که با افزایش طول و یا پهنای کانال‌های گرافنی، مختصات تقاطع نمودارهای نایکوئیست در محور حقیقی و موهومی کاهش می‌یابد و این به معنی افزایش پایداری نسبی سیستم در شرایط مورد-نظر می‌باشد [۲۹]. افزایش پایداری نسبی نتیجه افزایش تأخیر و یا افزایش امپدانس سیستم می‌باشد. روند موجود

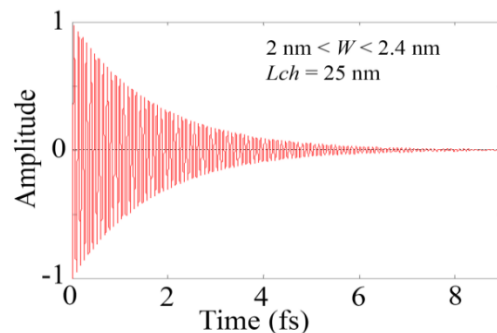
سیستم می‌تواند تک هارمونیک باشد و برای این هارمونیک توان تعریف می‌شود. قطعاً اگر هارمونیک‌های دیگری در پاسخ سیستم وجود داشته باشد، برای هر یک از آن‌ها نیز توانی تعریف می‌شود. توان کل خروجی برابر است با جمع توان هر یک از هارمونیک‌ها. با این حساب توان خروجی سیستم در حالت مولتی هارمونیک بالاتر است و در نتیجه تأثیرگذاری به‌روزی طبقه بعد چه آنالوگ باشد و چه دیجیتال بیشتر است. در مدارات آنالوگ بعدی احتمال از بین رفتن المان‌های ورودی حساس وجود دارد ولی در مدارات دیجیتال اگر کمی خوش‌شانس باشیم و المان‌های ورودی از بین نرود، احتمال اختلال در منطق ورودی مخابره شده وجود دارد.



(الف)



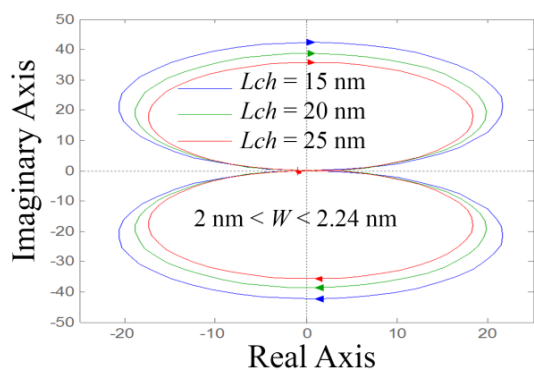
(ب)



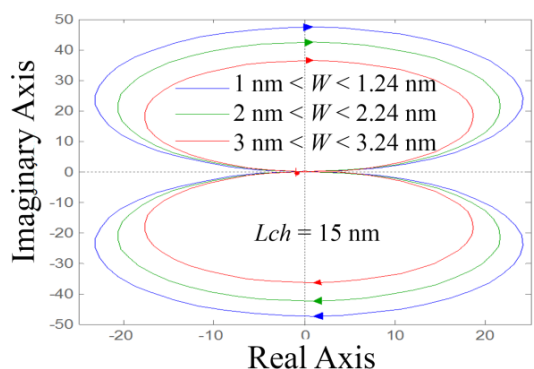
(ج)

شکل ۲: پاسخ حوزه زمان اینورتر گرافنی یکپارچه به ورودی پله واحد در طول کانال‌های مختلف ترانزیستور جهت اندازه‌گیری زمان آرامش: (الف) طول کانال ۱۵ نانومتر، (ب) ۲۰ نانومتر، (ج) ۲۵ نانومتر. پهنای کانال‌های ترانزیستور بین ۲ و ۲,۲۴ نانومتر است.

های گرافنی ترانزیستور، پهنای باند اینورتر کاهش می یابد.



(الف)



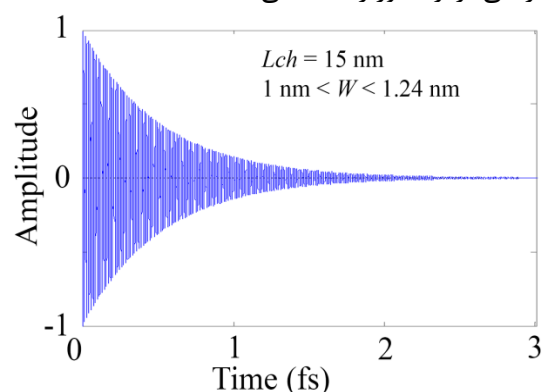
(ب)

شکل ۴: پاسخ نایکوئیست اینورتر گرافنی یکپارچه جهت تعیین میزان پایداری نسبی: الف) برای طول کانال های گرافنی ۱۵، ۲۰ و ۲۵ نانومتر، ب) برای پهنای کانال های گرافنی بین ۱ و ۳ نانومتر، بین ۲،۲۴ و ۳ نانومتر و بین ۳،۲۴ و ۳ نانومتر

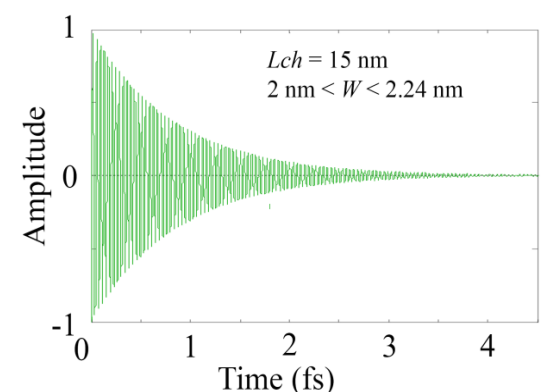
میزان پهنای باند در پهنای کانال های گرافنی بین ۲ و ۲،۲۴ نانومتر و به ازای طول کانال های ۱۵، ۲۰ و ۲۵ نانومتر به ترتیب برابر است با ۲۴،۳۱، ۲۳،۴۵ و ۲۳،۰۵ تراهرتز. این مقدار با در نظر گرفتن خطوط ارتباطی فلزی متداول در اینورتر غیر یکپارچه و پهنای کانال های گرافنی بین ۲ و ۲،۲۴ نانومتر به ترتیب به ازای طول کانال های ۱۵، ۲۰ و ۲۵ نانومتر برابر است با ۱۸،۷۱، ۱۷،۸۹ و ۱۷،۱۰ تراهرتز [۲۹].

همچنین همان گونه که در شکل (۵-ب) مشاهده می شود با افزایش پهنای کانال های ترانزیستور نیز پهنای باند سیستم کاهش می یابد که بیانگر کاهش سرعت سیستم می باشد. میزان پهنای باند در طول کانال های ۱۵ نانومتر و به ازای پهنای کانال های بین ۱ و ۱،۲۴ نانومتر، بین ۲ و ۲،۲۴ نانومتر و بین ۳ و ۳،۲۴ نانومتر به ترتیب برابر است با ۲۷،۱۹، ۲۴،۳۱ و ۲۱،۱۷ تراهرتز. این مقدار با در نظر گرفتن خطوط ارتباطی فلزی متداول در اینورتر غیر

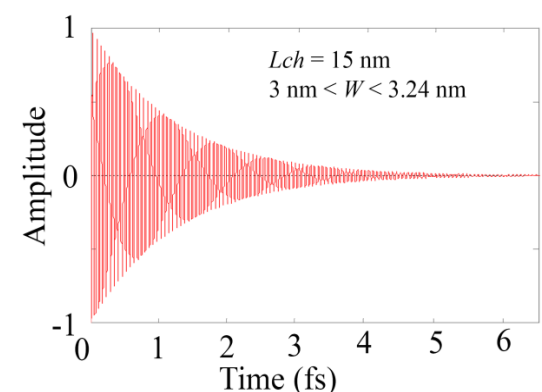
در شکل (۴-الف) و (۴-ب) رفتار موجود در پاسخ پله اینورتر به ازای افزایش طول و افزایش پهنای کانال های گرافنی ترانزیستور را تأیید می کند.



(الف)



(ب)

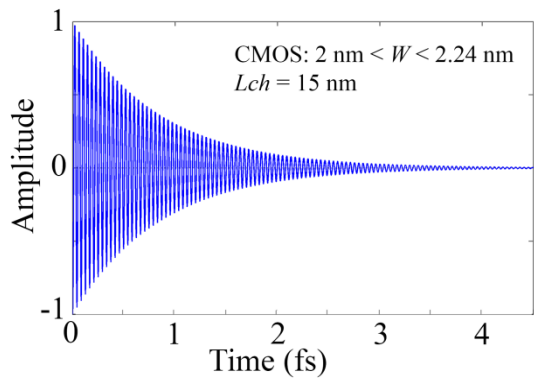


(ج)

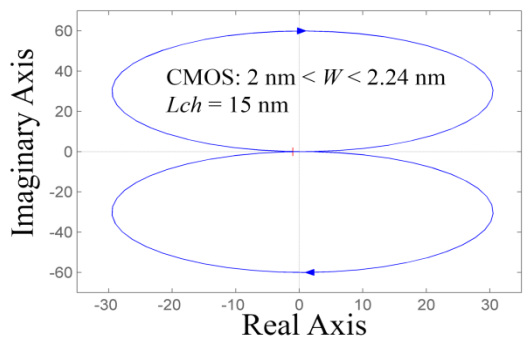
شکل ۳: پاسخ حوزه زمان اینورتر گرافنی یکپارچه به ورودی پله واحد در پهنای کانال های مختلف ترانزیستور جهت اندازه گیری زمان آرامش: الف) پهنای نوارهای کانال بین ۱ و ۱،۲۴ نانومتر، ب) بین ۲ و ۲،۲۴ نانومتر، ج) بین ۳ و ۳،۲۴ نانومتر. طول کانال های ترانزیستور ۱۵ نانومتر است.

در شکل (۵) پهنای باند فرکانسی اینورتر گرافنی یکپارچه به ازای افزایش طول و پهنای کانال های گرافنی ترانزیستور ترسیم شده است. در شکل (۵-الف) با افزایش طول کانال

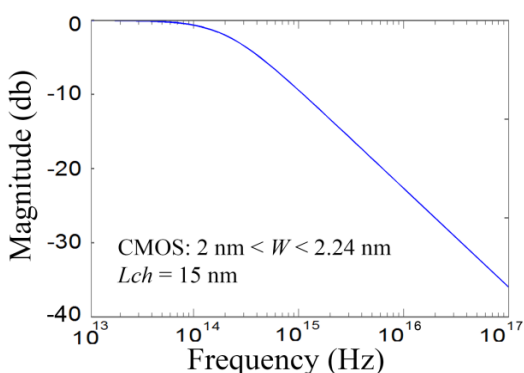
تکنولوژی CMOS با ابعاد مذکور میزان زمان آرامش را ۴,۱۸ فمتوثانیه نشان می‌دهد که این مقدار در شرایط یکسان با اینورتر یکپارچه معمولی ۵,۲۳ فمتوثانیه به دست آمده است. در شکل (۶-ب) پاسخ نایکوئیست سیستم CMOS نشان داده شده است و همانگونه که ملاحظه می‌شود مختصات تقاطع نمودارهای نایکوئیست در محور حقیقی و موهومی افزایش می‌یابد و این به معنی کاهش پایداری نسبی سیستم در تکنولوژی CMOS در مقایسه با اینورتر یکپارچه معمولی می‌باشد.



(الف)



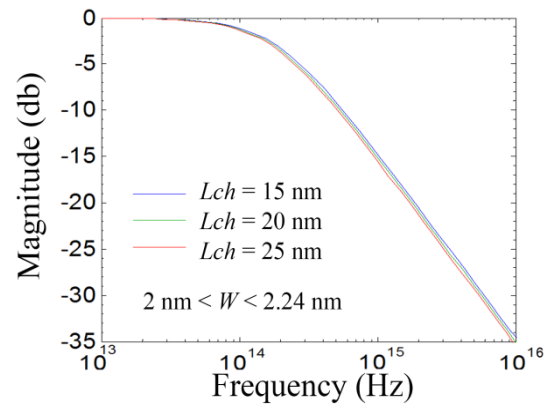
(ب)



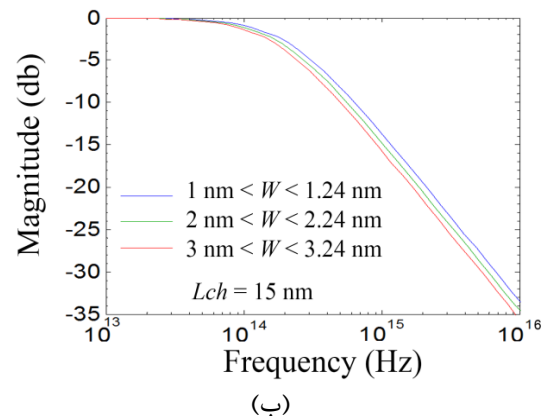
(ج)

شکل ۶ الف) پاسخ اینورتر گرافنی یکپارچه CMOS دارای طول کانال‌های ۱۵ نانومتر و پهناهای کانال‌های ترانزیستور بین ۲ و ۲,۲۴ نانومتر. الف) پاسخ حوزه زمان به ورودی پله واحد، ب) پاسخ نایکوئیست، ج) پهناهای باند فرکانسی

یکپارچه و طول کانال‌های ۱۵ نانومتر به ترتیب به ازای پهناهای کانال‌های بین ۱ و ۱,۲۴ نانومتر، بین ۲ و ۲,۲۴ نانومتر و بین ۳ و ۳,۲۴ نانومتر برابر است با ۲۱,۲۰، ۱۷,۸۹ و ۱۶,۸۱ تراهرتز [۲۹]. روند این نمودارها با نتایج به دست آمده از پاسخ پله و همچنین نمودارهای نایکوئیست هماهنگی دارد.



(الف)



(ب)

شکل ۷: پهناهای باند فرکانسی اینورتر گرافنی یکپارچه: الف) به ازای طول کانال‌های ۱۵، ۲۰ و ۲۵ نانومتر و در پهناهای کانال‌های بین ۲ و ۲,۲۴ نانومتر، ب) به ازای پهناهای کانال‌های بین ۱ و ۱,۲۴ نانومتر، بین ۲ و ۲,۲۴ نانومتر و بین ۳ و ۳,۲۴ نانومتر در طول کانال‌های ۱۵ نانومتر

جهت بررسی سازگاری ایده ساختار گرافنی یکپارچه با تکنولوژی‌های موجود، به طور موردی ساختار اینورتر CMOS به فرم گرافنی یکپارچه شبیه‌سازی شده و نتایج اولیه آن در شکل (۶-الف، ب و ج) نشان داده شده است. خروجی‌های تابع انتقال شامل پاسخ پله حوزه زمان، نمودار پایداری نایکوئیستی و همچنین پهناهای باند فرکانسی برای اینورتر مبتنی بر تکنولوژی CMOS با نوارهای گرافنی به طول ۱۵ نانومتر و پهناهای بین ۲ تا ۲,۲۴ نانومتر که در کانال ترانزیستورهای اثر میدان به کار برده شده‌اند، نشان داده شده است. نتایج پاسخ پله در شکل (۶-الف) برای

یکپارچه با خطوط ارتباطی متداول نشان دهنده بهبود عملکرد ساختار اینورتر گرافنی یکپارچه از نظر تأخیر، پایداری و پهنای باند فرکانسی می باشد. به علاوه روش پیشنهادی و راهکار ارائه شده با تکنولوژی های موجود سازگار است و تقریباً در هر ساختار مداری ترانزیستوری قابل اجراست. به عنوان مثال موردی، نتایج شبیه سازی اینورتر گرافنی یکپارچه با تکنولوژی CMOS هم نشان داده شد و با اینورتر یکپارچه معمولی نیز مقایسه گردید. مورد مهمی که می بایست در این راستا توجه داشت، محاسبه تابع انتقال در ساختارهای مورد نظر است. باتوجه به اینکه مهمترین المانها در اغلب مدارات آنالوگ خطوط ارتباطی و ترانزیستورها هستند می توان با بلوک بندی قسمت های مختلف هر مدار آنالوگ و جای گذاری مدل مداری قسمت های مذکور، تابع انتقال کلی اغلب مدارات پایه آنالوگ را استخراج نموده و پاسخ های حوزه زمان، پایداری و فرکانسی آنها را بررسی کرد.

در شکل (۶-ج) نیز پهنای باند فرکانسی اینورتر CMOS یکپارچه ترسیم شده است. پهنای باند فرکانسی در این حالت به ۳۲,۳۸ تراهرتز می رسد در حالی که پهنای باند اینورتر یکپارچه معمولی گرافنی ۲۴,۳۱ هرتز است. دلیل این افزایش سرعت و کاهش زمان آرامش و همچنین کاهش پایداری در تکنولوژی CMOS در مقایسه با اینورتر یکپارچه گرافنی معمولی، جایگزینی مقاومت درین با ترانزیستور پول آپ در ساختار CMOS است که امیدانس کمتری را در خروجی نشان می دهد.

۵- نتیجه گیری

در این مقاله ساختار اینورتر گرافنی یکپارچه به همراه مدل ماتریس انتقال مربوطه ارائه شد. نتایج نشان داد با افزایش پهنای کانال های گرافنی و همچنین افزایش طول کانال های گرافنی ترانزیستور، زمان آرامش و پایداری نسبی افزایش یافته و سرعت سوئیچینگ و پهنای باند فرکانسی کاهش می یابد. همچنین مقایسه با اینورتر گرافنی غیر

مراجع:

- [1] J. Phiri, L. Sisko Johansson, P. Ganea and Th. Maloney, "A comparative study of mechanical, thermal and electrical properties of graphene, graphene oxide and reduced graphene oxide-doped microfibrillated cellulose nanocomposites", *Composites Part B: Engineering*, Vol. 147, August 2018, pp. 104-113.
- [2] J. Wang, X. Mu and M. Sun, "The Thermal, Electrical and Thermoelectric Properties of Graphene Nanomaterials", *Nanomaterials*, Vol. 9, No. 2, February 2019, pp. 1-29.
- [3] K. L. Wong, M. W. Chuan, A. Hamzah, Sh. Rusli, N. E. Alias, S. M. Sultan, C. S. Lim and M. L. Peng Tan, "Electronic properties of graphene nanoribbons with line-edge roughness doped with nitrogen and boron", *Physica E: Low-dimensional Systems and Nanostructures*, Vol. 117, January 2020, pp. 1-13.
- [4] D. Geelen, J. Jobst, E. E. Krasovskii, S. J. van der Molen and R. M. Tromp, "Nonuniversal Transverse Electron Mean Free Path through Few-layer Graphene", *Physical Review Letters*, Vol. 123, No. 086802, August 2019, pp. 1-6.
- [5] B. S. Jessen, L. Gammelgaard, M. R. Thomsen, D. M. A. Mackenzie, J. D. Thomsen, J. M. Caridad, E. Duegaard, K. Watanabe, T. Taniguchi, T. J. Booth, T. G. Pedersen, A. P. Jauho and P. Bggild, "Lithographic band structure engineering of graphene", *Nature Nanotechnology*, Vol. 14, April 2019, pp. 340-346.
- [6] M. Gamil, Q. X. Pei and Y. Y. Zhang, "Mechanical behaviour of kirigami graphene under shear loading", *Computational Materials Science*, Vol. 173, February 2020, pp. 1-6.
- [7] Y. Dong, Y. He, Y. Wang and H. Li, "A theoretical study of ripple propagation in defective graphene", *Carbon*, Vol. 68, January 2014, pp. 742-747.
- [8] W. Tian, W. Li, W. Yu and X. Liu, "A review on lattice defects in graphene: types, generation, effects and regulation", *Micromachines*, Vol. 8, No. 163, May 2017, pp. 1-15.
- [9] K. Banerjee, "CMOS-compatible graphene", 65th international electron device meeting, Montgomery Village, MD 20886 USA, February 2019, pp. 1-1.
- [10] M. Guo, Y. Qian, H. Qi, K. Bi and Y. Che, "Experimental measurements on the thermal conductivity of strained monolayer graphene", *Carbon*, Vol. 157, February 2020, pp. 185-190.
- [11] B. Qiu, X. W. Zhao, G. C. Hu, W. W. Yue, X. B. Yuan and J. F. Ren, "Tuning optical properties of Graphene/WSe2 heterostructure by introducing vacancy: First principles calculations", *Physica E: Low-dimensional Systems and Nanostructures*, Vol. 116, February 2020, pp. 1-6.

- [12] F. Sharif, A. Shayesteh Zeraati, P. Ganjeh-Anzabi, N. Yasri, M. Perez-Page, S. M. Holmes, U. Sundararaj, M. Trifkovic and E. P. L. Roberts, "Synthesis of a high-temperature stable electrochemically exfoliated graphene" Carbon, Vol. 157, February 2020, pp. 681-692.
- [13] H. Zhang, F. Ding, H. Li, F. Qu, H. Meng and H. Gu, "Controlled synthesis of monolayer graphene with a high quality by pyrolysis of silicon carbide", Materials Letters, Vol. 244, February 2019, pp. 171-174.
- [14] H. Ki Hong N. Yeon Kim, A. Yoon, S. Woo Lee, J. Park, J. Yoo and Z. Lee, "Synthesis of high-quality monolayer graphene by low-power plasma", Current Applied Physics, Vol. 19, No. 1, January 2019, pp. 44-49.
- [15] Z. Eres and S. Hrabar, "Low-cost synthesis of high-quality graphene in do-it-yourself CVD reactor", Automatika (Taylor & Francis), Vol. 59, No. 3, September 2018, pp. 255-261.
- [16] S. R. Joshi, A. Sharma, G. Kim and J. Jang, "Low cost synthesis of reduced graphene oxide using biopolymer for influenza virus sensor", Materials Science and Engineering C, Vol. 108, No. 110465, March 2020, pp. 1-30.
- [17] Y. Liu, S. Luo, S. Yan, J. Feng and T. Yi, "Green synthesis of reduced graphene oxide as high-performance electrode materials for supercapacitors", Ionics, Vol. 26, July 2020, pp. 415-422.
- [18] S. Sharma, S. Koduvayur Ganeshan, P. Kumar Pattnaik, S. Kanungo and K. N. Chappanda, "Laser induced flexible graphene electrodes for electrochemical sensing of hydrazine", Materials Letters, Vol. 262, No. 127150, March 2020, pp. 1-13.
- [19] D. X. Luong, K. V. Bets, W. Ali Algozeeb, M. G. Stanford, C. Kittrell, W. Chen, R. V. Salvatierra, M. Ren, E. A. Mchugh, P. A. Advincula, Z. Wang, M. Bhatt, H. Guo, V. Mancevski, R. Shahsavari, B. I. Yakobson and J. M. Tour, "Gram-scale bottom-up flash grapheme synthesis", Nature, Vol. 577, January 2020, pp. 647-651.
- [20] B. Munkhbat, A. B. Yankovich, R. Verre, E. Olsson and T. Shegai, "Transition metal dichalcogenide metamaterials with atomic precision", Physics Materials Science, Vol. 5696, February 2020, pp. 1-13.
- [21] E. Mathew Sebastian, S. Kumar Jain, R. Purohit, S. K. Dhakad and R. S. Rana, "Nanolithography and its current advancements", Materials Today Proceedings, Vol. 23, March 2020, pp. 1-6.
- [22] D. R. Ward, S. W. Schmucker, E. M. Anderson, E. Bussmann, L. Tracy, T. Lu, L. N. Maurer, A. Baczewski, D. M. Campbell, M. T. Marshall and S. Misra, "Atomic precision advanced manufacturing for digital electronics", Electronic Device Failure Analysis, Vol. 22, No. 1, February 2020, pp. 1-7.
- [23] C. Moreno, "Atomically-precise 1D and 2D graphene nanoarchitectures", 1 and 2DM Conference and Exhibition, Tokyo, Japan, January 2020, pp. 1-2.
- [24] S. Zhao, G. Borin Barin, T. Cao, J. Overbeck, R. Darawish, T. Lyu, S. Grant Drapcho, S. Wang, T. Dumsloff, A. Narita, M. Calame, K. Mullen, S. G. Louie, P. Ruffieux, R. Fasel, and F. Wang, "Optical imaging and spectroscopy of atomically precise armchair graphene nanoribbons", Nano Letters, Vol. 20, No. 2, January 2020, pp. 1124-1130.
- [25] B. Kumari and M. Sahoo, "Stability analysis of multilayer vertical graphene nanoribbon interconnects", Materials Research Express, Vol. 6, No. 8, May 2019, pp. 1-10.
- [26] L. Qian, Y. Xia, Sh. Ge, Y. Ye and J. Wang, "Stability analysis for coupled multilayer graphene nanoribbon interconnects", Microelectronics Journal, Vol. 58, December 2016, pp. 32-38.
- [27] S. Haji-Nasiri, M. K. Moravvej-Farshi, and R. Faez, "Stability Analysis in Graphene Nanoribbon Interconnects", IEEE electron device letters, Vol. 31, No. 12, December 2010, pp. 1458-1460.
- [28] S. Haji-Nasiri, M. K. Moravvej-Farshi, and R. Faez, "Time domain analysis of graphene nanoribbon interconnects based on transmission line model", Iranian journal of electrical & electronic engineering, Vol. 8, No. 1, October 2012, pp. 37-44.
- [29] S. Haji-Nasiri, M. K. Moravvej-Farshi, and R. Faez, "A seamless-pitched graphene nanoribbon field effect transistor", Physica E: Low-dimensional systems and nanostructures, Vol. 74, August 2015, pp. 414-420.
- [30] Y. Zhijie, Sh. Qingyi and Zh. Juan, "Super tiny nanoscale graphene nanoribbon field-effect transistor", Chinese Journal of Physics, Vol. 59, June 2019, pp. 572-577.
- [31] K. Tamersit and F. Djeflal, "Boosting the performance of a nanoscale graphene nanoribbon field-effect transistor using graded gate engineering", Journal of Computational Electronics, Vol. 17, May 2018, pp. 1276-1284.

- [32] E. Zonoobi Doyom and S. Haji-Nasiri, "The effect of channel uniaxial strain on thermal conductivity of graphene nano-ribbon field effect transistor", *Modern Physics Letters B*, Vol. 33, No. 01, December 2019, pp. 1-12.
- [33] Sh. Han, A. Valdes, S. Oida and K. A. Jenkins, "Graphene radio frequency receiver integrated circuit" *Nature Communications*, Vol. 5, No. 3086, January 2014, pp. 1-6.
- [34] M. Saeed, A. Hamed, Zh. Wang, M. Shaygan, D. Neumaier and R. Negraa, "Graphene integrated circuits: new prospects towards receivers realisation", *Nanoscale*, Vol. 10, July 2018, pp. 93-99.
- [35] S. J. Kindness, N. W. Almond, W. Michailow, B. Wei, L. A. Jakob, K. Delfanazari, Ph. Braeuninger-Weimer, S. Hofmann, H. E. Beere, D. A. Ritchie and R. D. Innocenti, "Graphene-Integrated Metamaterial Device for All-Electrical Polarization Control of Terahertz Quantum Cascade Lasers", *ACS Photonics*, Vol. 6, July 2019, pp.1547-1555.
- [36] M. Ono, M. Hata, M. Tsunekawa, K. Nozaki, H. Sumikura, H. Chiba and Masaya Notomi, "Ultrafast and energy-efficient all-optical switching with graphene-loaded deep-subwavelength plasmonic waveguides", *Nature Photonics*, Vol. 14, November 2019, pp. 37-43.
- [37] D. Das and H. Rahaman, "Carbon Nanotube and Graphene Nanoribbon Interconnects", 1st Edition, Taylor and Francis, USA, December 2017.
- [38] L. Qian, Y. Xia, Sh. Ge, Y. Ye and J. Wang, "Stability analysis for coupled multilayer graphene nanoribbon interconnects", *Microelectronics Journal*, Vol. 58, December 2016, pp. 32-38.
- [39] Sh. Rakheja, Y. Wu, H. Wang and T. Palacios, "An Ambipolar Virtual-Source-Based Charge-Current Compact Model for Nanoscale Graphene Transistors", *IEEE Transactions on Nanotechnology*, Vol. 13, No. 5, September 2014, pp. 1005-1013.
- [40] E. Pince and C. Kocabas, "Investigation of high frequency performance limit of graphene field effect transistors", *Applied Physics Letters*, Vol. 97, No. 17, November 2010, pp. 173106 - 173106-3.
- [41] K. N. Parrish, M. E. Ramon, S. K. Banerjee, and D. Akinwande, "A Compact Model for Graphene FETs for Linear and Non-linear Circuits", *SISPAD 2012*, Denver, CO, USA, September 2012, pp. 1-4.
- [42] Y. Chen, A. Sangai, M. Gholipour and D. Chen, "Schottky-barrier-type Graphene Nano-Ribbon Field-Effect Transistors: A study on compact modeling, process variation, and circuit performance", 2013 *IEEE/ACM International Symposium on Nanoscale Architectures (NANOARCH)*, New York, USA, July 2013, pp. 82-88.
- [۴۳] سیدسعید حاجی نصیری، "تحلیل پاسخ زمانی و نایکوئیست لیزر خودسامانده نقطه کوانتومی InGaAs-GaAs با استفاده از مدل تابع انتقال"، *مجله مدل سازی در مهندسی*، دوره هفدهم، شماره ۵۸، پاییز ۱۳۹۸، صفحه ۲۲-۳۲.
- [۴۴] سیدسعید حاجی نصیری، محمد کاظم مروج فرشی و رحیم فائز، "مدل مداری و ماتریس انتقال خطوط ارتباطی نانولوله های کربنی چندلایه ناهمسان باندل شده"، *مجله مدل سازی در مهندسی*، دوره هفدهم، شماره ۵۸، پاییز ۱۳۹۸، صفحه ۱۰-۳۰.
- [45] L. Qian, Y. Xia, Sh. Ge, Y. Ye and J. Wang, "Stability analysis for coupled multilayer graphene nanoribbon interconnects", *Microelectronics Journal*, Vol. 58, December 2016, pp. 32-38.
- [۴۶] سعید ابادری، احمد صادق پیام، "پیاده سازی کنترلر بهینه هوشمند بر مبنای تابع انرژی لیاپانوف عناصر موازی FACTS جهت بهبود پایداری گذرا"، *مجله مده سازی در مهندسی*، دوره دوازدهم، شماره ۳۹، زمستان ۱۳۹۳، صفحه ۳۱-۴۳.
- [۴۷] مهدی درفشیان مرام و نیما امجدی، "جلوگیری از رخداد ناپایداری های گذرا و ولتاژ با استفاده از یک طرح اقدامات اصلاحی مبتنی بر قطع تولید و حذف بار"، *مجله مدل سازی در مهندسی*، دوره چهاردهم، شماره ۴۶، پاییز ۱۳۹۳، صفحه ۱۳۷-۱۵۰.
- [48] X. Qin, W. Hu and J. Yang, "Tunable schottky and ohmic contacts in graphene and tellurene van der waals heterostructures", *Physical Chemistry Chemical Physics*, Vol. 21, October 2019, pp. 23611-23619.
- [49] J. Courtin, A. Moreac, G. Delhaye, B. Lepine, S. Tricot, P. Turban, P. Schie and J. Christophe Le Breton, "Reduction of schottky barrier height at Graphene/Germanium interface with surface passivation", *Applied Science*, Vol. 9, No. 5014, November 2019, pp. 1-7.
- [50] M. Gholipour, Y. Y. Chen, A. Sangai, N. Masoumi, and D. Chen, "Analytical SPICE-compatible model of schottky-barrier-type GNR-FETs with performance analysis", *IEEE transactions on very large scale integration (VLSI) systems*, Vol. 24, No. 2, March 2015, pp. 1-14.

- [51] D. Seo , D. Yun Lee, J. Kwon, J. Jung Lee, T. Taniguchi, K. Watanabe, H. Lee, K. Soo Kim, J. Hone, Y. Duck Kim and H. Jin Choi , "High-performance monolayer MoS₂ field effect transistor with large-scale nitrogen doped graphene electrodes for ohmic contact", Applied Physics Letters, Vol. 115, No. 012104, July 2019, pp. 1-5.
- [52] K. Monfaredi, "Distributed Unique-Size MOS Technique: A Promising Universal Approach Capable of Resolving Circuit Design Bottlenecks of Modern Era", Circuits, Systems and Signal Processing, Vol. 38, No. 2, February 2019, pp. 512-528.
- [53] R. C. Dorf and R. H. Bishop, Modern Control System, 13th edition, Prentice-Halls, Englewood, USA, January 2016.
- [54] K. Ogata, Modern Control Engineering, 5th edition, Prentice-Halls, New Jersey, USA, January 2011.