

کاهش جریان دوقطبی در ترانزیستور اثرمیدان تونلی نانونوار ژرمانن با استفاده از همپوشانی گیت بر روی درین و کاهش میزان ناخالصی در ناحیه درین

امیرحسین بیانی^۱، دانشجوی دکتری؛ داریوش دیدبان^۲، دانشیار؛ نگین معزی^۳، استادیار

۱- پژوهشکده علوم و فناوری نانو- دانشگاه کاشان- کاشان- ایران- amirhossein.bayani@gmail.com

۲- دانشکده مهندسی برق و کامپیوتر- دانشگاه کاشان- کاشان- ایران- dideban@kashanu.ac.ir

۳- دانشگاه فنی و حرفه‌ای- کاشان- ایران- n.moezi@tvu.ac.ir

چکیده: در این پژوهش، کاهش جریان دوقطبی در ترانزیستور تونلی نانونوار ژرمانن برپایه نظریه تابعی چگالی و روش تابع گرین غیرتعدالی مورد بررسی قرار می‌گیرد. در این راستا با استفاده از دو روش پیشنهادی یعنی استفاده از همپوشانی گیت بر روی درین و همچنین کاهش میزان دوپینگ سمت درین نسبت به سورس، میزان کاهش جریان تونلی ناشی از حفره‌ها مورد شبیه‌سازی و مطالعه قرار می‌گیرد. نتایج به‌دست‌آمده با استفاده از نرم افزارهای کوانتوم اسپرسو و نانوتیکدویدز نشان‌دهنده این هستند که با امتداد طول گیت بر روی قسمتی از ناحیه درین، جریان دوقطبی کاهش می‌یابد که این کاهش جریان با افزایش طول همپوشانی بیشتر می‌شود. از طرفی با کاهش میزان دوپینگ سمت درین نسبت به سورس مجدداً کاهش جریان دوقطبی اتفاق می‌افتد. در ادامه با تلفیق هر دو روش پیشنهادی مشاهده می‌شود که می‌توان به‌خوبی جریان دوقطبی را در این افزاره کاهش داد که این موضوع یک امر مهم در طراحی مدارات دیجیتال به حساب می‌آید.

کلیدواژه‌ها: نانو نوار ژرمانن، ترانزیستور تونلی، جریان دوقطبی، همپوشانی گیت-درین، ناخالصی درین.

Reducing Ambipolar Current in Germanene Nanoribbon Tunneling Field Effect Transistor (GeNR-TFET) using Gate-Drain Overlap and Decreasing Doping Density in the Drain Side

A. H. Bayani¹, Ph.D student; D. Dideban², Associate Professor; N. Moezi³, Assistant Professor

1- Institute of Nanoscience and Nanotechnology, University of Kashan, Kashan, Iran, amirhossein.bayani@gmail.com

2- Department of Electrical and Computer Engineering, University of Kashan, Kashan, Iran, dideban@kashanu.ac.ir

3- Technical and Vocational University, Kashan, Iran, n.moezi@tvu.ac.ir

Abstract: In this research, we investigate the ambipolar current in germanene nanoribbon tunneling field effect transistor (GeNR-TFET) using combination of density functional theory (DFT) and non-equilibrium Green's function method (NEGF). We propose two different methods to reduce the ambipolar current in the GeNR-TFET: using overlapped gate metal to cover part of the drain side and the other idea is to decrease the doping density in the drain side. The results show that by extension of the metal gate on the drain region, the hole current from the drain to channel reduces and it is possible to reduce this current more by using longer overlapping length. Also, results prove that by decreasing the doping density in the drain side compared with the source region, the ambipolar current declines. We obtain that by mixing two proposed ways, the ambipolar current can significantly be reduced. Suppression of this ambipolar current is an important challenge in digital circuit design.

Keywords: Germanene nanoribbon, tunneling transistor, ambipolar current, gate-drain overlap, drain doping density.

تاریخ ارسال مقاله: ۱۳۹۶/۶/۲۱

تاریخ اصلاح مقاله: ۱۳۹۶/۸/۲ و ۱۳۹۶/۱۱/۱

تاریخ پذیرش مقاله: ۱۳۹۷/۰۱/۱۵

نام نویسنده مسئول: داریوش دیدبان

نشانی نویسنده مسئول: ایران - کاشان - کیلومتر ۶ بلوار قطب راوندی - دانشگاه کاشان - دانشکده مهندسی برق و کامپیوتر.

۱- مقدمه

و درین می‌باشد. درحالی که جریان در ترانزیستورهای تونلی وابسته به تونل‌زنی حامل‌ها از میان سد بین باند ظرفیت سورس و باند رسانش کانال می‌باشد. از آنجایی که این سد در حالت خاموش عریض می‌باشد، ترانزیستورهای تونلی جریان خاموش بسیار کوچکی را نشان می‌دهند. همچنین جدا از شیب زیرآستانه، ماسفت‌ها از اثرات دیگر کانال کوتاه نظیر کاهش سد القایی درین، انتقال بار از گیت به درین و ... رنج می‌برند [۸]، در حالی که ترانزیستورهای تونلی نسبت به اثرات کانال کوتاه کاملاً ایمن هستند. از طرفی چون تنها تفاوت ترانزیستورهای تونلی با ماسفت‌ها در نوع دوپینگ آنها در ناحیه سورس می‌باشد، فرایند ساخت این گونه ترانزیستورها مشابه با ترانزیستورهای ماسفت سیلیکونی می‌باشد.

همان گونه که در پژوهش صورت‌گرفته در [۹] نشان داده شده است، در ترانزیستور تونلی نانونوار ژرمان به‌ازای ولتاژ مثبت و منفی گیت، جریان تونلی برقرار است از این رو استفاده از این افزارها در مدارات دیجیتال با محدودیت جدی مواجه است [۱۰]. روش‌هایی مانند کاهش میدان الکتریکی در سمت درین با افزایش فاصله گیت-درین، استفاده از دی الکتریک‌های نامتجانس و افزایش عرض ناحیه تهی در سمت درین با کاهش دوپینگ درین، برای کاهش جریان دوقطبی پیشنهاد شده است [۱۰]. این پژوهش با افزایش طول گیت به سمت درین به‌ازای مقادیر مختلف و همپوشانی گیت بر روی درین سعی در کاهش جریان دوقطبی دارد. همچنین با کاهش میزان دوپینگ ناحیه درین کاهش جریان دوقطبی مجدداً مورد بررسی قرار می‌گیرد.

۲- روش محاسبات

روش محاسباتی در این قسمت همانند روش محاسباتی به‌کار رفته در پژوهش قبلی مولفان [۹] می‌باشد به این صورت که محاسبات اصول اولیه برای بدست‌آوردن ساختار نواری ماده توسط روش تابعی چگالی و با استفاده از کد کوانتوم اسپرسو انجام شده است. برای بدست‌آوردن هامیلتونی بستگی قوی، توابع موج بلاخ به‌دست‌آمده از روش تابعی چگالی، توسط کد ونیر به اوربیتال‌های بستگی قوی تبدیل می‌شوند. سپس هامیلتونی بستگی قوی به‌دست‌آمده توسط روش تابع گرین و حل خودسازگار معادله پواسون، برای محاسبه مشخصه‌های الکترونی سیستم به‌کار می‌رود که این کار توسط کد نانوتیکد ویدز انجام شده است.

برای به‌دست‌آوردن توابع بلاخ، ابتدا معادلات کوهن-شم به روش خودسازگار در منطقه اول بریلوئن حل می‌شوند و با در نظر گرفتن روش مونخورست-پک [۱۱]، به‌ازای هر مقدار k در منطقه اول بریلوئن،

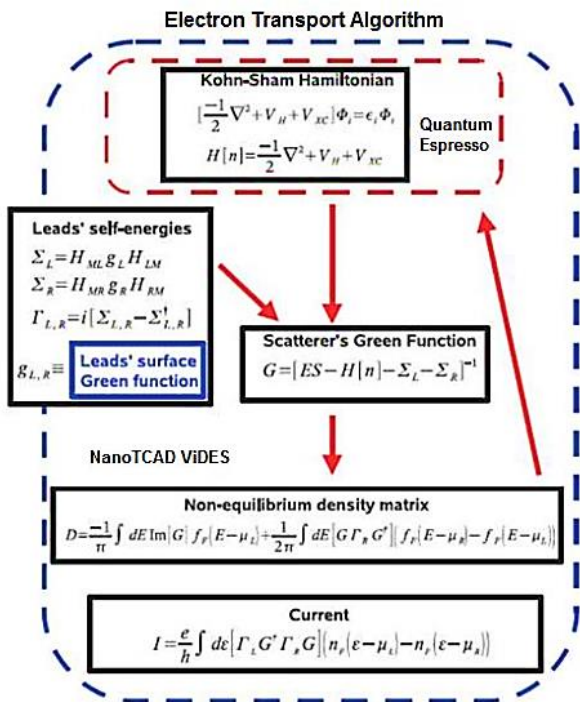
نیاز اساسی در صنعت نیمه‌رسانای کنونی، ادامه کوچک‌سازی افزاره‌های الکترونیکی می‌باشد. این فرایند کوچک‌سازی از ابعادی با طول گیت ۳۰۰ میکرومتر شروع شده و تا به امروز به ابعاد ۱۰ نانومتر رسیده است. این کوچک‌سازی ترانزیستورها مزایای بسیاری از جمله افزایش تعداد ترانزیستورها در یک مدار مجتمع و در نتیجه افزایش سرعت کلیدزنی مدارات را به دنبال دارد [۱، ۲]. همچنین تغییر مقیاس ولتاژ تغذیه که یکی از ضروریات این محث می‌باشد نیز باعث شده است توان مصرفی ادوات الکترونیکی کاهش چشمگیری داشته باشد. با رسیدن به ابعاد ۵۰ نانومتر، جریان خاموش افزاره یک چالش اساسی در ماسفت‌های امروزی می‌باشد. جریان درین یک ماسفت توسط شارش گرمایی از سورس به درین کنترل می‌شود. با افزایش ولتاژ گیت، سد پتانسیل بین سورس و درین کاهش یافته و این امر به نوبه خود باعث افزایش جریان درین می‌شود. این پدیده منجر به دو مشکل می‌شود: ۱- جریان خاموش بزرگ به‌علت رسانندگی زیرآستانه و ۲- یک شیب زیرآستانه بزرگ. شیب زیرآستانه یک ماسفت برابر با تغییر مورد نیاز در ولتاژ گیت برای افزایش جریان درین به‌ازای یک دهه تعریف می‌شود. شیب زیرآستانه کوچک اجازه می‌دهد که یک نسبت بزرگ بین جریان روشن و خاموش سیستم ایجاد شده و از طرفی توان اتلافی در وضعیت خاموش نیز کوچک باشد. اندازه شیب زیرآستانه در ماسفت توسط رابطه زیر داده می‌شود:

$$SS = \left(\frac{d(\log_{10} I_{DS})}{dV_G} \right)^{-1} = 2.3 \frac{kT}{q} \left(1 + \frac{C_d}{C_{ox}} \right) \quad (1)$$

که C_d ظرفیت خازنی ناحیه تهی و C_{ox} ظرفیت خازنی اکسید گیت می‌باشد. کمترین مقدار ممکن برای یک ماسفت در دمای اتاق با توجه به رابطه بالا برابر است با ۶۰ mV/dec. به‌عنوان مثال برای به‌دست‌آوردن نسبت جریان روشن به خاموشی معادل 10^5 اعمال ولتاژ گیت $0.7/3 \times 5 = 0.12$ ولت نیاز خواهد بود. از این رو مشکل خواهد بود که ولتاژ اعمالی کوچک شود اگر نسبت جریان روشن به خاموش بزرگی مورد نیاز باشد. به همین دلیل غلبه بر محدودیت جریان خاموش بزرگ و شیب زیرآستانه ضعیف ماسفت‌های سیلیکونی، نیازمند یک جایگزین می‌باشد.

یکی از این افزاره‌ها، ترانزیستور تونلی می‌باشد [۳-۷]. ترانزیستورهای تونلی به‌علت تفاوت اساسی که با ماسفت‌ها دارند می‌توانند شیب زیرآستانه کوچکتری داشته باشند. در ماسفت‌ها جریان وابسته به نشر گرمایی حامل‌های آزاد در طول سد پتانسیل بین سورس

پتانسیل تبدالی- همبستگی است، که برپایه نظریه تابعی چگالی است و دیگری پتانسیل الکتروستاتیک هارتری است که معمولاً از حل معادله پواسون با در نظر گرفتن شرایط مرزی مناسب (شرایط مرزی تو سط اتصالات مشخص می‌شوند) به دست می‌آید که این کار توسط کد نانوتیکد ویدز انجام می‌پذیرد. به طور کلی فرایند محاسبه جریان با استفاده از نرم افزارهای ذکر شده به صورت زیر می‌باشد:



شکل ۱: فلوجارت محاسبه جریان خروجی از افزاره مورد نظر به روش خودسازگار و با استفاده از کد ترابرد الکترونی NanoTCAD ViDES بر پایه کد محاسباتی Quantum Espresso.

همان گونه که مشاهده می‌شود محاسبات با یک حدس اولیه برای چگالی بار شروع می‌شود و سپس هامیلتونی افزاره محاسبه می‌شود سپس اثر الکترودهای چپ و راست از طریق تابع گرین به کانال اضافه می‌شود. در ادامه با استفاده از تابع گرین پراکندگی ماتریس چگالی غیرتعدالی سیستم به دست می‌آید که از روی آن می‌توان چگالی بار را مجدداً محاسبه کرد. با بدست آوردن مجدد چگالی بار و مقایسه آن با حدس اولیه و تکرار این کار می‌توان چگالی بار اصلی سیستم را به دست آورد. در انتها با دانستن چگالی بار اصلی افزاره می‌توان مشخصه‌های خروجی نظیر جریان عبوری از ترانزیستور را به دست آورد.

۳- نتایج و بحث

در این قسمت ابتدا با افزایش طول گیت به سمت درین به ازای مقادیر مختلف، منحنی جریان برحسب ولتاژ گیت ترانزیستور تونلی نانونوار ژرمان به دست آورده شده و با حالت بدون همپوشانی گیت بر روی

مقادیر انرژی E متناظر به دست می‌آید که با استفاده از این مقادیر می‌توان ساختار نواری ماده و توابع بلاخ متناظر را به دست آورد. این توابع بلاخ به دست آمده، توسط کد ونیر ۹۰ به توابع ونیر فوق جایگزیده (maximally-localized Wannier functions) تبدیل می‌شوند که یک روش سرراست برای به دست آوردن خواص الکترونی یک سیستم می‌باشد [۱۲]. به طور مشخص تر، ابتدا چگالی الکترونی حالت پایه سیستم توسط کد SCF (pw.x) در نرم افزار کوانتوم اسپرسو محاسبه می‌شود سپس با استفاده از کد NSCF (pw.x) توابع موج سیستم به دست می‌آید. توابع موج به دست آمده از مرحله قبل توسط کد pw2wannier90.x و wannier90.x به توابع ونیر تبدیل می‌شوند.

تابعی PBE [۱۳، ۱۴] به منظور تابعی تبدالی- همبستگی در محاسبات استفاده شده است که این تابعی یکی از توابع زیر مجموعه تقریب شیب تعمیم یافته (Generalized Gradient Approximation) برای تقریب پتانسیل تبدالی- همبستگی در کد کوانتوم اسپرسو می‌باشد. همچنین انرژی قطع توابع موج ۱۶۰ ریدبرگ در نظر گرفته شده‌اند که این مقدار با رسم منحنی تغییرات انرژی کل سیستم نسبت به تغییرات انرژی قطع به دست آمده است. به نحوی که در حدود انرژی قطع ۱۶۰ ریدبرگ، با افزایش انرژی قطع تغییرات انرژی کل ناچیز می‌باشد. به منظور ایزوله سازی نانونوار مد نظر از ساختارهای دوره‌ای ثانویه، ۱۲ و ۱۵ انگستروم خلا در راستای x و y در نظر گرفته شده است. ساختار اتمی و ساختار شبکه تعریف شده ابتدایی، به منظور به دست آوردن ساختار بهینه، ریلکس شده‌اند تا اندازه‌ای که بیشترین نیروی وارد شده بر هر اتم ۰/۲۵ eV/Å می‌باشد. برای بدست آوردن مشخصه های حالت پایه سیستم، تعداد نقاط ۱×۱×۵۱ در منطقه اول بریلوئن مورد استفاده قرار گرفته است.

برای به دست آوردن جریان عبوری از سیستم، از روش تابع گرین غیرتعدالی استفاده می‌شود که به صورت زیر بیان می‌شود:

$$I = \frac{2e}{h} \int \text{Tr} [\Gamma_L(E) G_S(E) \Gamma_R(E) G_S^\dagger(E)] (f_L(E) - f_R(E)) dE \quad (2)$$

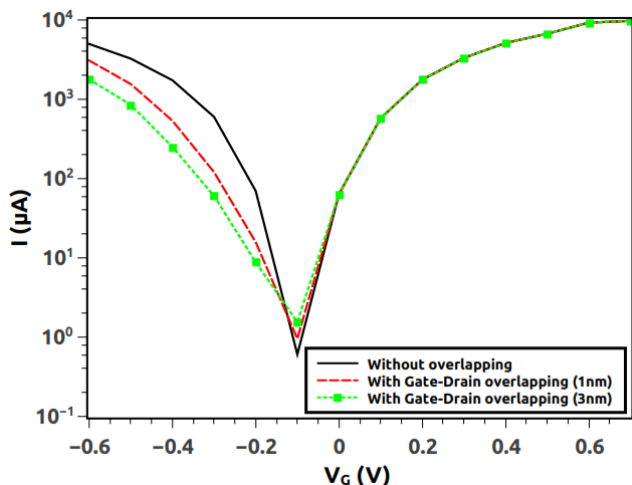
که در این رابطه G تابع گرین سیستم است:

$$G^R = [ES - H + i\eta]^{-1} \quad (3)$$

همچنین $\Gamma(E)$ توصیف کننده تزویج کانال و الکترودها و H هامیلتونی کل سیستم می‌باشد.

به طور کلی برای به دست آوردن جریان در این افزاره این گام ها را می‌توان پیمود: محاسبه توابع خود- انرژی الکترودها، محاسبه تابع گرین تاخیری و سپس تابع گرین همبسته و سرانجام محاسبه ماتریس چگالی. ثانیاً، دو قسمت در پتانسیل هامیلتونی وجود دارد. یکی

به کانال می‌باشد کاهش یافته است که این کاهش جریان با افزایش طول همپوشانی زیاد می‌شود. این اثر در ترانزیستور تونلی بر پایه سیلیسیوم نیز مشاهده شده است که با افزایش طول همپوشانی گیت بر روی درین می‌توان جریان دوقطبی را کاهش داد [۱۰].



شکل ۴: مشخصه انتقالی ترانزیستور نانونوار ژرمانن زمانی که گیت بر روی درین نیز قرار دارد به‌ازای طول همپوشانی یک و سه نانومتر.

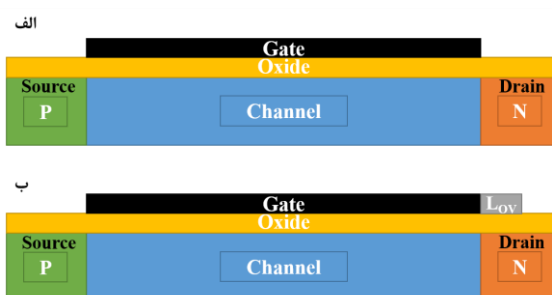
در ادامه به‌منظور کاهش جریان دوقطبی به‌ازای مقادیر ولتاژ منفی گیت، میزان دوپینگ ناحیه درین از ۰/۰۱ دوپینگ بره‌اتم به ۰/۰۰۷ و ۰/۰۰۵ تغییر داده شده و مشخصه انتقالی ترانزیستور مجدداً محاسبه می‌گردد. به‌منظور توجیه مسئله لازم است نگاهی به فرمولاسیون جریان تونلی بیندازیم. در معادله ۴ مشاهده می‌شود که جریان تونلی به احتمال تونل زنی که با T_{WKB} نمایش داده شده است وابسته است که T_{WKB} طبق رابطه ۵ به پارامترهای دیگری از جمله لاندا (Λ) وابسته است و این پارامتر با تغییر میزان دوپینگ در ناحیه سورس و درین تغییر می‌کند و در واقع متناسب با عکس غلظت دوپینگ می‌باشد [۱۵، ۱۶]. به‌نحوی که با افزایش میزان دوپینگ لاندا کاهش یافته و در نتیجه احتمال تونل زنی افزایش می‌یابد. از این‌رو به‌منظور کاهش جریان تونلی از درین به کانال، میزان غلظت دوپینگ ناحیه درین کاهش داده می‌شود.

$$I_d = \frac{2e}{h} W \int_{E_{v,cb}}^{E_{c,s}} dET(E) [f_s(E) - f_d(E)] \quad (4)$$

$$T_{WKB} \approx \exp\left(-\frac{4\Lambda\sqrt{2m^*E_g^{3/2}}}{3|e|\hbar(\Delta\Phi + E_g)}\right) \quad (5)$$

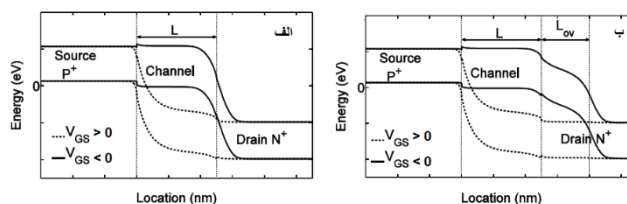
در شکل ۵ مشاهده می‌شود که با کاهش هرچه بیشتر میزان دوپینگ در ناحیه درین، جریان شاخه سمت چپ که مربوط به تونل زنی از درین به کانال می‌باشد، کاهش می‌یابد. می‌توان رفتار مشابهی را در ترانزیستور تونلی اثر میدان با کانال سیلیکونی مشاهده کرد که با

درین مقایسه می‌گردد. لازم به ذکر است که طول کانال ترانزیستور ۱۰ نانومتر است که از نانونوار ژرمانن تشکیل یافته است. میزان دوپینگ اعمالی به ناحیه سورس و درین به یک اندازه بوده و برابر است با ۰/۰۱ دوپینگ بر هر اتم که ناحیه سورس دارای دوپینگ نوع p و ناحیه درین دوپینگ n می‌باشد. همچنین نتایج با در نظر گرفتن دمای اتاق (۳۰۰ کلون) به‌دست آمده‌اند. نمایی از ترانزیستور تونلی مورد بحث در شکل ۲ آورده شده است. شکل ۲-الف نمایش‌دهنده ترانزیستور قبل از همپوشانی گیت بر روی درین و شکل ۲-ب بعد از همپوشانی گیت بر روی درین می‌باشد. L_{ov} نشان‌دهنده طول همپوشانی می‌باشد. هر سه ناحیه افزاره مورد نظر از یک نانونوار ژرمانن ساخته شده است که طول کانال آن برابر ۱۰ نانومتر می‌باشد.



شکل ۲: الف) ترانزیستور تونلی نانونوار ژرمانن بدون همپوشانی گیت بر روی درین، ب) با همپوشانی گیت بر روی درین.

برای توضیح مسئله به صورت شماتیک ساختار باندی ترانزیستور تونلی قبل و بعد از همپوشانی گیت رسم شده است. همان‌گونه که در شکل ۳ مشاهده می‌شود زمانی که همپوشانی رخ می‌دهد به علت تغییر باند رسانش و ظرفیت ناحیه درین با اعمال ولتاژ گیت منفی، عرض سد تونلی در این ناحیه نسبت به حالت بدون اعمال همپوشانی (شکل ۳-الف) افزایش می‌یابد و از این‌رو تونل زنی درین-کانال و در نتیجه جریان دوقطبی کاهش می‌یابد.



شکل ۳: ساختار نواری ترانزیستور تونلی الف) بدون همپوشانی گیت بر روی درین، ب) با همپوشانی گیت بر روی درین.

در شکل ۴ مشخصه انتقالی ترانزیستور تونلی نانونوار ژرمانن در دو حالت با و بدون همپوشانی گیت بر روی درین به‌ازای طول همپوشانی یک و سه نانومتر رسم شده است. مشاهده می‌شود با اعمال همپوشانی، جریان سمت چپ شاخه که ناشی از تونل زنی حفره‌ها از سمت درین

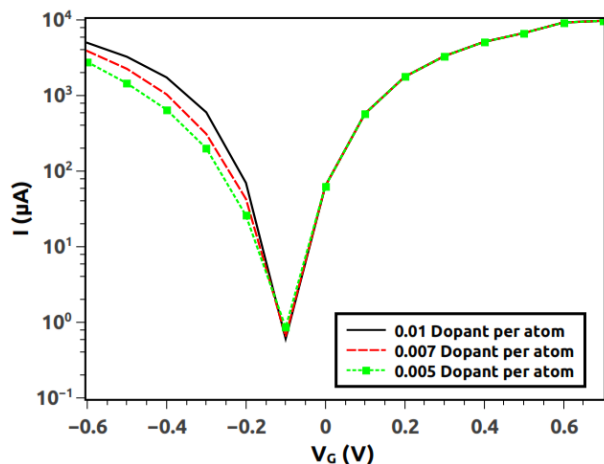
۴- نتیجه گیری

در این مقاله با استفاده از شبیه سازی اصول اولیه بر پایه نظریه تابعی چگالی و تابع گرین غیرتعدالی، مشخصه انتقالی ترانزیستور اثر میدان تونلی نانونوار ژرمانن را در دو حالت همپوشانی گیت بر روی درین و حالت دوپینگ غیر متقارن بین سورس و درین به دست آورده شده است. نتایج به دست آمده نشان دهنده این موضوع هستند که با افزایش طول همپوشانی گیت بر روی درین می توان جریان ناشی از اعمال ولتاژ گیت منفی را کاهش داد که منجر به کاهش جریان دوقطبی می شود. همچنین با کاهش میزان غلظت دوپینگ در ناحیه درین نسبت به سورس می توان جریان دوقطبی را در افزاره طراحی شده کاهش داد. در ادامه با ترکیب هر دو روش اشاره شده مشاهده شد که جریان دوقطبی ناشی از تونل زنی حامل ها از سمت درین به کانال با کاهش بیشتری روبرو می شود. کاهش جریان دوقطبی در افزاره های تونلی یک امر ضروری جهت استفاده از این افزاره ها در مدارهای دیجیتال می باشد.

مراجع

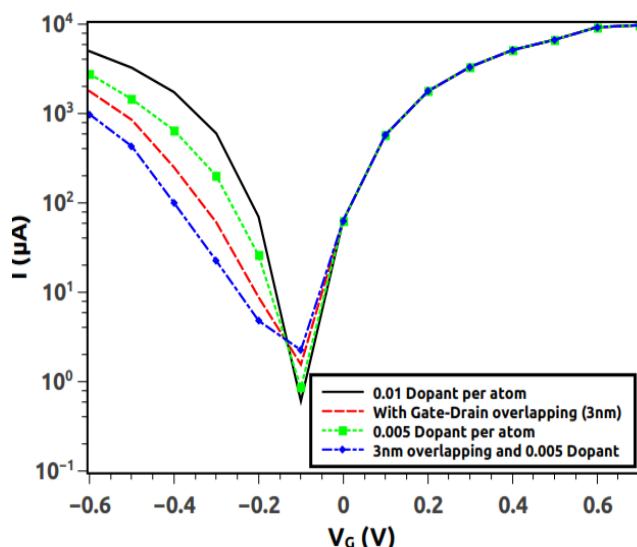
- [۱] مهسا مهرداد و میثم زارعی، «ارائه ساختار نوین ترانزیستور اثر میدان سیلیسیم روی عایق دو گیتی با پنجره اکسید در درین گسترده شده به منظور کاربرد در تکنولوژی نانو» مجله مهندسی برق دانشگاه تبریز، جلد ۴۷، شماره ۲، صفحات ۲۲۷-۲۳۳، ۱۳۹۶
- [۲] حامد نجفعلی زاده، علی اصغر اروچی، «طراحی ساختاری از ترانزیستور ماسفت دوگیتی با به کارگیری دو ماده، اکسید هافنیوم (HfO₂) و سیلیسیم-ژرمانیوم (SiGe) در کانالی از جنس سیلیسیم (DM-DG)» مجله مهندسی برق دانشگاه تبریز، جلد ۴۷، شماره ۱، صفحات ۲۹۹-۳۰۴، ۱۳۹۶.
- [3] A. C. Seabaugh and Q. Zhang, "Low-Voltage Tunnel Transistors for Beyond CMOS Logic," *Proc. IEEE*, vol. 98, no. 12, pp. 2095-2110, 2010.
- [4] A. M. Ionescu and H. Riel, "Tunneling Field-Effect Transistors as Energy-Efficient Electronic Switches," *Nature*, vol. 479, pp. 329-337, 2011.
- [5] S. Saurabh and M. J. Kumar, "Estimation and Compensation of Process Induced Variations in Nanoscale Tunnel Field Effect Transistors (TFETs) for Improved Reliability," *IEEE Trans. on Device and Materials Reliability*, vol. 10, pp. 390-395, 2010.
- [6] M. J. Kumar and S. Janardhanan, "Doping-less Tunnel Field Effect Transistor: Design and Investigation," *IEEE Trans. Electron Devices*, vol. 60, pp. 3285-3290, 2013.
- [7] M. S. Ram and D. B. Abdi, "Single Grain Boundary Tunnel Field Effect Transistors on Recrystallized Polycrystalline Silicon: Proposal and Investigation," *IEEE Electron Device Letters*, vol. 35, no. 10, pp. 989-992, 2014.
- [8] A. Chaudhry and M. J. Kumar, "Controlling Short-Channel Effects in Deep Submicron SOI MOSFETs for Improved Reliability: A Review," *IEEE Trans. on Device and Materials Reliability*, vol. 4, pp. 569-574, 2004.
- [9] A. H. Bayani, D. Dideban, M. Vali and N. Moezi "Germanene nanoribbon tunneling field effect transistor (GeNR-TFET) with a 10 nm channel length: analog performance, doping and temperature effects," *Semiconductor Science and Technology*, vol. 31, no. 4, 2016.

کاهش میزان غلظت دوپینگ در ناحیه درین، جریان دوقطبی کاهش می یابد [۱۷].



شکل ۵: مشخصه انتقالی ترانزیستور تونلی به ازای مقادیر مختلف دوپینگ در ناحیه درین.

همان گونه که در قسمت های قبلی مشاهده گردید، با افزایش طول همپوشانی گیت بر روی درین و همچنین کاهش میزان دوپینگ در ناحیه درین، می توان جریان ناشی از ولتاژ های گیت منفی را کاهش داد که یک امر بسیار ضروری در کاربرد مدارات دیجیتال می باشد. به همین منظور جهت کاهش بیشتر جریان دوقطبی، با ترکیب هر دو روش بالا و استفاده از طول همپوشانی ۳ نانومتر و همچنین میزان دوپینگ ۰/۰۰۵ دوپینگ بر واحد اتم در ناحیه درین، مجدداً منحنی جریان بر حسب ولتاژ گیت به دست آورده شده است که در شکل ۵ قابل مشاهده است. به منظور مقایسه بهتر، نتایج مربوط به دو حالت قبلی نیز در شکل ۶ آورده شده است.



شکل ۶: کاهش هرچه بیشتر جریان دوقطبی با به کار بردن هم زمان میزان دوپینگ کمتر در ناحیه درین و همچنین استفاده از همپوشانی گیت بر روی درین.

- approximation for exchange and correlation,” *Phys. Rev. B*, vol. 46, pp. 6671–87, 1992.
- [15] E. Gnani, A. Gnudi, S. Reggiani and G. Bacarani, “Drain-Conductance Optimization in Nanowire TFETs by Means of a Physics-Based Analytical Model,” *Solid State Electronics*, vol. 84, pp. 96–102, 2013.
- [16] S. M. Sze and Kwok K. NG, *Physics of semiconductor devices*, 3rd edition. John Wiley & Sons; 2006.
- [17] A. Shaker, M. E. Sabbagh and M. M. El-Banna, “Influence of Drain Doping Engineering on the Ambipolar conduction and High-Frequency Performance of TFETs,” *IEEE Trans. Electron Device*, vol. 64, no. 9, pp. 3541-3547, 2017
- [10] D. B. Abdi and M. J. Kumar, “Controlling ambipolar current in tunneling FETs using overlapping Gate-on-Drain,” *Journal of Electron Devices Society*, vol. 2, no. 6, 2014.
- [11] H. J. Monkhorst and J. D. Pack, “Special points for Brillouin-zone integrations,” *Phys. Rev. B*, vol. 13, pp. 5188, 1976.
- [12] A. A. Mostofi, J. R. Yates, Y. Lee, I. Souza, D. Vanderbilt and N. Marzari, “wannier90: A tool for obtaining maximally-localized Wannier functions,” *Computer Physics Communications*, vol. 178, no. 9, pp. 685-699, 2008.
- [13] J. P. Perdew, K. Burke and Y. Wang. “Generalized gradient approximation for the exchange-correlation hole of a many electron system,” *Phys. Rev. B*, vol. 54, pp. 16533–9, 1996.
- [14] J. P. Perdew, J. A. Chevary, S. H. Vosko, K. A. Jackson, M. R. Pederson, D. J. Singh and C. Fiolhais. “Atoms, molecules, solids, and surfaces: applications of the generalized gradient