

تحلیل یک مبدل سوئیچ-خازنی با قابلیت‌های ثبیت ولتاژ خروجی و کلیدزنی نرم

رضا بیرانوند^۱، استادیار

۱- دانشکده مهندسی برق و کامپیوتر- دانشگاه تربیت مدرس- تهران- ایران - beiranvand@modares.ac.ir

چکیده: چگالی توان بالای مبدل‌های سوئیچ-خازنی ناشی از فقدان عناصر مغناطیسی است. اما، این موضوع منجر به عدم توانایی در تثبیت ولتاژ خروجی و کلیدزنی سخت، به‌خاطر جریان‌های لحظه‌ای بزرگ، می‌شود. این جریان‌ها سبب افزایش تلفات کلیدزنی و نویز و محدود شدن توان قابل پردازش می‌گردد. هرچند اخیراً با افزودن سلف‌های کوچک به ساختار برخی از مبدل‌های سوئیچ-خازنی عمل کرد آن‌ها بهبود یافته‌است، ولی فقط تعداد معدودی از آن‌ها توانایی تثبیت ولتاژ خروجی و کلیدزنی نرم را دارند. در این‌جا، با ترکیب یک برش‌گر فعال و یک مبدل سوئیچ-خازنی، در محدوده وسیعی از تغییرات ولتاژ ورودی و بار هر دو ویژگی تثبیت ولتاژ خروجی و کلیدزنی نرم در ادوات نیمه‌هادی قدرت حاصل شده‌است. به‌خاطر کاهش تلفات کلیدزنی و نویز می‌توان فرکانس را جهت کاهش اندازه سلف‌ها و خازن‌ها افزایش داد. این موضوع، ضمن کاهش حجم مبدل، عمل کرد آن را بهبود می‌بخشد، زیرا در عمل سلف‌ها و خازن‌های کوچک مشخصات فرکانس بالای مطلوب‌تری دارند. بنابراین، مبدل اصلاح‌شده در توان‌های بالا از ساختار رایج بهتر است. در این‌جا، علاوه بر تحلیل ریاضی، برای تثبیت یک ولتاژ خروجی $400V$ با وجود تغییرات وسیع ولتاژ ورودی ($50-100V$) و مقاومت بار ($400\Omega-8k\Omega$)، مبدل مذکور در فرکانس $200kHz$ شبیه‌سازی و ساخته شده‌است.

واژه‌های کلیدی: برش‌گر فعال، تثبیت ولتاژ خروجی، کلیدزنی نرم، مبدل سوئیچ-خازنی.

Analysis of a Switched-Capacitor Converter with Output Voltage Regulation and Soft Switching Capabilities

Reza Beiranvand¹, Assistant Professor

1- Faculty of Electrical and Computer Engineering, Tarbiat Modares University, Tehran, Iran, Email: beiranvand@modares.ac.ir

Abstract: High power density of switched-capacitor converters (SCCs) is due to absent of inductive components. But, this subject leads to output voltage regulation problem and hard switching characteristics due to high current spikes, which increase switching losses and noise and limit the power rating. Although, performances of some SCCs have been improved recently by including some small inductors in their topologies, but, only few of them can regulate output voltage and have soft switching characteristics. Here, by combining an active clamp and a boost SCC, both output voltage regulation and soft switching characteristics are achieved, even when wide input voltage and load variations are applied. So, switching frequency can be increased to reduce inductors and capacitors values, due to low switching losses and noise. It reduces the converter volume and also improves its performance, because small inductors and capacitors have better high-frequency characteristics, practically. Therefore, the modified converter is practically much better than the conventional configuration, especially at high power ratings. Here, the modified converter has been analyzed, mathematically, and to verify the given analyses, it has been simulated and implemented at 200kHz for regulating a 400V output voltage, even when wide input voltage (50-100V) and load (400Ω-8kΩ) variations are applied.

Keywords: Active clamp, soft switching, switched-capacitor converter (SCC), voltage regulation.

تاریخ ارسال مقاله: ۱۳۹۷/۰۵/۲۰

تاریخ اصلاح مقاله: ۱۳۹۷/۰۸/۱۲

تاریخ پذیرش مقاله: ۱۳۹۷/۱۰/۲۹

نام نویسنده مسئول: رضا بیرانوند

نشانی نویسنده مسئول: دانشکده مهندسی برق و کامپیوتر، دانشگاه تربیت مدرس، تهران، ایران.

۱- مقدمه

در دهه‌های اخیر، افزایش چگالی توان یکی از اهداف مهم طراحان الکترونیک-قدرت بوده است. مبدل‌های نوپای سوئیچ-خازنی می‌توانند یکی از گزینه‌های مطرح و پرجذبه برای این منظور باشند. فقدان عناصر مغناطیسی برای پردازش توان در این مبدل‌ها سبب کوچک‌تر شدن آن‌ها نسبت به مبدل‌های اندوکتانسی رایج شده است [۱]. این موضوع، سبب بهبود پاسخ گذرای آن‌ها و دستیابی به چگالی توان بالا شده است [۲، ۳]. ولی، عدم حضور سلف در مسیر شارژ و دشارژ خازن‌ها در این مبدل‌ها منجر به بروز جریان‌های لحظه‌ای بزرگ [۴، ۵] و به تبع آن افزایش نویز و تلفات کلیدزنی می‌شود. در شرایط یکسان، نویز ایجادشده توسط این مبدل‌ها به مراتب بیشتر از مبدل‌های دیگر است [۶].

هم‌چنین، ولتاژ خروجی این مبدل‌ها به روش‌های مرسوم قابل کنترل نیست، و به‌خاطر محدودیت‌های عملی در اندازه خازن‌ها و سوئیچ‌ها نمی‌توان از این مبدل‌ها در توان‌های بیش‌تر از چند ده وات استفاده نمود [۷]. در این مبدل‌ها، ایزولاسیون بین ورودی و خروجی میسر نیست و بازده ساختارهای اولیه آن‌ها اغلب در محدوده ۷۰ تا ۸۰ درصد است [۱]. با افزایش تعداد طبقات، اغلب اتصالات داخلی آن‌ها بسیار زیاد می‌شود و هم‌چنین پیچیدگی درایو سوئیچ‌ها یکی از موانع استفاده از این مبدل‌هاست [۸].

امروزه ساختارهای متنوعی از مبدل‌های سوئیچ-خازنی نظیر: نردبانی، دیکسون، فیوناجی، سری-موازی، دوپراکننده، ضرب‌کننده، تقسیم‌کننده، کاهنده نمایی، و ... ارائه شده است [۸-۱۰]. اغلب این ساختارها با جای‌گزینی دیودها با ترانزیستورهای قدرت، قابل استفاده جهت پردازش دوطرفه توان نیز هستند [۱۱-۱۳]. هم‌چنین، روش‌های متعددی جهت مدل‌سازی این مبدل‌ها ارائه شده است [۱۴-۱۷]. استفاده از سلف‌های کوچک با هسته هوایی و یا سلف‌های پراکنده موجود در مبدل جهت کاهش و رفع برخی از معایب این مبدل‌ها و کاهش تلفات و نویز در حالت هدایت ناپیوسته و در توان‌های کم توسط محققین بررسی شده است [۱۸-۲۰]. براین‌اساس، خانواده‌های متنوعی از مبدل‌های سوئیچ-خازنی تشدیدی نظیر مولد مارکس، مبدل شارژ پمپ، و چند سطحی ارائه شده است [۲۰]. از جمله مزایای نسبی این مبدل‌ها، بازده بالا، پیاده‌سازی روی-برد، و تنش کم جریان سوئیچ‌ها در مقایسه با مبدل‌های پایه سوئیچ-خازنی است [۱۸، ۲۱]. در این مبدل‌ها که تابه‌حال اغلب در حالت هدایت ناپیوسته و پائین‌تر از فرکانس تشدید طراحی شده‌اند، به‌خاطر کلیدزنی نرم به‌صورت ZCS، افزایش نسبی بازده و بهبود عمل‌کرد حاصل می‌شود [۲۲-۲۸]. اما، در آن‌ها تلفات غالب کلیدزنی که در لحظات روشن‌شدن MOSFET رخ می‌دهد، حذف نمی‌شود. به‌همین‌خاطر، در اغلب کارهای تحقیقاتی گزارش‌شده، جهت محدودنمودن تلفات و سطح نویز، فرکانس

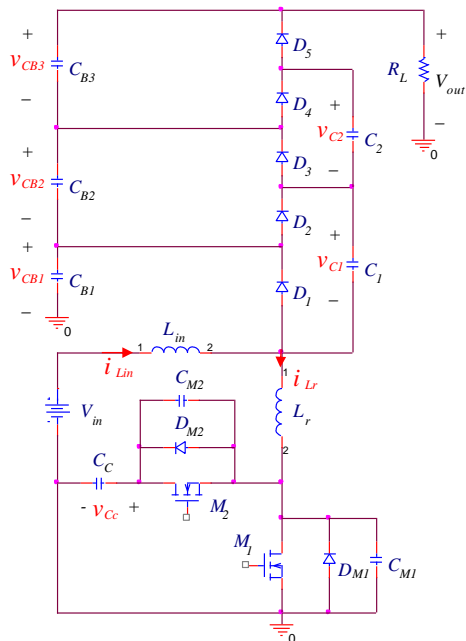
کلیدزنی نسبتاً کوچک و ظرفیت خازن‌ها و اندوکتانس سلف‌های موردنیاز اغلب مقدار نسبتاً بزرگی دارند که در تناقض با ویژگی‌های مبدل‌های سوئیچ-خازنی بدون سلف و با چگالی توان بالاست. با طراحی این مبدل‌ها در حالت هدایت ناپیوسته اندازه سلف‌ها کاهش می‌یابد، اما دامنه جریان‌ها، نویز، و تلفات هدایت آن‌ها نسبتاً زیاد و بهره ولتاژ آن‌ها مضرب ثابتی است و امکان تثبیت ولتاژ خروجی در برابر تغییرات ورودی و بار وجود ندارد.

تاکنون، جهت رفع این ایرادها راه‌حل‌های متعددی از جمله ترکیب مبدل‌های سوئیچ-خازنی و سلفی توسط محققین مختلف پیشنهاد شده است [۳، ۲۹، ۳۰]. با این‌که ولتاژ خروجی مبدل سلفی-خازنی ارائه‌شده در [۳۱] قابل کنترل است اما این مبدل فاقد ویژگی کلیدزنی نرم است. هم‌چنین، در روش‌هایی نظیر سری و یا موازی‌نمودن مبدل‌های مبتنی بر سلف با مبدل‌های سوئیچ-خازنی که در آن‌ها وظیفه بخش سوئیچ-خازنی عمدتاً تأمین بهره ولتاژ موردنیاز و کار بخش مبتنی بر سلف غالباً تثبیت ولتاژ خروجی است [۳۲]، علاوه بر پیچیدگی، سلف‌های حجیم و بازده پائینی دارند. هرچند با افزودن سلف‌های با هسته مغناطیسی برخی از مزایای این مبدل‌ها نظیر مجتمع‌شدن، ابعاد کوچک، و عمل‌کرد در دماهای بالا از دست می‌رود، ولی ویژگی‌های مهمی نظیر تثبیت ولتاژ خروجی، کاهش پیک جریان‌ها و نویز حاصل می‌شود. با این‌که مبدل‌های سوئیچ-خازنی اولیه برای توان‌های بسیار کم مناسب هستند، ولی امروزه این مبدل‌ها در توان‌های بالا کاربردهای متنوعی پیدا کرده‌اند [۳۳، ۳۴]. هرچند اخیراً نشان داده شده است که خروجی مبدل‌های سوئیچ-خازنی تشدیدی را می‌توان مشابه مبدل‌های تشدیدی، با تغییر فرکانس کنترل نمود [۳۵-۳۷]. اما ساختاری از این مبدل‌ها با قابلیت کلیدزنی نرم و تثبیت ولتاژ خروجی از طریق مدولاسیون پهنای پالس، که تلفات هدایت و تنش ولتاژ و جریان کم‌تری ایجاد می‌کند، ارائه نشده است.

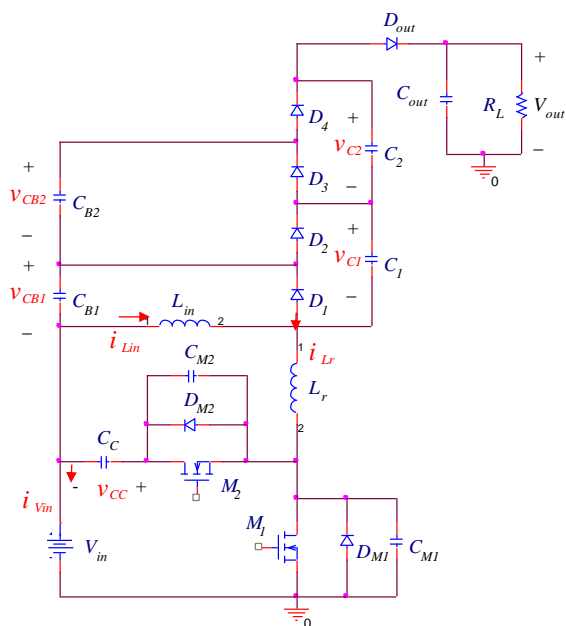
در این مقاله، با افزودن یک برش‌گر فعال به یک مبدل سوئیچ-خازنی، تثبیت ولتاژ خروجی و کلیدزنی نرم در همه ادوات قدرت آن در محدوده وسیعی از تغییرات ولتاژ ورودی و بار محقق‌شده، اندازه و ابعاد سلف و خازن‌های موردنیاز نیز کاهش یافته است. این کار ضمن کاهش حجم مبدل، سبب بهبود عمل‌کرد و کاربردی‌شدن آن در مقایسه با ساختار مرسوم می‌شود، زیرا در فرکانس‌های بالا معمولاً مشخصات سلف و خازن‌های کوچک در مقایسه با سلف و خازن‌های بزرگ مطلوب‌تر است.

در ادامه، در قسمت‌های ۲ و ۳ یک مبدل سوئیچ-خازنی رایج و ساختارهای بهبودیافته آن، مدهای کاری، و مدارهای معادل یکی از مبدل‌های بهبودیافته ارائه شده است. هرکدام از مدهای مذکور در قسمت ۴ و جریان‌های سلف‌های آن در قسمت ۵ تحلیل شده است. پس از آن، در قسمت ۶ تغییرات ولتاژ خروجی نرمالیزه‌شده و چگونگی تثبیت ولتاژ

کاربردهایی که خازن خروجی با ولتاژ مناسب در دسترس است این روش‌ها به مراتب از ساختار رایج مناسب‌ترند. عمده‌ترین تفاوت‌های مدارهای ارائه‌شده در شکل ۲ نسبت به هم، افت ولتاژ بیش‌تر به اندازه ولتاژ ورودی روی خازن‌های C_{B1} و C_C در مدار (الف) و ریپل بزرگ‌تر جریان ورودی در مدار (ب) است. در ادامه، جهت اختصار فقط یکی از این ساختارها بررسی می‌شود.



(الف)



(ب)

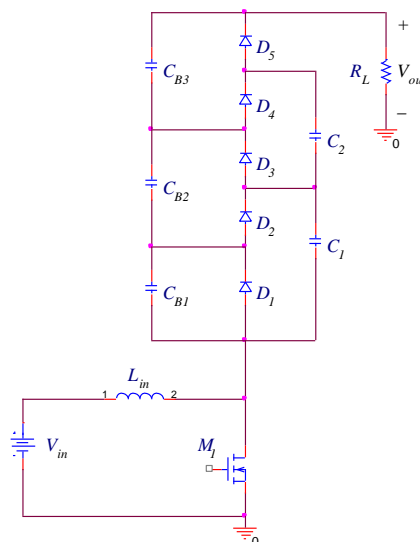
شکل ۲: ساختارهای بهبودیافته مبدل سوئیچ-خازنی مرسوم

(الف) ساختار اول و (ب) ساختار دوم

خروجی مورد بحث قرار گرفته‌است. نتایج حاصل از شبیه‌سازی، ساخت مبدل، و نتیجه‌گیری نهایی به ترتیب در قسمت‌های ۷ تا ۹ ارائه شده‌است.

۲- یک مبدل سوئیچ-خازنی و ساختارهای بهبودیافته آن

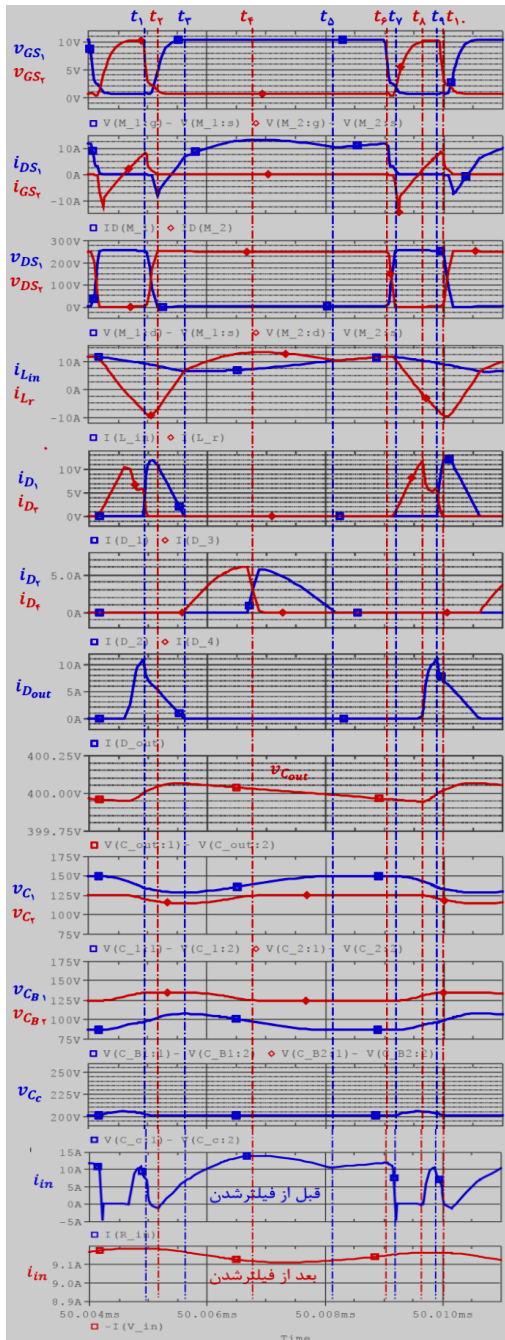
در شکل ۱ ساختار یک مبدل سوئیچ-خازنی ارائه شده‌است [۳۸]. در این ساختار، به خاطر کلیدزنی سخت، نمی‌توان فرکانس کلیدزنی را افزایش داد. همچنین، ریپل ولتاژ خروجی توسط خازن معادل خازن‌های سری‌شده C_{B1} ، C_{B2} و C_{B3} تعیین می‌شود. این موضوع سبب می‌شود که ظرفیت خازن‌های مذکور بزرگ و در محدوده چندصد میکروفاراد انتخاب شود تا ریپل خروجی در محدوده مجاز قرار گیرد. در شکل ۲، دو ساختار بهبودیافته این مبدل جهت تحقق کلیدزنی نرم و افزایش فرکانس کلیدزنی و افزایش چگالی توان ارائه شده‌است. در این دو ساختار به دلیل امکان افزایش فرکانس، ظرفیت خازن‌های فوق‌الذکر به مراتب کوچک‌تر از مقادیر متناظر در ساختار مرسوم است. در این جا، خازن C_{out} تعیین‌کننده ریپل ولتاژ خروجی است و خازن‌های C_{B1} و C_{B2} نقش مستقیمی در آن ندارند. با فرض یکسان بودن فرکانس کلیدزنی و سایر مشخصات، استفاده از این ساختارها منجر به کاهش ظرفیت خازن خروجی به یک سوم مقدار موردنیاز در ساختار مرسوم و افزایش ولتاژ دو سر آن می‌شود.



شکل ۱: ساختار یک مبدل سوئیچ-خازنی افزایش‌دهنده رایج [۳۸]

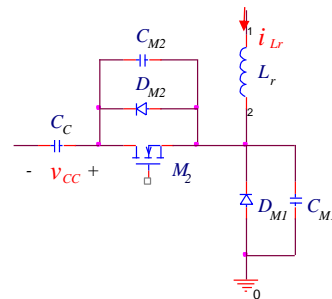
در این مقاله، نشان داده می‌شود که استفاده از خازن‌های C_{B1} و C_{B2} با ظرفیت‌های نانوفارادی به جای خازن‌های چندصد میکروفارادی مورد استفاده در ساختار مرسوم امکان‌پذیر است. استفاده از این ظرفیت‌های به مراتب کوچک‌تر، علاوه بر کاهش حجم مبدل در عمل مناسب‌تر است، زیرا سلف و خازن‌های کوچک‌تر نسبت به المان‌های مذکور با مقادیر بزرگ معمولاً مشخصه فرکانس بالای مطلوب‌تری دارند. این موضوع منجر به بهبود بیش‌تر کارایی و کاربرد بودن ساختارهای ارائه‌شده می‌شود. لذا، در

تلفات کلیدزنی و نویز به طور قابل ملاحظه‌ای کاهش می‌یابد و می‌توان فرکانس کلیدزنی را جهت کاهش حجم مبدل افزایش داد. باتوجه به شکل موج‌های ارائه شده در شکل ۴، مدارهای معادل مبدل در یک دوره تناوب کلیدزنی در شکل ۵ ارائه شده‌است که در ادامه بررسی می‌شوند.

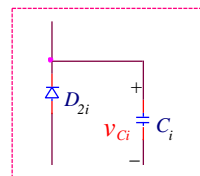


شکل ۴: شکل موج‌های عناصر مختلف مبدل در یک دوره تناوب کلیدزنی در ولتاژ ورودی ۵۰ V و توان خروجی ۴۰۰ W

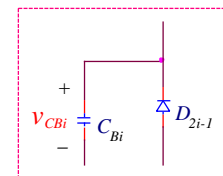
همان‌طور که اشاره شد، در این‌جا جهت تحقق کلیدزنی نرم از یک برش‌گر فعال استفاده شده‌است. در شکل ۳ عناصر اصلی به کاررفته در مدار برش-گر فعال و همچنین عناصر موجود در طبقه $2i$ مبدل‌های سوئیچ-خازنی بهبودیافته نشان داده شده‌است. باتوجه به شکل ۳، به راحتی می‌توان در صورت لزوم تعداد طبقات مبدل را جهت به دست آوردن بهره ولتاژ مورد نیاز تغییر داد. در عمل از دیودهای بدنه $MOSFET$ ‌ها به جای دیودهای D_{M1} و D_{M2} ، و از خازن‌های پراکنده آن‌ها جهت تأمین بخشی از ظرفیت‌های مورد نیاز جهت تشکیل خازن‌های C_{M1} و C_{M2} استفاده می‌شود. تحلیل مبدل برای تعداد طبقات دلخواه مشابه تحلیل ارائه شده در اینجاست که جهت اختصار از آن صرف نظر شده‌است. در ادامه، مدهای کاری مبدل دوم و مدار معادل‌های آن در یک دوره تناوب ارائه شده‌است.



(الف)



(ج)

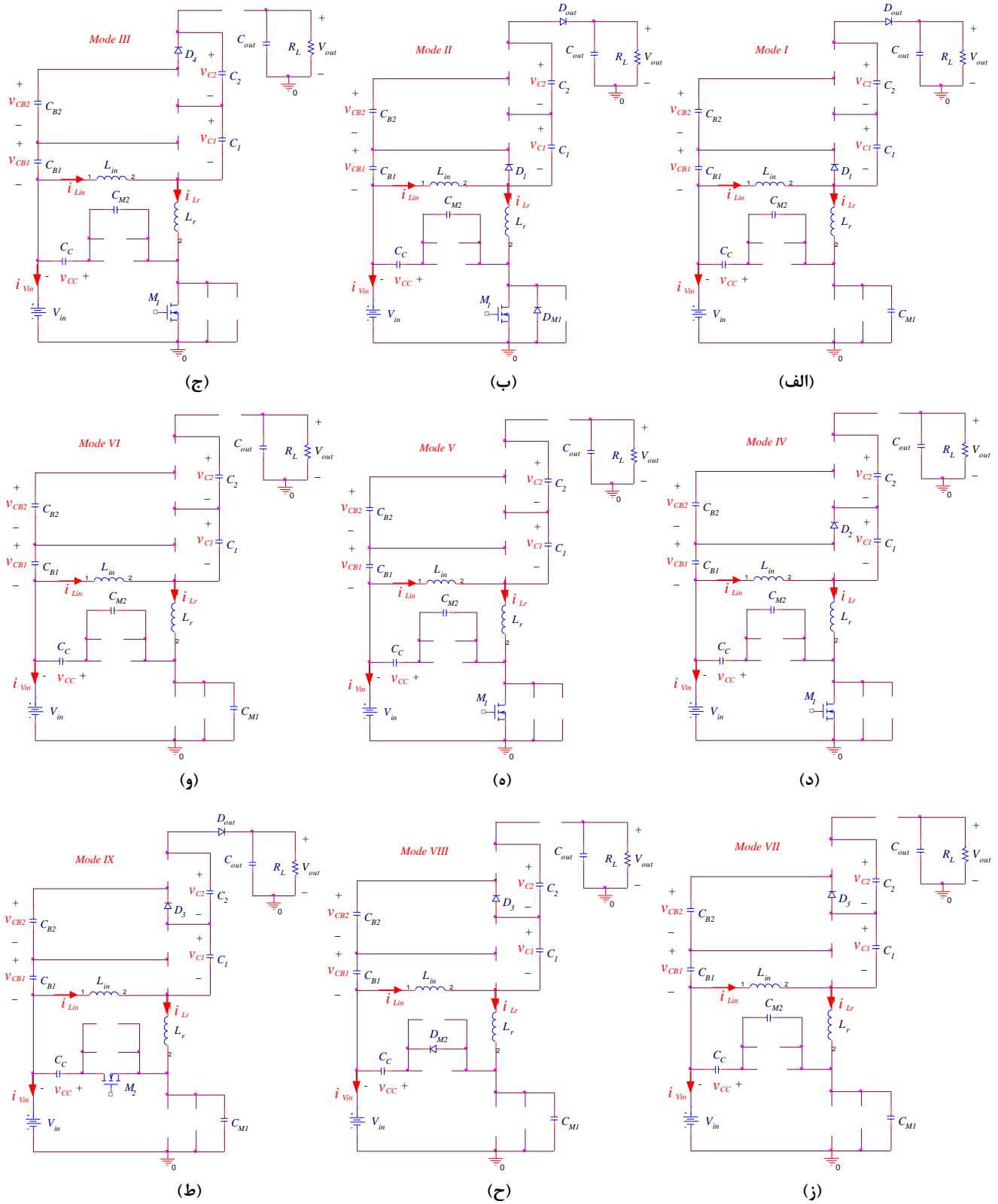


(ب)

شکل ۳: (الف) عناصر اصلی به کاررفته در مدار برش‌گر فعال، (ب) عناصر موجود در طبقه $(2i-1)$ م، و (ج) عناصر موجود در طبقه $2i$ م در مبدل‌های سوئیچ-خازنی بهبودیافته

۳- ارائه مدهای کاری مبدل سوئیچ-خازنی بهبودیافته دوم

در این قسمت، جهت تحلیل مبدل نشان داده شده در شکل ۲ (ب)، شکل موج‌های عناصر مختلف آن در یک دوره تناوب کلیدزنی در شکل ۴ ارائه شده‌است. همان‌طور که ملاحظه می‌شود در لحظات روشن و خاموش شدن تمام دیودها کلیدزنی نرم حاصل می‌شود. همچنین، در لحظات روشن شدن $MOSFET$ ‌های قدرت کلیدزنی در ولتاژ صفر یا ZVS حاصل می‌شود. از طرف دیگر، در لحظات خاموش شدن این ادوات نیز با در نظر گرفتن خازن‌های درین-سورس، زمان مرده، و مدار درایو مناسب، قبل از این‌که ولتاژ درین-سورس آن‌ها به طور قابل ملاحظه‌ای افزایش یابد می‌توان این کلیدهای قدرت را به سرعت خاموش نمود. این موضوع منجر به کاهش تلفات در لحظات خاموش شدن آن‌ها نیز می‌شود. بنابراین، در این مبدل



شکل ۵: مدهای کاری مختلف مبدل در یک دوره تناوب کلیدزنی

۴- تحلیل مدهای کاری مختلف مبدل

در این جا هرکدام از مدهای کاری مختلف و نحوه رخ دادن آن‌ها تشریح شده، سپس معادلات حاکم بر مدارهای مذکور ارائه می‌شود.

۴-۱- مد I، بازه زمانی: $[t_1-t_2]$

این مد کاری با خاموش شدن ترانزیستور M_2 توسط مدار کنترل شروع می‌شود. اول ولتاژ درین-سورس M_2 از صفر شروع به افزایش نموده، هم‌زمان با آن ولتاژ درین-سورس M_1 کاهش می‌یابد. با صفر شدن این ولتاژ، دیود بدنه ترانزیستور M_1 روشن شده و این مد کاری خاتمه می‌یابد. باتوجه به شکل ۵ (الف)، دستگاه معادلات (۱) مبدل را توصیف می‌کند:

$$\begin{cases} i_{C_C} = -i_{C_{M_2}} \\ i_{L_r} = i_{C_{M_1}} - i_{C_{M_2}} = i_{L_{in}} - i_{C_{B_1}} + i_{C_1} \\ V_{in} = v_{C_{M_1}} + v_{C_{M_2}} - v_{C_C} \\ V_{out} - V_{in} = v_{C_{B_1}}(t) + v_{C_1}(t) + v_{C_2}(t) \end{cases} \quad (1)$$

لذا، با انجام تبدیل لاپلاس و محاسبات جبری لازم می‌توان نوشت:

$$\left(\frac{1}{C_{M_1}} + \frac{1}{C_{M_2}} + \frac{1}{C_C}\right) I_{C_{M_2}}(s) + \frac{1}{C_{M_1}} I_{L_r}(s) = \quad (2)$$

$$\left(V_{in} + v_{C_C}(t_1) - v_{C_{M_1}}(t_1) - v_{C_{M_2}}(t_1)\right) e^{-t_1 s}$$

باتوجه به معادله سوم از (۱) در لحظه $t = t_1$ ، ساده‌تر می‌شود:

$$I_{C_{M_2}}(s) = -\frac{\frac{1}{C_{M_1}}}{\frac{1}{C_{M_1}} + \frac{1}{C_{M_2}} + \frac{1}{C_C}} I_{L_r}(s) \quad (3)$$

بنابراین، به کمک معادلات (۱) و (۳) و تبدیل لاپلاس می‌توان نوشت:

$$\begin{cases} i_{C_{M_1}}(t) = \lambda_{C_{M_1}} i_{L_r}(t) \\ i_{C_{M_2}}(t) = (\lambda_{C_{M_1}} - 1) i_{L_r}(t) \\ i_{C_C}(t) = (1 - \lambda_{C_{M_1}}) i_{L_r}(t) \\ \lambda_{C_{M_1}} = \frac{\frac{1}{C_{M_2}} + \frac{1}{C_C}}{\frac{1}{C_{M_1}} + \frac{1}{C_{M_2}} + \frac{1}{C_C}} \end{cases} \quad (4)$$

باتوجه به مدار معادل مبدل در مد I می‌توان نوشت:

$$\begin{cases} L_{in} \frac{di_{L_{in}}}{dt} + L_r \frac{di_{L_r}}{dt} + v_{C_{M_1}} = V_{in} \\ L_{in} \frac{di_{L_{in}}}{dt} - v_{C_1} - v_{C_2} = V_{in} - V_{out} \\ L_{in} \frac{di_{L_{in}}}{dt} + v_{C_{B_1}} = 0 \\ i_{C_1} = i_{C_2} = i_{C_{B_1}} + i_{L_r} - i_{L_{in}} \end{cases} \quad (5)$$

حال با ترکیب این معادلات و انجام محاسبات لازم، می‌توان نوشت:

$$\begin{aligned} L_{in} s^2 I_{L_{in}}(s) + (L_r s^2 + \lambda_{C_{M_1}}/C_{M_1}) I_{L_r}(s) \\ = (L_{in} i_{L_{in}}(t_1) \\ + L_r i_{L_r}(t_1)) se^{-t_1 s} \\ + (V_{in} - v_{C_{M_1}}(t_1)) e^{-t_1 s} \end{aligned} \quad (6)$$

$$\begin{aligned} (L_{in} C_{e_1} s^2 + 1) I_{L_{in}}(s) - I_{L_r}(s) \\ = (L_{in} i_{L_{in}}(t_1)) se^{-t_1 s} + \\ \frac{e^{-t_1 s}}{1 + \frac{C_{B_1}}{C_1} + \frac{C_{B_1}}{C_2}} \left(V_{in} - V_{out} + v_{C_1}(t_1) + v_{C_2}(t_1) \right. \\ \left. - \left(\frac{C_{B_1}}{C_1} + \frac{C_{B_1}}{C_2} \right) v_{C_{B_1}}(t_1) \right) \end{aligned} \quad (7)$$

$$\frac{1}{C_{e_1}} = \frac{1}{C_{B_1} + \frac{1}{1/C_1 + 1/C_2}} \quad (8)$$

باتوجه به مدار معادل مبدل در این مد کاری می‌توان نوشت:

$$V_{in} - V_{out} + v_{C_1}(t) + v_{C_2}(t) + v_{C_{B_1}}(t) = 0 \quad (9)$$

این معادله در طول بازه زمانی فوق، از جمله در لحظه $t = t_1$ صادق است. لذا، با در نظر گرفتن معادلات (۸) و (۹)، روابط (۶) و (۷) را می‌توان به صورت زیر بازنویسی نمود:

$$\begin{bmatrix} L_{in} s^2 & L_r s^2 + \lambda_{C_{M_1}}/C_{M_1} \\ L_{in} C_{e_1} s^2 + 1 & -1 \end{bmatrix} \begin{bmatrix} I_{L_{in}}(s) \\ I_{L_r}(s) \end{bmatrix} \\ = e^{-t_1 s} \begin{bmatrix} V_1(s) \\ Q_1(s) \end{bmatrix} \quad (10)$$

$$V_1(s) = (L_{in} i_{L_{in}}(t_1) + L_r i_{L_r}(t_1)) s \\ + (V_{in} - v_{C_{M_1}}(t_1)) \quad (11)$$

$$Q_1(s) = L_{in} C_{e_1} i_{L_{in}}(t_1) s + C_{e_1} (-v_{C_{B_1}}(t_1)) \quad (12)$$

حال، با حل دستگاه معادلات (۱۰) و اعمال تبدیل لاپلاس وارون می‌توان مقادیر جریان‌های سلف‌های L_{in} و L_r را محاسبه نمود:

$$\begin{bmatrix} i_{L_{in}}(t) \\ i_{L_r}(t) \end{bmatrix} = L^{-1} \left(\begin{bmatrix} I_{L_{in}}(s) \\ I_{L_r}(s) \end{bmatrix} \right) \quad t_1 \leq t < t_2 \quad (13)$$

ولتاژهای خازن‌ها در این مد از ترکیب روابط (۴) و (۵) تعیین می‌شوند:

$$\begin{cases} v_{C_{M_1}}(t) = v_{C_{M_1}}(t_1) + \frac{\lambda_{C_{M_1}}}{C_{M_1}} \int_{t_1}^t i_{L_r}(t) dt \\ v_{C_{M_2}}(t) = v_{C_{M_2}}(t_1) + \frac{\lambda_{C_{M_1}} - 1}{C_{M_2}} \int_{t_1}^t i_{L_r}(t) dt \\ v_{C_C}(t) = v_{C_C}(t_1) + \frac{1 - \lambda_{C_{M_1}}}{C_C} \int_{t_1}^t i_{L_r}(t) dt \\ v_{C_{B_1}}(t) = -L_{in} \frac{di_{L_{in}}(t)}{dt} \\ i_{C_{B_1}}(t) = C_{B_1} \frac{dv_{C_{B_1}}(t)}{dt} = -L_{in} C_{B_1} \frac{d^2 i_{L_{in}}(t)}{dt^2} \\ v_{C_{1,2}}(t) = v_{C_{1,2}}(t_1) + \frac{1}{C_{1,2}} \int_{t_1}^t (i_{C_{B_1}} + i_{L_r} - i_{L_{in}}) dt \end{cases} \quad (14)$$

۴-۲- مد II، بازه زمانی: $[t_2-t_3]$

این مد کاری با روشن شدن دیود بدنه ترانزیستور M_1 شروع شده و دیود مذکور جریان منفی گذرنده از سلف L_r را عبور می‌دهد. همان‌طور که در شکل ۴ نشان داده شده‌است، قبل از این که جریان سلف مذکور صفر شود مدار کنترل باید ترانزیستور M_1 را جهت تحقق کلیدزنی به صورت ZVS روشن نماید تا تلفات کلیدزنی حذف شود. در این مد کاری مشابه

$$\begin{cases} L_{in} \frac{di_{L_{in}}}{dt} + L_r \frac{di_{L_r}}{dt} = V_{in} \\ L_{in} \frac{di_{L_{in}}}{dt} - v_{C_1} - v_{C_2} + v_{C_{B_1}} + v_{C_{B_2}} = 0 \\ i_{C_1} = i_{C_2} = -i_{C_{B_1}} = -i_{C_{B_2}} = i_{L_r} - i_{L_{in}} \end{cases} \quad (22)$$

به روشی مشابه با مدهای قبل، در این مد کاری نیز می توان نوشت:

$$\begin{bmatrix} L_{in} s^2 & L_r s^2 \\ L_{in} C_{e_3} s^2 + 1 & -1 \end{bmatrix} \begin{bmatrix} I_{L_{in}}(s) \\ I_{L_r}(s) \end{bmatrix} = e^{-t_3 s} \begin{bmatrix} V_3(s) \\ Q_3(s) \end{bmatrix} \quad (23)$$

$$V_3(s) = (L_{in} i_{L_{in}}(t_3) + L_r i_{L_r}(t_3)) s + (V_{in}) \quad (24)$$

$$Q_3(s) = L_{in} C_{e_3} i_{L_{in}}(t_3) s + C_{e_3} (-v_{C_{B_1}}(t_3) - v_{C_{B_2}}(t_3) + v_{C_1}(t_3) + v_{C_2}(t_3)) \quad (25)$$

$$\frac{1}{C_{e_3}} = \frac{1}{C_{B_1}} + \frac{1}{C_{B_2}} + \frac{1}{C_1} + \frac{1}{C_2} \quad (26)$$

حال، با در نظر گرفتن شرایط اولیه در آغاز مد III مشابه مدهای قبل مقادیر جریان های سلفها تعیین می شود. سپس، مقادیر ولتاژهای خازن های مبدل نیز در بازه زمانی $t_3 \leq t < t_4$ قابل محاسبه اند:

$$\begin{cases} v_{C_{M_1}}(t) = 0 \\ v_{C_{M_2}}(t) = v_{C_{M_2}}(t_3) \\ v_{C_C}(t) = v_{C_C}(t_3) \\ i_{C_1} = i_{C_2} = -i_{C_{B_1}} = -i_{C_{B_2}} = i_{L_r} - i_{L_{in}} \\ v_{C_j}(t) = v_{C_j}(t_3) + \frac{1}{C_j} \int_{t_3}^t i_{C_j}(t) dt \\ j \in \{1, 2, B_1, B_2\} \end{cases} \quad (27)$$

۴-۴- مد IV، بازه زمانی: $[t_4 - t_5]$

پس از خاموش شدن دیود D_4 در مد قبل، D_2 در حالی که ولتاژ دو سر آن صفر است روشن و این مد کاری شروع می شود و جریان $i_{L_r} - i_{L_{in}}$ خازن C_1 را تا بیشترین مقدار و خازن C_{B_1} را تا کمترین مقدار دشارژ می نماید. در این لحظه که $i_{L_r} - i_{L_{in}}$ صفر می شود، دیود D_2 در حالی که جریان آن به صفر رسیده به صورت ZCS خاموش می شود و این مد کاری نیز خاتمه می یابد. باتوجه به مدار معادل مبدل در این مد کاری، دستگاه معادلات زیر رفتار مدار را توصیف می کند:

$$\begin{cases} L_{in} \frac{di_{L_{in}}}{dt} + L_r \frac{di_{L_r}}{dt} = V_{in} \\ L_{in} \frac{di_{L_{in}}}{dt} - v_{C_1} + v_{C_{B_1}} = 0 \\ i_{C_1} = -i_{C_{B_1}} = i_{L_r} - i_{L_{in}} \end{cases} \quad (28)$$

حال، تبدیل لاپلاس جریان های سلفها به صورت زیر حاصل می شود:

$$\begin{bmatrix} L_{in} s^2 & L_r s^2 \\ L_{in} C_{e_4} s^2 + 1 & -1 \end{bmatrix} \begin{bmatrix} I_{L_{in}}(s) \\ I_{L_r}(s) \end{bmatrix} = e^{-t_4 s} \begin{bmatrix} V_4(s) \\ Q_4(s) \end{bmatrix} \quad (29)$$

$$V_4(s) = (L_{in} i_{L_{in}}(t_4) + L_r i_{L_r}(t_4)) s + (V_{in}) \quad (30)$$

$$Q_4(s) = L_{in} C_{e_4} i_{L_{in}}(t_4) s + C_{e_4} (-v_{C_{B_1}}(t_4) + v_{C_1}(t_4)) \quad (31)$$

$$\frac{1}{C_{e_4}} = \frac{1}{C_{B_1}} + \frac{1}{C_1} \quad (32)$$

حالت قبل دیودهای D_1 و D_{out} نیز همچنان روشن هستند. این مد کاری زمانی خاتمه می یابد که جریان سلفهای L_r و L_{in} با هم برابر شده و به تبع آن دیودهای D_1 و D_{out} با جریان صفر خاموش شوند. باتوجه به مدار معادل مبدل در این مد کاری دستگاه معادلات زیر رفتار مدار را توصیف می کنند:

$$\begin{cases} i_{C_C} = i_{C_{M_1}} = i_{C_{M_2}} = 0 \\ i_{L_r} = i_{L_{in}} - i_{C_{B_1}} + i_{C_1} \\ V_{in} = v_{C_{M_1}} + v_{C_{M_2}} - v_{C_C} \\ V_{out} - V_{in} = v_{C_{B_1}}(t) + v_{C_1}(t) + v_{C_2}(t) \end{cases} \quad (15)$$

$$\begin{cases} L_{in} \frac{di_{L_{in}}}{dt} + L_r \frac{di_{L_r}}{dt} = V_{in} \\ L_{in} \frac{di_{L_{in}}}{dt} - v_{C_1} - v_{C_2} = V_{in} - V_{out} \\ L_{in} \frac{di_{L_{in}}}{dt} + v_{C_{B_1}} = 0 \\ i_{C_1} = i_{C_2} = i_{C_{B_1}} + i_{L_r} - i_{L_{in}} \end{cases} \quad (16)$$

به روشی مشابه آنچه که در مد I انجام شد و به کمک معادلات (۱۵) و (۱۶) می توان روابط زیر را در مد II استخراج نمود:

$$\begin{bmatrix} L_{in} s^2 & L_r s^2 \\ L_{in} C_{e_2} s^2 + 1 & -1 \end{bmatrix} \begin{bmatrix} I_{L_{in}}(s) \\ I_{L_r}(s) \end{bmatrix} = e^{-t_2 s} \begin{bmatrix} V_2(s) \\ Q_2(s) \end{bmatrix} \quad (17)$$

$$V_2(s) = (L_{in} i_{L_{in}}(t_2) + L_r i_{L_r}(t_2)) s + (V_{in}) \quad (18)$$

$$Q_2(s) = L_{in} C_{e_2} i_{L_{in}}(t_2) s + C_{e_2} (-v_{C_{B_1}}(t_2)) \quad (19)$$

$$C_{e_2} = C_{e_1} \quad (20)$$

با حل (۱۷) می توان جریان های سلفها را تعیین و سپس باتوجه به روابط (۱۶) و (۱۷)، مقادیر ولتاژهای خازن ها را محاسبه نمود:

$$\begin{cases} v_{C_{M_1}}(t) = 0 \\ v_{C_{M_2}}(t) = v_{C_{M_2}}(t_1) \\ v_{C_C}(t) = v_{C_C}(t_1) \\ v_{C_{B_1}}(t) = -L_{in} \frac{di_{L_{in}}(t)}{dt} \\ v_{C_{B_2}}(t) = v_{C_{B_2}}(t_1) \\ i_{C_{B_1}}(t) = C_{B_1} \frac{dv_{C_{B_1}}(t)}{dt} = -L_{in} C_{B_1} \frac{d^2 i_{L_{in}}(t)}{dt^2} \\ v_{C_{1,2}}(t) = v_{C_{1,2}}(t_1) + \frac{1}{C_{1,2}} \int_{t_1}^t (i_{C_{B_1}} + i_{L_r} - i_{L_{in}}) dt \end{cases} \quad (21)$$

۴-۳- مد III، بازه زمانی: $[t_3 - t_4]$

این مد کاری، با مثبت شدن جریان $i_{L_r} - i_{L_{in}}$ که دیود D_4 را روشن می کند، شروع می شود. زمانی که جریان $i_{L_r} - i_{L_{in}}$ به اندازه کافی خازن های C_1 و C_2 را شارژ نماید و ولتاژ خازن C_2 به بیشترین مقدار خود برسد، دیود D_4 در حالی که ولتاژ دو سر آن صفر است خاموش و D_2 روشن می شود و این مد کاری خاتمه می یابد. باتوجه به مدار معادل در این مد کاری دستگاه معادلات زیر رفتار مدار را توصیف می کند:

حال به کمک معادله (۳۹) به راحتی می توان جریان سلفها و ولتاژ خازنهای مدار را در این مد کاری به شرح زیر محاسبه نمود:

$$i_{L_{in}}(t) = i_{L_r}(t) = i_{L_r}(t_6) \cos \omega_6(t - t_6) + \frac{V_{in} - v_{C_{M_1}}(t_6)}{\sqrt{\lambda_{C_{M_1}}(L_{in} + L_r)/C_{M_1}}} \sin \omega_6(t - t_6) \quad (40)$$

$$\begin{cases} v_{C_j}(t) = v_{C_j}(t_6) + \frac{1}{C_j} \int_{t_6}^t i_{C_j}(t) dt \\ j \in \{C_{M_1}, C_{M_2}, C_C\} \end{cases} \quad (41)$$

$$\begin{cases} v_{C_i}(t) = v_{C_i}(t_6) \\ i \in \{1, 2, B_1, B_2\} \end{cases} \quad (42)$$

$$\omega_6 = \sqrt{\frac{\lambda_{C_{M_1}}}{(L_{in} + L_r)C_{M_1}}} \quad (43)$$

۴-۷- مد VII، بازه زمانی: $[t_7 - t_8]$

در این بازه زمانی، شارژ خازن C_{M_1} و دشارژ خازن C_{M_2} توسط جریان سلف L_r ادامه یافته و نهایتاً ولتاژ دو سر ترانزیستور M_2 صفر شده و با روشن شدن دیود بدنه آن این مد کاری خاتمه می یابد. در این بازه زمانی تنها D_3 هدایت می کند. باتوجه به مدار معادل مبدل در این مد کاری، روابط (۴) در این حالت نیز برقرار بوده و سایر روابط به شرح زیر است:

$$\begin{cases} L_{in} \frac{di_{L_{in}}}{dt} + L_r \frac{di_{L_r}}{dt} + v_{C_{M_1}} = V_{in} \\ L_{in} \frac{di_{L_{in}}}{dt} - v_{C_1} + v_{C_{B_1}} + v_{C_{B_2}} = 0 \\ i_{C_1} = -i_{C_{B_1}} = -i_{C_{B_2}} = i_{L_r} - i_{L_{in}} \end{cases} \quad (44)$$

حال می توان در این مد کاری روابط زیر را به راحتی استخراج نمود:

$$\begin{bmatrix} L_{in}s^2 & L_r s^2 + \lambda_{C_{M_1}}/C_{M_1} \\ L_{in}C_{e_7}s^2 + 1 & -1 \end{bmatrix} \begin{bmatrix} I_{L_{in}}(s) \\ I_{L_r}(s) \end{bmatrix} = e^{-t_7s} \begin{bmatrix} V_7(s) \\ Q_7(s) \end{bmatrix} \quad (45)$$

$$V_7(s) = (L_{in}i_{L_{in}}(t_7) + L_r i_{L_r}(t_7))s + (V_{in} - v_{C_{M_1}}(t_7)) \quad (46)$$

$$Q_7(s) = L_{in}C_{e_7}i_{L_{in}}(t_7)s + C_{e_7}(-v_{C_{B_1}}(t_7) - v_{C_{B_2}}(t_7) + v_{C_1}(t_7)) \quad (47)$$

$$\frac{1}{C_{e_7}} = \frac{1}{C_1} + \frac{1}{C_{B_1}} + \frac{1}{C_{B_2}} \quad (48)$$

از رابطه (۴۵) می توان جریانهای سلفها و پس از آن با استفاده از (۴۴) می توان ولتاژ خازنهای مدار را در این مد کاری محاسبه نمود.

۴-۸- مد VIII، بازه زمانی: $[t_8 - t_9]$

با صفر شدن ولتاژ درین-سورس ترانزیستور M_2 که منجر به روشن شدن دیود بدنه آن در ولتاژ صفر می شود این مد کاری شروع شده و در آغاز فقط دیود مذکور بیش تر جریان مثبت سلف L_r را عبور می دهد. مشابه

با مشخص شدن جریانهای سلفها، به راحتی می توان مقادیر ولتاژهای خازنهای مبدل در مد کاری IV را نیز تعیین نمود:

$$\begin{cases} v_{C_{M_1}}(t) = 0 \\ v_{C_{M_2}}(t) = v_{C_{M_2}}(t_4) \\ v_{C_C}(t) = v_{C_C}(t_4) \\ v_{C_2}(t) = v_{C_2}(t_4) \\ v_{C_{B_2}}(t) = v_{C_{B_2}}(t_4) \\ i_{C_1} = -i_{C_{B_1}} = i_{L_r} - i_{L_{in}} \\ v_{C_j}(t) = v_{C_j}(t_4) + \frac{1}{C_j} \int_{t_4}^t i_{C_j}(t) dt, \quad j \in \{1, B_1\} \end{cases} \quad (33)$$

۴-۵- مد V، بازه زمانی: $[t_5 - t_6]$

این مد کاری با صفر شدن جریان $i_{L_r} - i_{L_{in}}$ و خاموش شدن دیود D_2 شروع و با خاموش شدن ترانزیستور M_1 خاتمه می یابد. در این حالت، تساوی $i_{L_r} = i_{L_{in}}$ برقرار است. باتوجه به شکل ۵ (ه)، می توان نوشت:

$$\begin{cases} L_{in} \frac{di_{L_{in}}}{dt} + L_r \frac{di_{L_r}}{dt} = V_{in} \\ i_{L_r} = i_{L_{in}} \end{cases} \quad (34)$$

حال، تبدیل لاپلاس جریانهای سلفها به صورت زیر استخراج می شود:

$$I_{L_{in}}(s) = I_{L_r}(s) = \frac{e^{-t_5s}}{L_{in} + L_r} \left((L_{in}i_{L_{in}}(t_5) + L_r i_{L_{in}}(t_5)) \frac{1}{s} + \frac{V_{in}}{s^2} \right) \quad (35)$$

سپس به کمک معادله فوق، جریانهای مذکور و همین طور ولتاژهای خازنهای مبدل به شرح زیر در حوزه زمان تعیین می شوند:

$$i_{L_{in}}(t) = i_{L_r}(t) = i_{L_{in}}(t_5) + \frac{V_{in}}{L_{in} + L_r} (t - t_5) \quad (36)$$

$$\begin{cases} v_{C_j}(t) = v_{C_j}(t_5) \\ j \in \{1, 2, B_1, B_2, C, M_1, M_2\} \end{cases} \quad (37)$$

۴-۶- مد VI، بازه زمانی: $[t_6 - t_7]$

با خاموش شدن ترانزیستور M_1 جریان مثبت سلفها، $i_{L_r} = i_{L_{in}}$ شروع به شارژ خازن C_{M_1} و دشارژ خازن C_{M_2} می نماید. این موضوع منجر به کاهش ولتاژ دو سر سلفها و دیود D_3 شده و نهایتاً دیود مذکور روشن می شود و این مد کاری خاتمه می یابد. باتوجه به مدار معادل مبدل در این مد، روابط (۴) در این حالت برقرار بوده و هم چنین می توان نوشت:

$$\begin{cases} L_{in} \frac{di_{L_{in}}}{dt} + L_r \frac{di_{L_r}}{dt} + v_{C_{M_1}} = V_{in} \\ i_{L_{in}}(t) = i_{L_r}(t) \end{cases} \quad (38)$$

با انجام محاسبات جبری لازم می توان نشان داد که تبدیل لاپلاس جریانهای سلفهای L_{in} و L_r به صورت زیر قابل محاسبه است:

$$I_{L_{in}}(s) = I_{L_r}(s) = \left(\frac{i_{L_r}(t_6)s + \frac{V_{in} - v_{C_{M_1}}(t_6)}{L_{in} + L_r}}{s^2 + \frac{\lambda_{C_{M_1}}}{C_{M_1}(L_{in} + L_r)}} \right) e^{-t_6s} \quad (39)$$

$$\begin{bmatrix} L_{in}S^2 & L_rS^2 + \lambda_{C_{M_2}}/C_{M_1} \\ L_{in}C_{e_9}S^2 + 1 & -1 \end{bmatrix} \begin{bmatrix} I_{L_{in}}(s) \\ I_{L_r}(s) \end{bmatrix} = e^{-t_9s} \begin{bmatrix} V_9(s) \\ Q_9(s) \end{bmatrix} \quad (56)$$

$$V_9(s) = (L_{in}i_{L_{in}}(t_9) + L_r i_{L_r}(t_9))s + (V_{in} - v_{C_{M_1}}(t_9)) \quad (57)$$

$$Q_9(s) = L_{in}C_{e_9}i_{L_{in}}(t_9)s + C_{e_9}(-v_{C_{B_1}}(t_9) - v_{C_{B_2}}(t_9) + v_{C_1}(t_9)) \quad (58)$$

$$\frac{1}{C_{e_9}} = \frac{1}{C_1} + \frac{1}{C_2 + \frac{1}{1/C_{B_1} + 1/C_{B_2}}} \quad (59)$$

لذا، می‌توان توسط معادله (۵۶) جریان‌های سلف‌های L_{in} و L_r را تعیین و سپس با استفاده از (۵۵) ولتاژ خازن‌ها را محاسبه نمود.

۵- محاسبه جریان‌های سلف‌های مدار در مدهای مختلف

جریان‌های سلف‌های L_{in} و L_r نقشی اساسی در تعیین جریان‌ها و ولتاژهای سایر عناصر مبدل دارند. با کمی تأمل در معادلات استخراج‌شده برای جریان‌های این سلف‌ها در مدهای کاری مختلف، می‌توان این روابط را در حالت کلی با جملات عمومی زیر بیان نمود:

$$\begin{bmatrix} L_{in}S^2 & L_rS^2 + \lambda_{ck} \\ L_{in}C_{ek}S^2 + 1 & -1 \end{bmatrix} \begin{bmatrix} I_{L_{in}}(s) \\ I_{L_r}(s) \end{bmatrix} = e^{-t_k s} \begin{bmatrix} V_k(s) \\ Q_k(s) \end{bmatrix} \quad (60)$$

در این جا، $k \in \{1, 2, 3, \dots, 9\}$ نشان‌دهنده مد کاری و سایر توابع و پارامترهای به‌کاررفته در (۶۰) نیز به‌شرح زیر تعریف و تعیین می‌شوند:

$$V_k(s) = (L_{in}i_{L_{in}}(t_k) + L_r i_{L_r}(t_k))s + V_{in} - Y_k v_{C_{M_1}}(t_k) \quad (61)$$

$$Q_k(s) = L_{in}C_{ek}i_{L_{in}}(t_k)s + C_{ek}[F]_k[V_{L_{in}}(t_k)] \quad (62)$$

$$\lambda_{ck} = 1/C_{M_1} i_{C_{M_1,k}}/i_{L_r,k} \quad (63)$$

$$[\lambda_{ck}] = [\lambda_{C_{M_1}} \ 0 \ 0 \ 0 \ 0 \ 0 \ \lambda_{C_{M_1}} \ \lambda_{C_{M_2}} \ \lambda_{C_{M_2}}]^T \quad (64)$$

$$[C_{ek}] = [C_{e1} \ C_{e2} \ C_{e3} \ C_{e4} \ 0 \ 0 \ C_{e7} \ C_{e8} \ C_{e9}]^T \quad (65)$$

$$[Y_k] = [1 \ 0 \ 0 \ 0 \ 0 \ 0 \ 1 \ 1 \ 1]^T \quad (66)$$

$$[V_{L_{in}}(t_k)] = [-v_{C_{B_1}}(t_k) \ -v_{C_{B_2}}(t_k) \ v_{C_1}(t_k) \ v_{C_2}(t_k)]^T \quad (67)$$

$$[F] = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 \\ 1 & 1 & 1 & 1 \\ 1 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 1 & 1 & 1 & 0 \\ 1 & 1 & 1 & 0 \\ 1 & 1 & 1 & 0 \end{bmatrix} \quad (68)$$

با در نظر گرفتن دستگاه معادلات (۶۰)، می‌توان تبدیل لاپلاس جریان‌های سلف‌های L_{in} و L_r را به ترتیب به صورت زیر محاسبه نمود:

مد II قبل از این‌که جریان سلف مذکور صفر شود مدار کنترل باید ترانزیستور M_2 را جهت تحقق کلیدزنی به صورت ZVS و حذف تلفات کلیدزنی روشن نماید. وقتی که جریان سلف L_r به صفر می‌رسد دیود بدنه ترانزیستور M_2 خاموش شده و ولتاژ خازن کلمپ C_c به بیش‌ترین مقدار خود در طول یک دوره تناوب کلیدزنی می‌رسد و این مد کاری نیز خاتمه می‌یابد. در این بازه زمانی، مشابه حالت قبل D_3 هم‌چنان روشن است و باتوجه به مدار معادل مبدل در این مد می‌توان نوشت:

$$\begin{cases} i_{C_{M_1}}(t) = \lambda_{C_{M_2}} i_{L_r}(t) \\ i_{C_c}(t) = (1 - \lambda_{C_{M_2}}) i_{L_r}(t) \end{cases} \quad (49)$$

$$\lambda_{C_{M_2}} = \frac{1}{C_c} \frac{1}{\frac{1}{C_{M_1}} + \frac{1}{C_c}} \quad (50)$$

باتوجه به شباهت مدار معادل مبدل با مد قبل، به جز دو رابطه فوق روابط مد قبل برقرار است و (۴۸)-(۴۵) به صورت زیر تغییر می‌کنند:

$$\begin{bmatrix} L_{in}S^2 & L_rS^2 + \lambda_{C_{M_2}}/C_{M_1} \\ L_{in}C_{e_8}S^2 + 1 & -1 \end{bmatrix} \begin{bmatrix} I_{L_{in}}(s) \\ I_{L_r}(s) \end{bmatrix} = e^{-t_8s} \begin{bmatrix} V_8(s) \\ Q_8(s) \end{bmatrix} \quad (51)$$

$$V_8(s) = (L_{in}i_{L_{in}}(t_8) + L_r i_{L_r}(t_8))s + (V_{in} - v_{C_{M_1}}(t_8)) \quad (52)$$

$$Q_8(s) = L_{in}C_{e_8}i_{L_{in}}(t_8)s + C_{e_8}(-v_{C_{B_1}}(t_8) - v_{C_{B_2}}(t_8) + v_{C_1}(t_8)) \quad (53)$$

$$\frac{1}{C_{e_8}} = \frac{1}{C_1} + \frac{1}{C_{B_1}} + \frac{1}{C_{B_2}} \quad (54)$$

در این جا نیز به کمک معادله (۵۱) می‌توان جریان‌های سلف‌های L_r و L_{in} و سپس به کمک (۴۴) ولتاژ خازن‌های مدار را محاسبه نمود.

۴-۹- مد IX، بازه زمانی: $[t_9-t_1]$

با منفی شدن جریان سلف L_r ، فقط ترانزیستور M_2 که سیگنال کنترل آن در مد قبل به آن اعمال شده هدایت بخش عمده‌ای از جریان مذکور را برعهده می‌گیرد و دیود D_{out} نیز در لحظه‌ای که ولتاژ دو سر آن صفر است، روشن می‌شود. با خاموش شدن M_2 این مد کاری نیز خاتمه می‌یابد. در انتهای این دوره، ولتاژ دو سر D_3 صفر شده و خاموش می‌شود. باتوجه به مدار معادل، (۴۹) هنوز برقرار بوده و می‌توان نوشت:

$$\begin{cases} L_{in} \frac{di_{L_{in}}}{dt} + L_r \frac{di_{L_r}}{dt} + v_{C_{M_1}} = V_{in} \\ L_{in} \frac{di_{L_{in}}}{dt} - v_{C_1} - v_{C_2} = V_{in} - V_{out} \\ L_{in} \frac{di_{L_{in}}}{dt} - v_{C_1} + v_{C_{B_1}} + v_{C_{B_2}} = 0 \\ i_{C_1} = i_{L_r} - i_{L_{in}} \\ i_{C_{B_1}} = i_{C_{B_2}} = i_{C_2} - i_{C_1} \end{cases} \quad (55)$$

حال، با انجام محاسبات جبری لازم در این مد کاری می‌توان نوشت:

فرکانس‌های زاویه‌ای مبدل در این مدهای کاری هستند. حال، باتوجه به تبدیل لاپلاس وارون تابع زیر:

$$L^{-1} \left[\frac{s \sin \varphi + \omega \cos \varphi}{s^2 + \omega^2} \right] = \sin(\omega t + \varphi) \quad (۸۰)$$

در حالت کلی، جریان‌های سلف‌های L_{in} و L_r در مد کاری k به ترتیب به صورت زیر محاسبه می‌شوند:

$$i_{L_{in}k}(t) = I_{11k} \sin(\omega_{1k}(t - t_k) + \alpha_{11k}) + I_{12k} \sin(\omega_{2k}(t - t_k) + \alpha_{12k}) \quad (۸۱)$$

$$i_{L_rk}(t) = I_{21k} \sin(\omega_{1k}(t - t_k) + \alpha_{21k}) + I_{22k} \sin(\omega_{2k}(t - t_k) + \alpha_{22k}) \quad (۸۲)$$

در حالت خاص، در مدهای V و VI می‌توان جریان‌های سلف‌های مذکور را به صورت ساده‌تری محاسبه نمود. زیرا، در این مدها، $C_{ek} = 0$ است و لذا هر دو رابطه (۶۹) و (۷۰) به صورت زیر ساده می‌شوند:

$$I_{L_{in}}(s) = I_{L_r}(s) = \frac{V_k(s)e^{-t_k s}}{(L_{in} + L_r)s^2 + \lambda_{ck}} \quad (۸۳)$$

با جای‌گذاری روابط (۶۱) و (۶۶) در معادله (۸۳) و انجام محاسبات جبری لازم و اعمال تبدیل لاپلاس وارون، جریان‌های سلف‌های L_{in} و L_r در بازه زمانی $t_6 \leq t < t_7$ به صورت زیر تعیین می‌شوند:

$$i_{L_{in}6}(t) = i_{L_r6}(t) = \frac{L_{in}i_{L_{in}}(t_6) + L_r i_{L_r}(t_6)}{L_{in} + L_r} \cos\left(\frac{t - t_6}{\sqrt{(L_{in} + L_r)/\lambda_{c6}}}\right) + \frac{V_{in} - Y_6 v_{C_{M1}}(t_6)}{\sqrt{\lambda_{c6}(L_{in} + L_r)}} \sin\left(\frac{t - t_6}{\sqrt{(L_{in} + L_r)/\lambda_{c6}}}\right) \quad (۸۴)$$

از طرف دیگر، در مد V چون رابطه $\lambda_{c5} = 0$ نیز برقرار است، معادله (۸۳) باز هم ساده‌تر شده و با ترکیب آن با معادله (۶۱) می‌توان نوشت:

$$I_{L_{in}5}(s) = I_{L_r5}(s) = \left(\frac{L_{in}i_{L_{in}}(t_5) + L_r i_{L_r}(t_5)}{L_{in} + L_r} \right) \frac{e^{-t_5 s}}{s} + \left(\frac{V_{in} - Y_5 v_{C_{M1}}(t_5)}{L_{in} + L_r} \right) \frac{e^{-t_5 s}}{s^2} \quad (۸۵)$$

لذا، با در نظر گرفتن شرط اولیه $v_{C_{M1}}(t_5) = 0$ در بازه $t_5 \leq t < t_6$ جریان‌های سلف‌های L_r و L_{in} به صورت زیر تعیین می‌شوند:

$$i_{L_{in}5}(t) = i_{L_r5}(t) = i_{L_{in}}(t_5) + \frac{V_{in}}{L_{in} + L_r} (t - t_5) \quad (۸۶)$$

۶- ولتاژ خروجی نرمالیزه شده و تثبیت ولتاژ خروجی

در این‌جا، بهره ولتاژ (D, R_L) ، G_V ، نسبت ولتاژ خروجی به ولتاژ ورودی و لذا ولتاژ خروجی نرمالیزه شده به صورت زیر حاصل می‌شود:

$$M(D, R_L) = \frac{V_{out}}{V_{base}} = \frac{V_{out}}{V_{in}} \frac{V_{in}}{V_{base}} = G_V(D, R_L) V_{inN} \quad (۸۷)$$

این مشخصه جهت تثبیت ولتاژ خروجی در مقابل تغییرات ولتاژ ورودی و بار مورد استفاده قرار می‌گیرد. باتوجه به این که تعداد مدهای کاری مبدل در یک دوره تناوب زیاد است استخراج این پارامتر به فرم بسته به راحتی مقدور نیست. لذا، به کمک معادلات استخراج شده نحوه تغییرات آن در حالت دائم بر حسب پهنای پالس اعمال شده به M_1 به‌ازای

$$I_{L_{in}}(s) = \frac{[(L_r s^2 + \lambda_{ck})Q_k(s) + V_k(s)]e^{-t_k s}}{L_{in}L_r C_{ek} s^4 + (L_{in} + L_r + \lambda_{ck}L_{in}C_{ek})s^2 + \lambda_{ck}} \quad (۶۹)$$

$$I_{L_r}(s) = \frac{[(L_{in}C_{ek}s^2 + 1)V_k(s) - L_{in}s^2 Q_k(s)]e^{-t_k s}}{L_{in}L_r C_{ek} s^4 + (L_{in} + L_r + \lambda_{ck}L_{in}C_{ek})s^2 + \lambda_{ck}} \quad (۷۰)$$

ریشه‌های مخرج‌های این توابع به صورت زیر تعیین می‌شوند:

$$s = \begin{cases} \pm j\omega_{1k} = \pm j \sqrt{\zeta_k - \sqrt{\zeta_k^2 - \frac{\lambda_{ck}}{L_{in}L_r C_{ek}}}} \\ \pm j\omega_{2k} = \pm j \sqrt{\zeta_k + \sqrt{\zeta_k^2 - \frac{\lambda_{ck}}{L_{in}L_r C_{ek}}}} \end{cases} \quad (۷۱)$$

در این‌جا، ζ_k به صورت زیر محاسبه می‌شود:

$$\zeta_k = \frac{1}{2C_{ek}} \left(\frac{1}{L_{in}} + \frac{1 + \lambda_{ck}C_{ek}}{L_r} \right) \quad (۷۲)$$

لازم به ذکر است که عملاً در (۷۱) همیشه نامعادله زیر برقرار است:

$$\zeta_k^2 \geq \frac{\lambda_{ck}}{L_{in}L_r C_{ek}} \quad (۷۳)$$

زیرا، باتوجه به مدهای کاری مختلف مبدل و ترکیب روابط (۶۳)، (۶۴)، (۷۲)، (۷۳)، و انجام محاسبات جبری لازم، ثابت می‌شود که:

$$\left(\frac{1}{L_{in}} + \frac{\beta_k C_{ek}}{L_r C_{M1}} + \frac{1}{L_r} \right)^2 \geq \frac{4}{L_{in} L_r C_{M1}} \beta_k C_{ek} \quad (۷۴)$$

در این‌جا:

$$[\beta_k] = [\gamma_1 \quad 0 \quad 0 \quad 0 \quad 0 \quad \gamma_1 \quad \gamma_1 \quad \gamma_2 \quad \gamma_2] \quad (۷۵)$$

$$\begin{cases} \gamma_1 = \frac{C_{M1}C_{M2} + C_{M1}C_C}{C_{M1}C_{M2} + C_{M1}C_C + C_{M2}C_C} \\ \gamma_2 = \frac{C_{M1}}{C_{M1} + C_C} \end{cases} \quad (۷۶)$$

حال، با انجام محاسبات جبری بیش‌تر، رابطه (۷۴) به نامعادله زیر ختم می‌شود که همواره درست است.

$$\left(\frac{L_r}{L_{in}} - \beta_k \frac{C_{ek}}{C_{M1}} \right)^2 + 2\beta_k \frac{C_{ek}}{C_{M1}} + 2\frac{L_r}{L_{in}} + 1 \geq 0 \quad (۷۷)$$

بنابراین، با در نظر گرفتن روابط (۶۹)، (۷۰)، و (۷۱)، تبدیل لاپلاس جریان‌های سلف‌های L_r و L_{in} به ترتیب به صورت زیر محاسبه می‌شوند:

$$I_{L_{in}k}(s) = I_{11k} e^{-t_k s} \frac{s \sin \alpha_{11k} + \omega_{1k} \cos \alpha_{11k}}{s^2 + \omega_{1k}^2} + I_{12k} e^{-t_k s} \frac{s \sin \alpha_{12k} + \omega_{2k} \cos \alpha_{12k}}{s^2 + \omega_{2k}^2} \quad (۷۸)$$

$$I_{L_rk}(s) = I_{21k} e^{-t_k s} \frac{s \sin \alpha_{21k} + \omega_{1k} \cos \alpha_{21k}}{s^2 + \omega_{1k}^2} + I_{22k} e^{-t_k s} \frac{s \sin \alpha_{22k} + \omega_{2k} \cos \alpha_{22k}}{s^2 + \omega_{2k}^2} \quad (۷۹)$$

در این‌جا، پارامترهای J_{11k} ، J_{12k} ، J_{21k} ، J_{22k} ، α_{11k} ، α_{12k} ، α_{21k} ، α_{22k} تابع شرایط اولیه مد کاری مورد نظر بوده و ω_{1k} و ω_{2k} نیز

بزرگ باشد تا بتواند ولتاژ خروجی را تثبیت نماید وگرنه ولتاژ خروجی کاهش می‌یابد. هم‌چنین، کم‌ترین مقدار سیکل کاری مبدل در بیش‌ترین مقدار ولتاژ ورودی و کم‌ترین میزان توان خروجی روی منحنی (a) تعیین می‌شود. در این شرایط بهره ولتاژ مبدل باید به اندازه کافی کوچک باشد تا بتواند خروجی را تثبیت نماید، در غیر این صورت، ولتاژ خروجی افزایش می‌یابد.

۷- نتایج حاصل از شبیه‌سازی مبدل

مقادیر عناصر مختلف مبدل شبیه‌سازی شده در فرکانس ۲۰۰ kHz جهت تثبیت ولتاژ ۴۰۰ V در جدول ۱ با مقادیر متناظر در چند مرجع مختلف مقایسه شده‌است. ملاحظه می‌شود که در ساختارهای اصلاح‌شده اندازه عناصر به مراتب کوچک‌تر است.

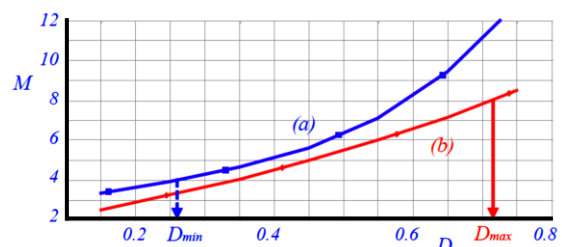
جدول ۱: مقایسه مقادیر پارامترهای مختلف ساختارهای ارائه شده با مبدل سوئیچ-خازنی افزایش‌دهنده رایج طراحی شده در مراجع مختلف

پارامتر	مقدار			
	مرجع [۱۱]	مرجع [۳۹]	مرجع [۴۰]	مبدل بهبودیافته
ولتاژ ورودی (V)	۱۴	۵۰	-	۵۰-۱۰۰
ولتاژ خروجی (V)	۴۲	۳۰۰	-	۴۰۰
توان (W)	۱۰-۱۴۰	۲۰-۱۴۰	-	۲۰-۴۰۰
f_s (kHz)	۱۰-۷۰	۱۰۰	۵/۷	۲۰۰
L_{in} (μH)	۷۰	۱۳۳۰	۲۵۰۰۰	۲۵
C_1 (μF)	۴۷۰۰	۱۰۰+۲	۱۲۰۰۰	۰/۴۷۰
C_2 (μF)	۴۷۰۰	۱۰۰+۲	۱۲۰۰۰	۰/۴۷۰
C_{B1} (μF)	۶۶۰۰	۱۰۰+۲	۱۲۰۰۰	۰/۴۷۰
C_{B2} (μF)	-	۱۰۰+۲	۱۲۰۰۰	۰/۴۷۰
C_{B3} (μF)	-	۱۰۰+۲	۱۲۰۰۰	-
C_{out} (μF)	-	-	-	۳۳

لازم به ذکر است که فرکانس کلیدزنی ۲۰۰ kHz به صورت نوعی انتخاب شده‌است و در عمل چنانچه سایر شرایط از قبیل دسترسی داشتن به خازن‌ها، سلف‌ها، و ادوات قدرت فرکانس بالا و مدارهای راه‌انداز آن‌ها اجازه دهد، جهت کاهش بیش‌تر اندازه سلف‌ها و خازن‌های مبدل، می‌توان فرکانس را حتی المقدور افزایش داد یا باتوجه به دسترسی داشتن به قطعات، برای هر بازه فرکانسی مناسب دیگری مبدل را طراحی نمود. شکل موج‌های مختلف مبدل شبیه‌سازی شده در دو حالت مرزی به شرح زیر نشان داده شده‌است: (الف) کم‌ترین مقدار ولتاژ ورودی $V_{in min} = 50 V$ و بیش‌ترین توان $P_{out max} = 400 W$ و (ب) بیش‌ترین مقدار ولتاژ ورودی $V_{in max} = 100 V$ و کم‌ترین توان $P_{out min} = 20 W$. در این‌جا، خازن‌ها و سلف مدار برش‌گر فعال به ترتیب عبارتند از: $C_{M1} = 3 nF$ ، $C_{M2} = 100 pF$ ، $C_c = 470 nF$ ، و $L_r = 5 \mu H$. شکل موج‌های عناصر مختلف مبدل در شکل‌های ۷ و ۸ در شرایط فوق‌الذکر نشان داده شده‌است.

مقادیر حدی ولتاژ ورودی و بار در شکل ۶ ترسیم شده‌است. ملاحظه می‌شود که با وجود تغییرات زیاد ولتاژ ورودی و بار، تغییرات محدود و مناسبی در پهنای پالس در بازه $[D_{min} - D_{max}]$ ، به‌خوبی می‌توان ولتاژ خروجی مبدل را تثبیت نمود. جهت استخراج رابطه تحلیلی بین پهنای پالس، مقدار بار، ولتاژهای ورودی و خروجی، فرکانس کلیدزنی و سایر عناصر مدار، اول باید مدت زمان هر مد کاری مبدل را با در نظر گرفتن جریان عناصر مختلف محاسبه نمود. باتوجه به این‌که جمع این زمان‌ها برابر دوره تناوب کلیدزنی است ارتباط بین سیکل کاری مبدل و سایر پارامترهای آن قابل استخراج است. به دلیل تعداد زیاد مدهای کاری مبدل و هم‌چنین باتوجه به این‌که حل معادلات حاصل جهت تعیین طول هر بازه زمانی پیچیده بوده و محاسبات زیادی لازم است تا بتوان این بازه‌های زمانی مختلف را برای هر مد کاری محاسبه نمود، اول مطابق شکل ۶ ولتاژ خروجی نرمالیزه شده مدار در دو حالت حدی ولتاژ ورودی برحسب پهنای پالس رسم و سپس به روش ترسیمی برای تحقق حداقل و حداکثر توان بار، مقادیر حداقل و حداکثر سیکل کاری مبدل تعیین می‌شوند. باتوجه به دو حالت حدی سیکل‌های کاری نشان داده شده در شکل ۶ می‌توان نوشت:

$$V_{out} = \begin{cases} V_{in max} \times M = 100 \times 4 = 400 V & : D_{min} \\ V_{in min} \times M = 50 \times 8 = 400 V & : D_{max} \end{cases} \quad (88)$$



شکل ۶: ولتاژ خروجی نرمالیزه شده مبدل در شرایط مرزی

$$R_{L max} = 8 k\Omega, V_{in max} = 100 V \quad (a)$$

$$R_{L min} = 400 \Omega, V_{in min} = 50 V \quad (b)$$

از طرف دیگر، باتوجه به شرایط مرزی و شکل موج‌های ارائه شده در شکل ۴، در کم‌ترین مقدار ولتاژ ورودی و بیش‌ترین میزان توان خروجی رابطه زیر باید برقرار باشد:

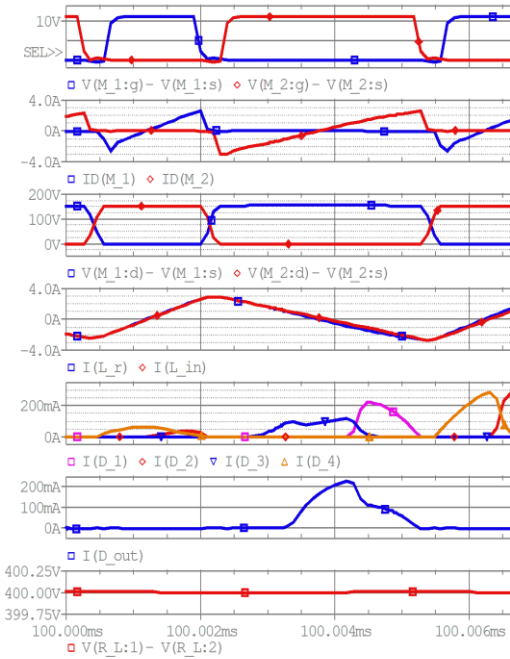
$$D_{max} M_1 + D_{min} M_2 + [(t_2 - t_1) + (t_7 - t_6)] f_s = 1 \quad (89)$$

هم‌چنین، در بیش‌ترین مقدار ولتاژ ورودی و کم‌ترین مقدار توان خروجی رابطه زیر نیز باید برقرار باشد:

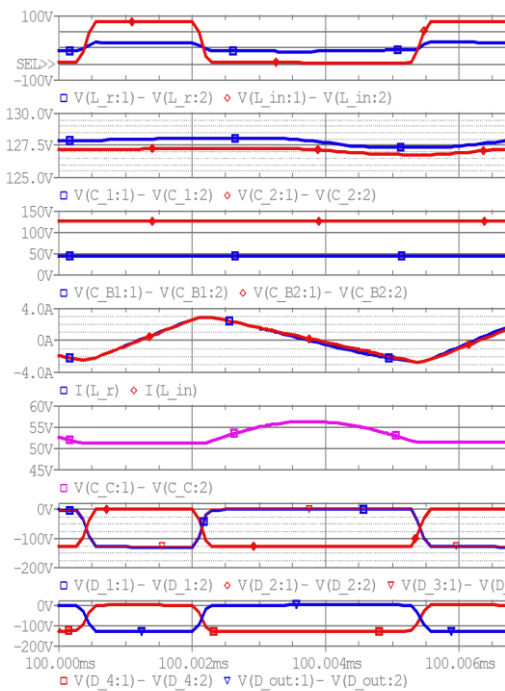
$$D_{min} M_1 + D_{max} M_2 + [(t_2 - t_1) + (t_7 - t_6)] f_s = 1 \quad (90)$$

در این‌جا جهت سادگی محاسبات، از لحظه‌ای که ولتاژ درین-سورس صفر شده تا لحظه‌ای که سیگنال کنترل جهت خاموش شدن MOSFET به آن اعمال می‌گردد به‌عنوان سیکل کاری در نظر گرفته شده‌است. مطابق شکل ۶ با کاهش ولتاژ ورودی و افزایش توان خروجی، ولتاژ خروجی نرمالیزه شده مبدل کاهش می‌یابد و حد بالای سیکل کاری توسط کم‌ترین مقدار ولتاژ ورودی و بیش‌ترین توان خروجی روی منحنی (b) تعیین می‌شود. در این شرایط بهره ولتاژ مبدل باید به اندازه کافی

از طرف دیگر، تمام دیودهای مبدل در ولتاژ صفر روشن و با جریان صفر و ولتاژ بسیار کوچک خاموش می‌شوند.



(الف)

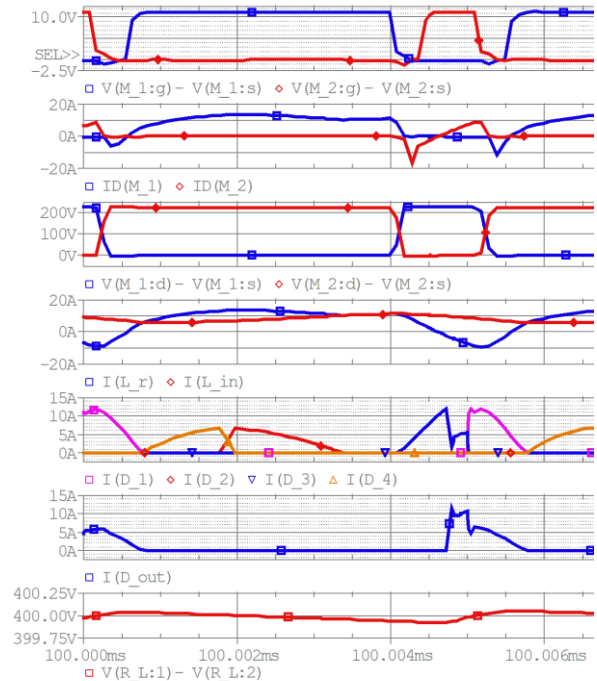


(ب)

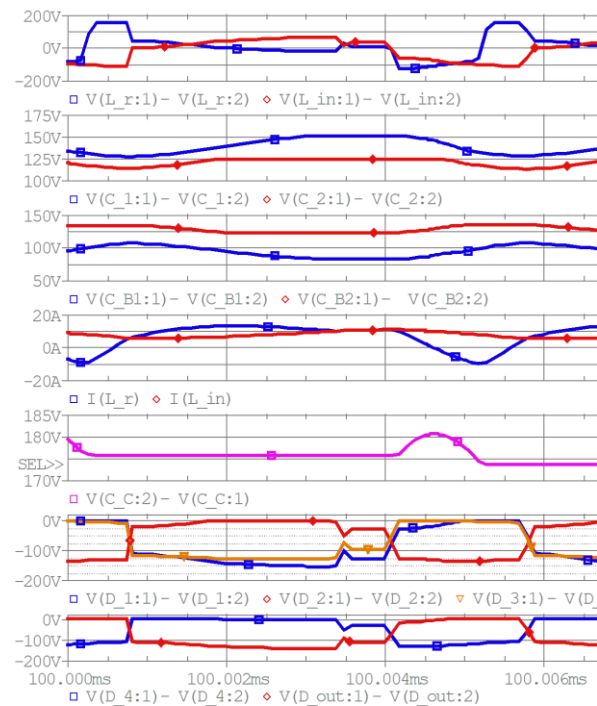
شکل ۸: شکل موج‌های عناصر مختلف مبدل در یک دوره تناوب

کلیدزنی، $V_{in} = 50\text{ V}$ ، $V_{out} = 400\text{ V}$ و $R_L = 8\text{ k}\Omega$

همان‌طور که قبلاً نیز اشاره شد، تفاوت عمده دو مبدل ارائه شده در شکل ۲ در ریپل جریان ورودی و ولتاژهای روی خازن‌های C_C و C_{B1} است. این شکل موج‌ها در شکل ۹ در شرایط یکسان مقایسه شده‌اند. در این‌جا، ولتاژ خازن C_{B2} که مانند سایر شکل موج‌ها در هر دو آرایش



(الف)



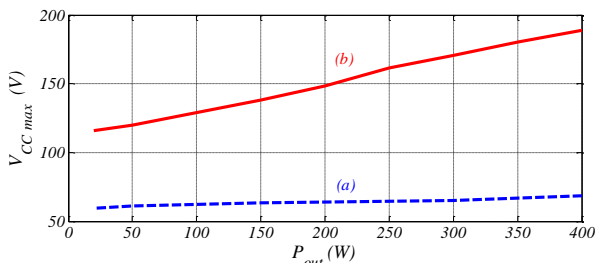
(ب)

شکل ۷: شکل موج‌های عناصر مختلف مبدل در یک دوره تناوب

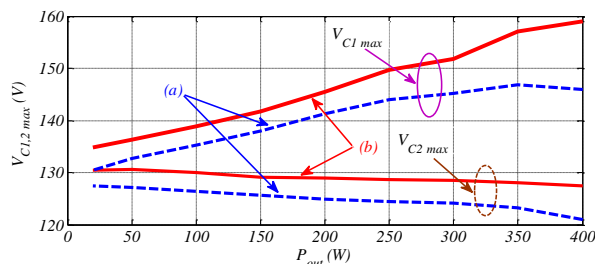
کلیدزنی، $V_{in} = 50\text{ V}$ ، $V_{out} = 400\text{ V}$ و $R_L = 400\ \Omega$

همان‌طور که ملاحظه می‌شود با وجود تغییرات وسیع ولتاژ ورودی و توان خروجی، کلیدزنی نرم به صورت ZVS در لحظه روشن شدن MOSFETها در هر دو حالت مرزی تحقق یافته است. هم‌چنین، در لحظه خاموش شدن این MOSFETها تلفات به شدت کاهش می‌یابد.

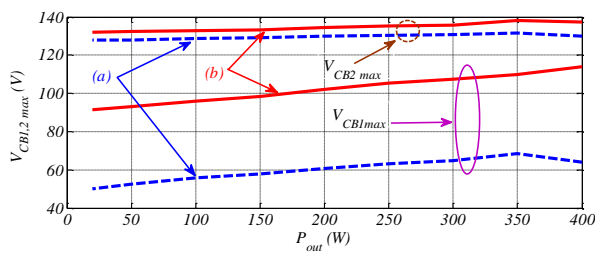
خروجی ارائه شده است. در این جا نیز با افزایش توان مصرفی بار و کاهش ولتاژ ورودی جریان های مؤثر سلف ها افزایش می یابد. همچنین، در شکل ۱۲ رپیل ولتاژ خروجی مبدل شبیه سازی شده بر حسب توان خروجی ترسیم شده است. در این شبیه سازی ها اثرات سلف و مقاومت سری معادل در مدل خازن خروجی در نظر گرفته نشده است.



(الف)

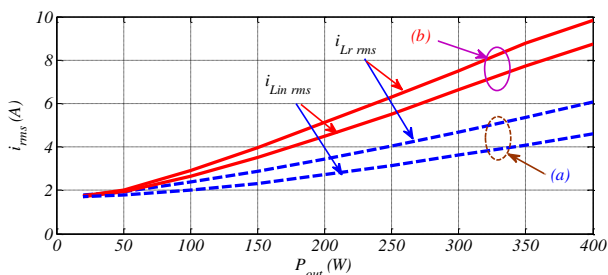


(ب)



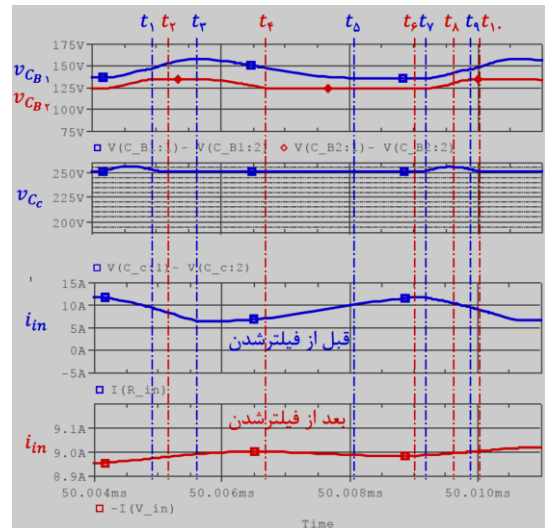
(ج)

شکل ۱۰: مقادیر بیشینه ولتاژهای دو سر خازن های مختلف مبدل شبیه سازی شده بر حسب توان خروجی

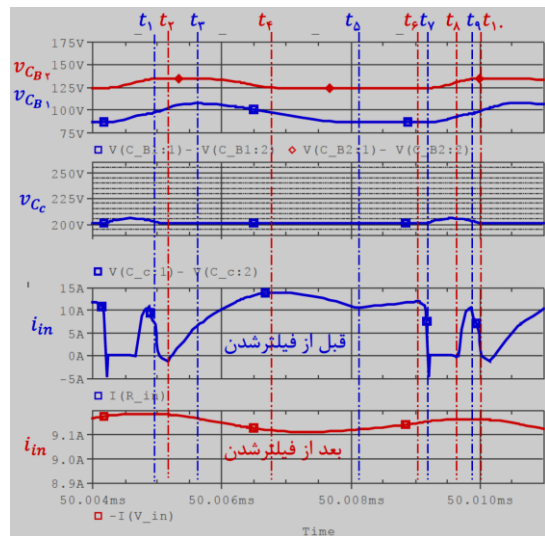


شکل ۱۱: مقادیر مؤثر جریان های سلف های مبدل شبیه سازی شده بر حسب توان خروجی

کاملاً یکسان است نیز جهت مقایسه ارائه شده است. ملاحظه می شود که ولتاژهای دو سر خازن های C_{B1} و C_c در شکل ۲ (ب) نسبت به شکل ۲ (الف) به اندازه ولتاژ ورودی کوچک ترند ولی رپیل جریان ورودی در این حالت بیش تر است. مقایسه جریان های دو مدار بعد از فیلتر شدن با دو فیلتر LC مشابه ($L=75 \mu H$ و $C=470 \times 3 nF$)، نشان می دهد که در هر دو حالت به راحتی می توان رپیل جریان ورودی را با استفاده از یک فیلتر پائین گذر به مقدار مطلوب محدود نمود.



(الف)



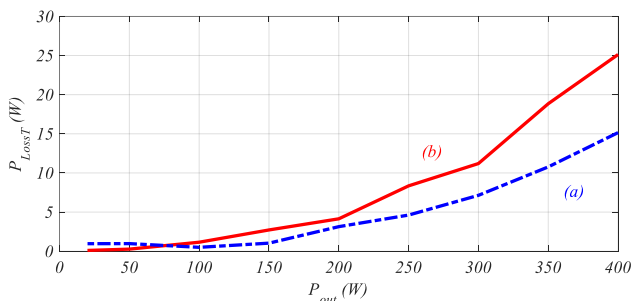
(ب)

شکل ۹: مقایسه شکل موج های عناصر مختلف مبدل های ارائه شده در

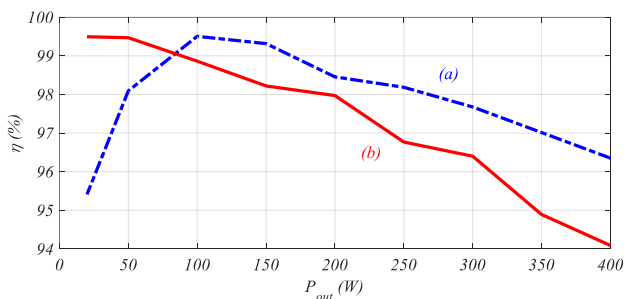
شکل ۲ در ولتاژ ورودی ۵۰ V و توان خروجی ۴۰۰ W

در شکل های ۱۰ تا ۱۴ نتایج شبیه سازی مبدل در دو حالت مختلف (a) در $V_{in min} = 50 V$ و (b) $V_{in max} = 100 V$ نشان داده شده است. در شکل ۱۰ بیشینه ولتاژ دو سر خازن های مبدل بر حسب توان خروجی ارائه شده است. در مقادیر ولتاژ ورودی کوچک تر، جریان خازن ها و به تبع آن ولتاژ دو سر آن ها افزایش می یابد. لذا، بیش ترین تنش ولتاژ زمانی است که ولتاژ ورودی کم ترین مقدار و بیش ترین توان به بار داده می شود. در شکل ۱۱ مقادیر مؤثر جریان سلف های مبدل بر حسب توان

توان خروجی به‌ازای مقادیر مختلف ولتاژ ورودی و توان خروجی ترسیم نمود. در این مبدل به‌دلیل کلیدزنی نرم در لحظات روشن و خاموش شدن کلیه دیودها و MOSFET‌های قدرت، تلفات کلیدزنی قابل‌اغماض بوده و تلفات کل عمدتاً مربوط به تلفات هدایت در دیودها و MOSFET‌های قدرت، تلفات مقاومت‌های معادل سری در خازن‌ها و سلف‌های مدار، و همچنین تلفات هسته سلف‌های مذکور است. البته در عمل، مشابه همه مبدل‌های الکترونیک-قدرت اندکی تلفات در مدارچاپی، مدار کنترل، و مدارهای درایو کلیدهای قدرت نیز رخ می‌دهد. باتوجه‌به مدهای کاری زیاد مبدل، تنوع قطعات، سراسر است و حجیم‌بودن این محاسبات، در این‌جا از ارائه روشی تحلیلی برای محاسبه تلفات و بازده مبدل صرف‌نظر و صرفاً به ارائه نتایج شبیه‌سازی بسنده می‌شود. لذا، در شکل ۱۴ تلفات کل و بازده مبدل شبیه‌سازی‌شده برحسب توان خروجی ترسیم شده‌است.



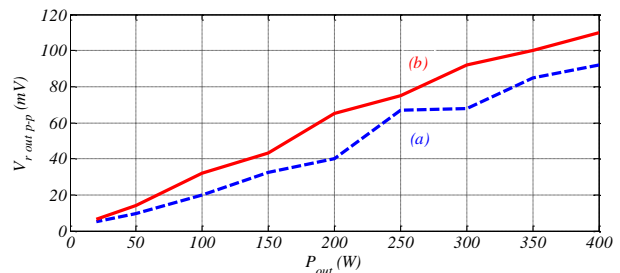
(الف)



(ب)

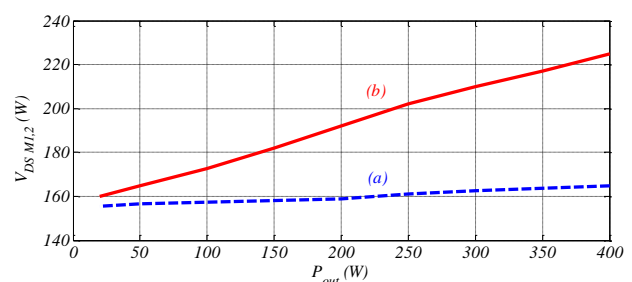
شکل ۱۴: (الف) میزان تلفات کل و (ب) بازده مبدل شبیه‌سازی‌شده برحسب توان خروجی

لازم به ذکر است که در این شبیه‌سازی‌ها اثرات مقاومت‌های معادل سری در سلف‌های L_r و L_{in} به ترتیب با مقاومت‌های ۱۰ و ۵۰ میلی اهم مدل شده‌است. همچنین، اثرات مقاومت‌ها و سلف‌های معادل سری در مدل خازن‌ها با مقاومت‌های ۱۵ میلی‌اهم و ۱۰ نانوهانری مدل شده‌است. در این‌جا فرض بر این است که خازن‌های ۴۷۰ نانوفارادی مورد استفاده در مبدل از جنس خازن‌های سرامیکی چندلایه و یا بهتر از آن انتخاب شوند که مقاومت و اندوکتانس سری معادل در آن‌ها در همین حدود و یا کمتر است. کاهش بازده در ولتاژهای ورودی با مقادیر کوچک‌تر، بیش‌تر ناشی از افزایش دامنه جریان‌های عناصر مبدل

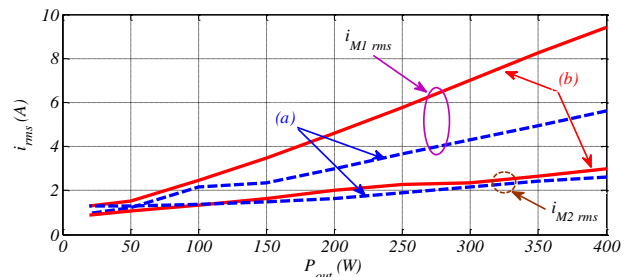


شکل ۱۲: ریبیل ولتاژ خروجی مبدل برحسب توان خروجی آن

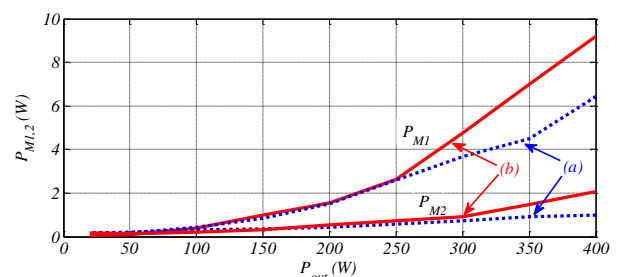
ولتاژهای درین-سورس، جریان‌های مؤثر درین-سورس، و تلفات در MOSFET‌های قدرت در شکل ۱۳ برحسب توان خروجی در شرایط مختلف ولتاژ ورودی ترسیم شده‌است. در این‌جا نیز بیش‌ترین تنش ولتاژ، جریان، و تلفات زمانی رخ می‌دهد که ولتاژ ورودی کم‌ترین مقدار بوده و بیش‌ترین توان به بار تحویل داده می‌شود.



(الف)



(ب)



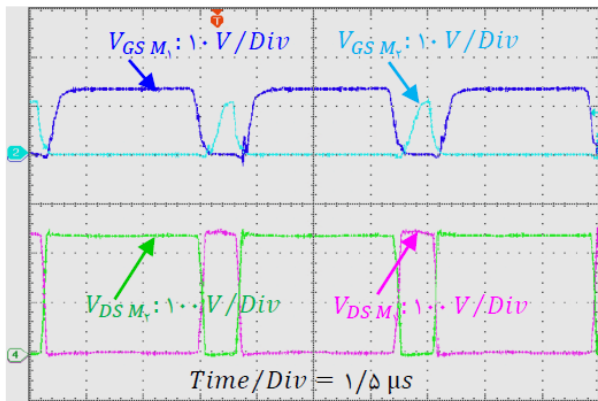
(ج)

شکل ۱۳: (الف) بیش‌ترین مقدار ولتاژ درین-سورس، (ب) مقادیر مؤثر جریان‌های درین-سورس، و (ج) تلفات در MOSFET‌های قدرت مبدل شبیه‌سازی‌شده برحسب توان خروجی

باتوجه‌به تعیین جریان‌های سلف‌های L_r و L_{in} در قسمت ۵، می‌توان جریان‌ها و ولتاژهای سایر عناصر مدار را در مدهای مختلف به کمک معادلات ارائه‌شده در هر مد کاری محاسبه نمود. با داشتن این جریان‌ها می‌توان تلفات را در ادوات مختلف تعیین و سپس بازده مبدل را برحسب

D_{out}		۱۴۰	۲/۶۵
L_r		۱۵۸	۱۰/۲
L_{in}		۱۰۸	۸/۸
C_1	۱۴۱	۱۵۸	
C_2	۱۲۲	۱۲۷	
C_c	۱۷۷	۱۸۱	
C_{B1}	۹۶/۳	۱۱۲	
C_{B2}	۱۲۷/۷	۱۳۶	
C_{out}	۴۰۰/۰۷		
$\Delta V_{out p-p} (mV)$	۱۱۰		
$\eta (\%)$	max.	۹۹/۵	
	av.	۹۷/۵	

در اغلب مبدل‌ها در بارهای کم در بخشی از دوره تناوب کلیدزنی مسیری برای ادامه جریان سلف وجود ندارد و با صفرشدن جریان آن، به دلیل بایاس معکوس شدن دیودها و یا خاموش بودن کلیدهای قدرت، جریان سلف مدتی صفر باقی می‌ماند. اما در این جا، به دلیل وجود مسیر متشکل از عناصر V_{in} ، L_{in} ، L_r و C_{M1} ، با وجود خاموش بودن کلیدها و یا دیودهای قدرت در بخشی از دوره تناوب کلیدزنی، جریان سلف حتی در بارهای کم هم در لحظات گذر از صفر در هر دو جهت مثبت و منفی ادامه یافته و حالت هدایت ناپیوسته رخ نمی‌دهد. لذا برخلاف مبدل‌های سوئیچ-خازنی تشدیدی که در صورت رخ دادن حالت هدایت ناپیوسته در فرکانس‌های کم‌تر از فرکانس تشدید، ولتاژ خروجی‌شان حتی با تغییر سیگنال کنترل هم قابل کنترل نیست [۳۶]، ولی در این جا مشکل فوق وجود ندارد و مادامی که سیکل کاری بتواند تغییرات مناسبی داشته باشد ولتاژ خروجی به خوبی قابل کنترل است.



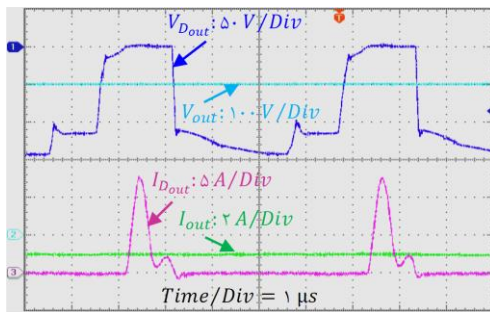
(الف)

تحت این شرایط است. جهت بهبود بازده باید از سوئیچ‌های قدرت با مقاومت حالت-روشن کوچک‌تر، دیودهای با افت ولتاژ کم‌تر، و خازن‌ها و سلف‌های با مقاومت‌های سری معادل کوچک‌تر استفاده نمود تا تلفات هدایت مبدل کاهش و بازده آن افزایش یابد. یادآوری می‌شود که ظرفیت اغلب خازن‌ها تابعی از ولتاژ دو سر آن‌ها، فرکانس کاری، و دما بوده و اغلب در دراز مدت با گذشت زمان نیز تغییر می‌کند. اندوکتانس سلف‌ها نیز به مشخصات هسته، فرکانس کلیدزنی، مقدار جریان، و دما وابسته است. لذا، نظیر سایر مبدل‌های الکترونیک قدرت در ساخت این مبدل نیز باید به این مسائل توجه شود. در طراحی مدارچاپی نیز تمام مسیرهای حامل جریان‌های فرکانس بالا باید کوتاه و ضخیم و سطوح محصورشده توسط آن‌ها حتی‌المقدور کوچک باشد تا این مسیرها منشأ انتشار نویز در مدار و محیط نباشند. همچنین، مشابه سایر مبدل‌ها، مادامی که ولتاژهای ورودی و خروجی در مقایسه با افت ولتاژ دو سر کلیدها و دیودها بزرگ باشد، این پارامترها هر چند بازده را تحت تأثیر قرار می‌دهند ولی تغییر محسوسی در سایر نتایج تجربی ایجاد نمی‌کنند.

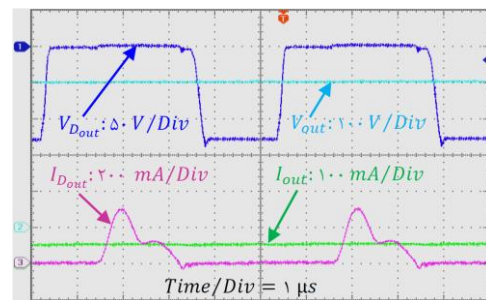
در خروجی مبدل همراه با خازن الکترولیت می‌توان از خازن‌های کوچک فرکانس بالا که معمولاً ESL و ESR به‌مراتب کوچک‌تری دارند استفاده نمود و یا در صورت لزوم، مشابه سایر مبدل‌های فرکانس بالا، جهت کاهش دامنه نویزهای فرکانس بالا که عمدتاً ناشی از عوامل ثانویه نظیر ESL و ESR خازن الکترولیت خروجی، سلف‌های نشتی مدار، و زمان بازیابی معکوس دیود در طبقه خروجی هستند، می‌توان از یک فیلتر LC ساده استفاده نمود. باتوجه به شبیه‌سازی‌های انجام‌شده، مشخصات مربوط به عناصر مختلف مبدل مورد بحث در کم‌ترین مقدار ولتاژ ورودی و بیش‌ترین توان بار به‌طور خلاصه در جدول ۲ ارائه شده است. با در نظر گرفتن جداول ۱ و ۲ ملاحظه می‌شود که ضمن اصلاح رفتار و بهبود قابل توجه کارایی مبدل، همراه با کاهش چشم‌گیر نویز و تلفات کلیدزنی و کاهش ابعاد و اندازه سلف‌ها و خازن‌های مورد استفاده، تنش‌های ولتاژها و جریان‌های عناصر مختلف مبدل نیز معقول و در محدوده‌های مناسبی قرار دارند. لذا، مبدل اصلاح‌شده به خوبی می‌تواند در عمل مورد استفاده قرار گیرد.

جدول ۲: ولتاژها و جریان‌های عناصر مختلف مبدل شبیه‌سازی شده در بدترین شرایط کاری داده شده

عنصر	پارامتر		
	ولتاژ dc (V)	پیک ولتاژ (V)	جریان مؤثر (A)
M_1		۲۲۸	۹/۷
M_2		۲۲۸	۲/۴۷
D_1		۱۵۱	۳/۰۲
D_2		۱۳۶	۲/۱۲
D_3		۱۲۵	۲/۷۶
D_4		۱۲۷	۲/۲۱

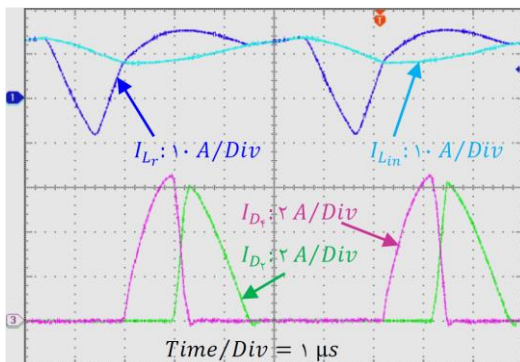


(الف)

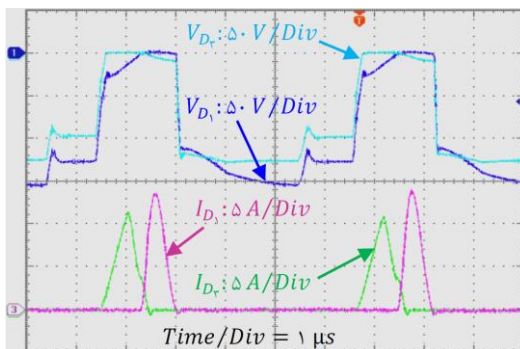


(ب)

شکل ۱۷: ولتاژ و جریان خروجی و ولتاژ و جریان دیود خروجی مبدل در شرایط: (الف) ولتاژ ورودی ۵۰ V و توان خروجی ۴۰۰ W و (ب) ولتاژ ورودی ۱۰۰ V و توان خروجی ۲۰ W

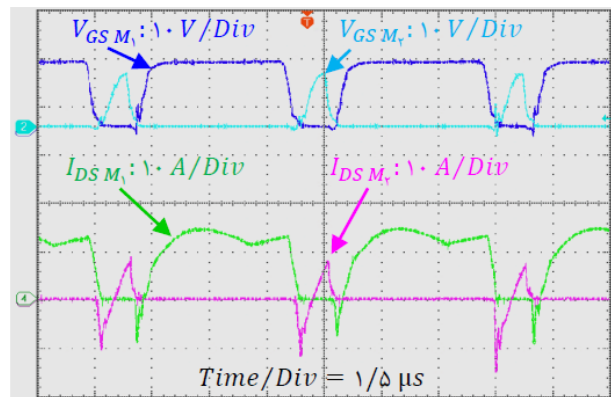


(الف)



(ب)

شکل ۱۸: (الف) جریان‌های سلف‌ها و دیودهای D۲ و D۴ در ولتاژ ورودی ۵۰ V و توان ۴۰۰ W و (ب) شکل موج‌های ولتاژها و جریان‌های دیودهای D۱ و D۳ در ولتاژ ورودی ۱۰۰ V و توان ۲۰ W

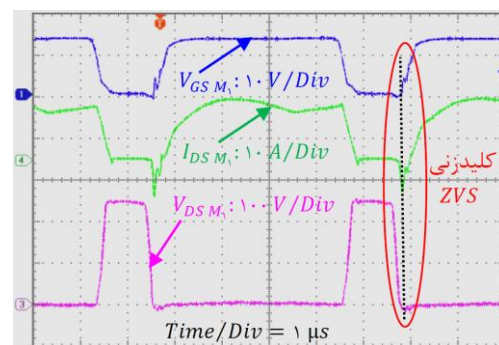


(ب)

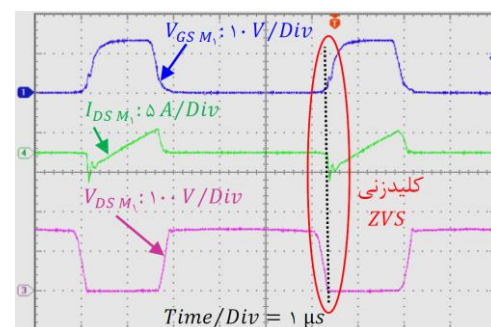
شکل ۱۵: شکل موج‌های سیگنال‌های گیت-سورس و درین-سورس MOSFET در ولتاژ ورودی ۵۰ V و توان خروجی ۴۰۰ W

۸- نتایج آزمایشگاهی

در ادامه، نتایج آزمایشگاهی حاصل از بخش قدرت مبدل ارائه شده در شکل ۲ (ب) در فرکانس $193/5 \text{ kHz}$ در شکل‌های ۱۵ تا ۲۱ نشان داده شده است. لازم به ذکر است که در برخی از شکل‌ها، نظیر شکل ۱۵، به دلیل زمین مشترک بین پروب‌های ولتاژ اسیلوسکوپ، به جای نشان دادن شکل موج‌ها در اشکال جداگانه، اول شکل موج‌ها جداگانه ثبت و سپس روی یک شکل تصویر شده‌اند تا به راحتی با هم مقایسه شده و تعداد کل شکل‌ها نیز، باتوجه به محدودیت تعداد صفحات، کاهش یابد.

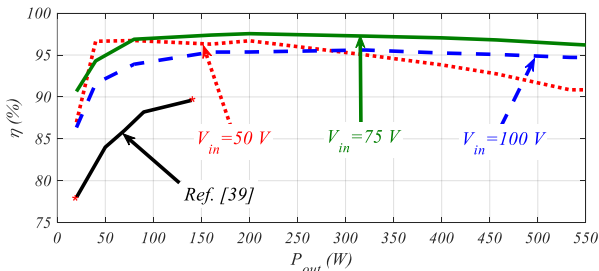


(الف)



(ب)

شکل ۱۶: ولتاژهای گیت-سورس و درین-سورس MOSFET اصلی مبدل و جریان درین-سورس آن در (الف) ولتاژ ورودی ۵۰ V و توان خروجی ۴۰۰ W و (ب) ولتاژ ورودی ۱۰۰ V و توان خروجی ۲۰ W



شکل ۲۱: مقایسه بازده مبدل برحسب توان با مرجع [۳۹] در ولتاژهای ورودی مختلف

دیود و MOSFET های قدرت مبدل طراحی شده به ترتیب عبارتند از: $SBR10U200CTFP$ و $IPP410N30N$ کاهش بازده در توان های بالا و ولتاژهای کوچک عمدتاً ناشی از غالب بودن تلفات هدایت است و جهت بهبود آن می توان از ادوات قدرت با تلفات هدایت کم تر استفاده نمود. مطابق شکل ۲۱، توان خروجی مبدل در شرایط داده شده به بازه ۵۵۰-۱۰ وات محدود و خارج از آن، بازده مبدل کم و خروجی آن هم به خوبی قابل تثبیت نیست.

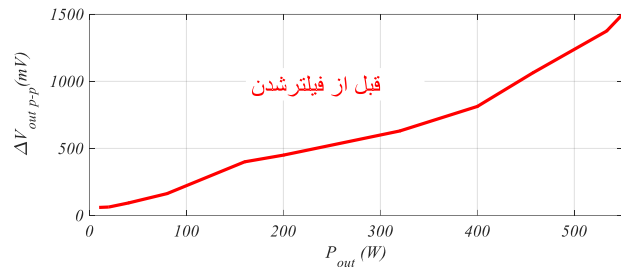
۹- نتیجه گیری

در این جا، به صورت تحلیلی و با شبیه سازی نشان داده شده است که با افزودن یک برش گر فعال به یک مبدل سوئیچ-خازنی، کلیدزنی نرم در همه ادوات نیمه هادی قدرت آن قابل تحقق است. همچنین، در این مبدل ولتاژ خروجی در مقابل تغییرات وسیع ولتاژ ورودی و بار به خوبی تثبیت می شود. در این ساختار، با در نظر گرفتن مزایای کلیدزنی نرم و امکان افزایش فرکانس کلیدزنی، اندازه و ابعاد سلف و خازن ها نسبت به ساختار مرسوم به شدت کاهش یافته و چگالی توان آن افزایش می یابد. علاوه بر این، ساختار بهبود یافته برای توان های بالاتر از ساختار مرسوم مناسب تر و کاربردی تر است، زیرا سلف ها و خازن های کوچک تر در عمل مشخصات فرکانس بالای مطلوب تری نیز دارند.

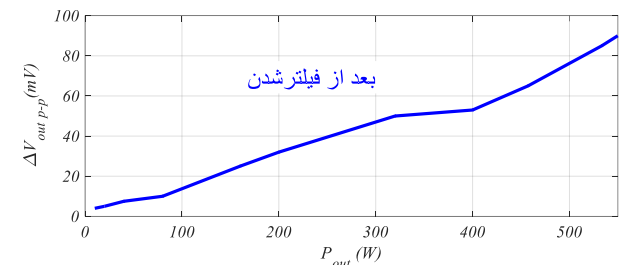
در خاتمه، لازم به ذکر است که به دلیل تنوع قطعات و مدهای کاری زیاد مبدل در یک دوره تناوب کلیدزنی، ارائه ملاحظات طراحی مبدل به تحلیل های بسیار گسترده تری نیاز دارد تا بتوان روشی جهت بهینه سازی آن برای تعداد طبقات دلخواه همراه با استخراج مدل سیگنال-کوچک جهت بررسی رفتار حلقه-بسته مبدل ارائه نمود. این مسائل نیاز به بررسی مفصل و جداگانه ای دارند که در این جا ذکر نشده است.

مراجع

- [1] F. F. Kunzinger and K. Sohn, "Non-magnetic dc to dc converter circuits," In INTELEC-1978, pp. 213-218, 1978.
- [2] M. D. Seeman, V. W. Ng, H. P. Le, M. John, E. Alon, and S. R. Sanders, "A comparative analysis of switched-capacitor and inductor-based dc-dc conversion technologies," In COMPEL, IEEE 12th Workshop on. pp. 1-7, June, 2010.



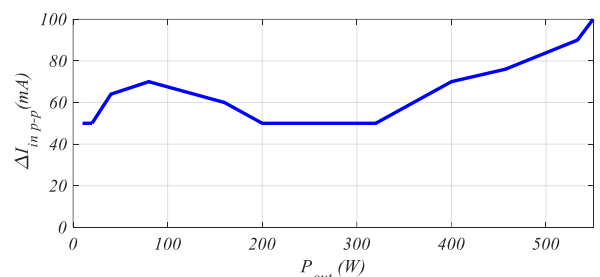
(الف)



(ب)

شکل ۱۹: ریبیل ولتاژ خروجی در ولتاژ ورودی نامی ۷۵ ولت برحسب توان خروجی (الف) قبل از فیلتر شدن و (ب) بعد از فیلتر شدن

در شکل ۱۹ ریبیل ولتاژ خروجی مبدل ارائه شده در شکل ۲ (الف) قبل و بعد از فیلتر شدن در ولتاژ نامی ورودی برابر ۷۵ ولت برحسب توان خروجی ترسیم شده است. این ریبیل ولتاژ عمدتاً ناشی از اثرات ثانویه موجود در عناصر مبدل به خصوص اندوکتانس نشستی و مقاومت سری معادل در مدل خازن الکترولیت خروجی مبدل است. جهت فیلتر نمودن این نویزهای فرکانس بالا به جای خازن الکترولیت خروجی $۳۳ \mu F$ از یک فیلتر متشکل از عناصر $۲۲ \mu F$ ، $۲۵۰ nH$ و $۱۰ \mu F$ استفاده شده است. همچنین، موازی با خازن های الکترولیتی مذکور به ترتیب از دو و یک عدد خازن سرامیکی چندلایه $۲۲۰ nF$ استفاده شده است. در شکل ۲۰ ریبیل جریان ورودی مبدل بعد از فیلتر شدن در ولتاژ ورودی نامی ۷۵ ولت برحسب توان خروجی ترسیم شده است. فیلتر مورد استفاده در ورودی از یک سلف $۷۵ \mu H$ و سه عدد خازن سرامیکی چندلایه $۴۷۰ nF$ تشکیل شده است. همچنین، بازده مبدل در ولتاژهای ورودی مختلف برحسب توان خروجی در شکل ۲۱ با [۳۹] مقایسه شده است.



شکل ۲۰: ریبیل جریان ورودی مبدل بعد از فیلتر شدن در ولتاژ ورودی نامی ۷۵ ولت برحسب توان خروجی

- [23] A. Cervera, M. Evzelman, M. M. Peretz, and S. Ben-Yaakov, "A high-efficiency resonant switched capacitor converter with continuous conversion ratio," *Power Electronics, IEEE Trans. on*, 30(3), pp. 1373-1382, 2015.
- [24] L. He, "A novel quasi-resonant bridge modular switched-capacitor converter with enhanced efficiency and reduced output voltage ripple," *Power Electronics, IEEE Transactions on*, 29(4), pp. 1881-1893, 2014.
- [25] Y. Ye, K. W. E. Cheng, J. Liu, and C. Xu, "A family of dual-phase-combined zero-current switching switched-capacitor converters," *Power Electronics, IEEE Transactions on*, 29(8), pp. 4209-4218, 2014.
- [26] K. Sano and H. Fujita, "Performance of a high-efficiency SC-based resonant converter with phase-shift control," *Power Electronics, IEEE Transactions on*, 26(2), pp. 344-354, 2011.
- [27] A. Cervera and M. Mordechai Peretz, "Resonant switched-capacitor voltage regulator with ideal transient response," *Power Elec., IEEE Trans. on*, 30(9), pp. 4943-4951, 2015.
- [28] S. Goodarzi, R. Beiranvand, S. M. Mousavi, and M. Mohamadian, "A new algorithm for increasing balancing speed of switched-capacitor lithium-ion battery cell equalizers," *Power Electronics, Drives Systems and Tech. Conference (PEDSTC), IEEE*, pp. 292-297, 2015.
- [29] Y. Ye and K. W. E. Cheng, "A family of single-stage switched-capacitor-inductor PWM converters," *Power Electronics, IEEE Trans. on*, 28(11), pp. 5196-5205, 2013.
- [30] Y. Yuanmao and K. W. Cheng, "Level-shifting multiple-input SC voltage copier," *Power Electronics, IEEE Transactions on*, 27(2), pp. 828 - 837, 2012.
- [31] مهدی سلیمی و مریم پرنادم، «مبدل dc-dc افزایشده جدید مبتنی بر کلیدزنی سلفی/خازنی با بهره ولتاژ بسیار بالا»، *مجله مهندسی برق دانشگاه تبریز*، دوره ۴۷، شماره ۱، صفحات ۱۰۷-۱۲۱، ۱۳۹۶.
- [32] M. Chen, K. K. Afridi, S. Chakraborty, and D. J. Perreault, "Multitrack power conversion architecture," *Power Electronics, IEEE Trans. on*, 32(1), pp. 325 - 340, 2017.
- [33] P. K. Peter and V. Agarwal, "On the input resistance of a reconfigurable switched capacitor DC-DC converter-based maximum power point tracker of a photovoltaic source," *Power Electronics, IEEE Transactions on*, 27(12), pp. 4880-4893, 2012.
- [34] A. Parastar and J. K. Seok, "High-gain resonant switched-capacitor cell-based DC/DC converter for offshore wind energy systems," *Power Electronics, IEEE Transactions on*, 30(2), pp. 644-656, 2015.
- [35] R. Beiranvand, "Analysis of a switched-capacitor converter above its resonant frequency to overcome voltage regulation issue of resonant SCCs," *Industrial Electronics, IEEE Transactions on*, 63 (9), pp. 5315 - 5325, Sept. 2016.
- [36] R. Beiranvand, "Regulating the output voltage of the resonant switched-capacitor converters below their resonant frequencies," *Industrial Electronics, IEEE Trans. on*, Vol. 64, No. 7, pp. 5236 - 5249, July 2017.
- [37] S. Li, Y. Zheng, B. Wu, and K. M. Smedley, "A family of resonant two-switch boosting switched-capacitor converter with ZVS operation and a wide line regulation range" *Power Electronics, IEEE Transactions on*, Vol. 33, no. 1, pp. 448 - 459, Jan. 2018.
- [38] J. C. Dias and T. B. Lazzarin, "A family of voltage-multiplier unidirectional single-phase hybrid boost PFC rectifiers," *Industrial Electronics, IEEE Transactions on*, Vol. 65, No.1, pp. 232 - 241, June, 2018.
- [39] J. C. Rosas-Caro, J. M. Ramirez, F. Z. Peng, and A. Valderrabano, "A dc-dc multilevel boost converter," *IET Power Electronics*, Vol. 3, No. 1, pp. 129-137, 2010.
- [40] J. C. Rosas-Caro, J. M. Ramirez, P. M. García-Vite, "Novel dc-dc multilevel boost converter," *IEEE*, pp. 2146-2151, 2008.
- [3] L. Gu, K. Jin, X. Ruan, M. Xu, and F. C. Lee, "A family of switching capacitor regulators," *Power Electronics, IEEE Transactions on*, 29(2), pp. 740-749, 2014.
- [4] R. H. Dennard, B. L. Ji, and R. K. Montoye, No. 8, 395, 438, Washington, DC: U.S. Patent and Trademark Office, 2013.
- [5] M. Shoyama, T. Naka, and T. Ninomiya, "Resonant SCC with high efficiency," In *PESC 04. IEEE 35th Annual*, Vol. 5, pp. 3780-3786, June, 2004.
- [6] M. Shoyama, F. Deriha, and T. Ninomiya, "Evaluation of conducted noise of resonant switched capacitor converter," In *INTELEC'06. 28th, IEEE*, pp. 1-5, 2006.
- [7] M. S. Makowski, and D. Maksimovic, "Performance limits of switched-capacitor DC-DC converters," In *PESC'95, 26th Annual IEEE*, Vol. 2, pp. 1215-1221, June, 1995.
- [8] M. D. Seeman, and S. R. Sanders, "Analysis and optimization of switched-capacitor DC-DC converters," *Power Electronics, IEEE Transactions on*, 23(2), pp. 841-851, 2008.
- [9] M. Xu, J. Sun, and F. C. Lee, "Voltage divider and its application in the two-stage power architecture," In *APEC'06. 21th Annual IEEE*, pp. 7-12, March, 2006.
- [10] S. Xiong, S. C. Wong, S. C. Tan, and C. K. Tse, "A family of exponential step-down switched-capacitor converters and their applications in two-stage converters," *Power Electronics, IEEE Trans. on*, 29(4), pp. 1870-1880, 2014.
- [11] D. F. Cortez, G. Waltrich, J. Fraigneaud, H. Miranda, and I. Barbi, "Dc-dc converter for dual-voltage automotive systems based on bidirectional hybrid switched-capacitor architectures," *Industrial Electronics, IEEE Transactions on*, Vol. 62, No. 5, pp. 3296 - 3304, 2015.
- [12] R. L. Andersen, T. B. Lazzarin, and I. Barbi, "A 1-kW step-up/step-down switched-capacitor ac-ac converter," *Power Electronics, IEEE Trans. on*, 28(7), pp. 3329-3340, 2013.
- [13] W. Qian, D. Cao, J. G. Cintrón-Rivera, M. Gebben, D. Wey, and F. Z. Peng, "A switched-capacitor dc-dc converter with high voltage gain and reduced component rating and count," *Industry Applications, IEEE Transactions on*, 48(4), pp. 1397-1406, 2012.
- [14] L. Muller and J. W. Kimball, "A dynamic model of switched-capacitor power converters," *Power Electronics, IEEE Transactions on*, 29(4), pp. 1862-1869, 2014.
- [15] S. Ben-Yaakov, "Behavioral average modeling and equivalent circuit simulation of switched capacitors converters," *Power Electronics, IEEE Transactions on*, 27(2), pp. 632-636, 2012.
- [16] M. K. Alam and F. H. Khan, "Efficiency characterization and impedance modeling of a multilevel SCC using pulse dropping switching scheme," *Power Electronics, IEEE Transactions on*, 29(6), pp. 3145-3158, 2014.
- [17] M. Evzelman and S. Ben-Yaakov, "Average-current-based conduction losses model of SC converters," *Power Electronics, IEEE Trans. on*, 28(7), pp. 3341-3352, 2013.
- [18] Y. P. B. Yeung, K. W. Cheng, S. L. Ho, K. K. Law, and D. Sutanto, "Unified analysis of switched-capacitor resonant converters," *Industrial Electronics, IEEE Transactions on*, 51(4), pp. 864-873, 2004.
- [19] T. Mishima, Y. Takeuchi, and M. Nakaoka, "Analysis, design, and performance evaluations of an edge-resonant switched capacitor cell-assisted soft-switching PWM boost dc-dc converter and its interleaved topology," *Power Electronics, IEEE Trans. on*, 28(7), pp. 3363-3378, 2013.
- [20] D. Cao and F. Z. Peng, "A family of zero current switching switched-capacitor dc-dc converters," In *APEC, 2010 25th Annual IEEE*, pp. 1365-1372, February, 2010.
- [21] J. Chen and A. Ioinovici, "SC quasi-resonant converter operating at constant switching frequency," In *INTELEC'95. 17th IEEE*, pp. 315-321, 1995.
- [22] E. Hamo, A. Cervera, and M. M. Peretz, "Multiple conversion ratio resonant switched-capacitor converter with active zero current detection," *Power Electronics, IEEE Transactions on*, 30(4), pp. 2073-2083, 2015.