

افزایش مرتبه مدولاتور دلتا سیگمای متعامد بدون اضافه کردن بلوک‌های فعال برای گیرنده‌های رادیویی پهن باند

علیرضا شمس

استادیار، دانشگاه علوم و فنون هوایی شهید ستاری، تهران، ایران
(دریافت: ۹۸/۰۱/۲۴، پذیرش: ۹۸/۰۸/۱۵)

چکیده

پهنای باند سیگنال، یکی از عوامل مهم در سرعت ارسال و دریافت اطلاعات در سامانه‌های گیرنده رادیویی قابل حمل در پدافند نوین است. در همین راستا تلاش می‌شود بخش‌های مختلف این سامانه‌ها از جمله مدولاتور دلتا سیگما با پهنای باند بزرگ‌تر و مصرف توان کمتر طراحی گردند. در این مقاله با اعمال روش تازدگی انتگرال‌گیر (self-coupling) به مدولاتور دلتا سیگمای متعامد پهنای باند آن بیشتر شده است. در این روش، بدون اضافه شدن بلوک‌های فعال، مرتبه مدولاتور افزایش یافته و پهنای باند آن زیاد شده و در واقع در مصرف توان صرفه‌جویی می‌شود. اعمال این روش موجب افزایش تعداد صفرهای تابع تبدیل مدولاتور متعامد شده و کارایی آن به اندازه مدولاتوری با یک مرتبه بالاتر می‌شود. اعمال این روش به مدولاتور متعامد باعث صرفه‌جویی دو آپ‌امپ در ساختار آن می‌شود. روش پیشنهادی به یک مدولاتور متعامد مرتبه سه اعمال، و باعث افزایش قابل توجهی در پهنای باند آن شده است. قبل از اعمال روش پیشنهادی پهنای باند مدولاتور ۰/۰۴ fs و نرخ سیگنال به نویز آن ۹۲/۸۶ dB بوده و پس از اعمال این روش، پهنای باند ۰/۰۵ fs و نرخ سیگنال به نویز ۹۱/۲۵ dB به دست آمده است. با اعمال روش پیشنهادی به مدولاتور مرتبه ۳، پهنای باند آن حدود ۲۵ درصد افزایش یافته است.

کلیدواژه‌ها: گیرنده‌های رادیویی، مدولاتور دلتا سیگمای متعامد، تازدگی انتگرال‌گیر، پهن باند

Increasing the Order of Quadrature Delta Sigma Modulator without Addition of Active Blocks for Wideband Radio Receivers

A. R. Shamsi

Shahid Sattari Aeronautical University of Science and Technology
(Received: 13/04/2019; Accepted: 06/11/2019)

Abstract

Signal bandwidth (BW) is one of the most important factors in transmitting and receiving rate of information in portable radio receiver systems in advanced defense science. Therefore, it is desire to design different parts of these systems with a larger bandwidth and less power consumption. In this paper, self-coupling method is applied to the quadrature modulator in order increase its bandwidth. In this approach, without the addition of active blocks, modulator's order is increased and its bandwidth is also improved which results in power saving. Utilizing this method increases the number of zeros in quadrature modulator transfer function and results in a higher order modulator performance. The proposed method is applied to a three-order quadrature modulator, and it is significantly increased the bandwidth. The purposed method results in a 0.05fs bandwidth and a signal-to-noise ratio (SNR) of 91.25 dB which is improved by 25% compare to the results obtained in a modulator without the self-coupling (BW=0.04fs and SNR= 92.86dB).

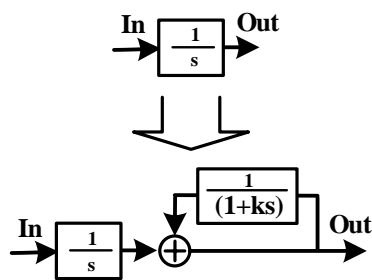
Keywords: Self-Coupling, Wideband, Quadrature Delta Sigma Modulator, Radio Receivers

۱. مقدمه

است، اعمال این روش باعث صرفه‌جویی دو آپامپ در ساختار آن شده و در نتیجه به همان نسبت نیز موجب صرفه‌جویی در مصرف توان می‌شود. اعمال روش پیشنهادی برای مدولاتورهای متعامد عمومیت دارد و برای نشان دادن عملی مراحل اعمال روش پیشنهادی، یک مدولاتور متعامد FF مرتبه سه طراحی شده و این روش به تشدیدگر دوم آن اعمال شده است. همچنین برای اثبات عمومیت این روش به یک مدولاتور مرتبه دوم نیز اعمال شده و نتایج حاصل در ادامه بخش ۳ آمده است. قبل از اعمال روش پیشنهادی به مدولاتور، طیف خروجی آن بیانگر باند عبور میان‌گذر با پهنای باند 0.04 fs، فرکانس مرکزی 0.029 fs و نرخ سیگنال به نویز $92/86$ dB است. با اعمال روش پیشنهادی یک صفر در فرکانس DC ایجاد شده و موجب افزایش ۲۵ درصدی پهنای باند مدولاتور می‌شود. در این حالت پهنای باند و فرکانس مرکزی در طیف خروجی مدولاتور به ترتیب برابر 0.05 fs و 0.025 است و نرخ سیگنال به نویز آن $91/25$ dB است. با توجه به نتایج شبیه‌سازی‌ها می‌توان گفت اعمال روش پیشنهادی به مدولاتور مرتبه ۳ باعث افزایش کارایی آن به اندازه یک مدولاتور مرتبه ۴ شده است.

۲. تازدگی انتگرال‌گیر و اعمال آن به تشدیدگر مختلط

تازدگی انتگرال‌گیر یکی از روش‌هایی است که برای افزایش کارایی مدولاتورهای دلتا سیگمای حقیقی ارائه شده است. این روش که در شکل (۱) نشان داده شده است، به یکی از انتگرال‌گیرهای مدولاتور حقیقی اعمال شده و موجب می‌شود مانند انتگرال‌گیر مرتبه دو کار کند [۱۵]. بدین ترتیب بدون اضافه نمودن انتگرال‌گیر دیگری به مدولاتور، مرتبه آن یکی ارتقا پیدا می‌کند.



شکل ۱. تازدگی انتگرال‌گیر [۱۵]

در این مقاله اعمال روش تازدگی انتگرال‌گیر به مدولاتور دلتا سیگمای متعامد پیشنهاد و ارائه شده است. در مدولاتور متعامد به جای انتگرال‌گیر بلوک‌های تشکیل‌دهنده آن تشدیدگرهای مختلط هستند. همان‌طور که در شکل (۲) نشان داده شده است، تشدیدگر مختلط شامل دو انتگرال‌گیر با تابع تبدیل $1/(s-j\omega)$ بوده و یک قطب مختلط دارد. هر تشدیدگر مختلط از یک زوج آپامپ (انتگرال‌گیر) تشکیل شده و باعث ایجاد یک صفر در تابع تبدیل

افزایش پهنای باند و کاهش مصرف توان همواره از چالش‌های طراحان سامانه‌های بی‌سیم بوده است. این مسئله در طراحی گیرنده‌هایی که در مخابرات بی‌سیم آفندی و پدافندی و نظایر آن کاربرد دارند ضرورت بیشتری پیدا می‌کند [۱ و ۲]. یکی از مهم‌ترین بخش‌های این گیرنده‌ها مدولاتور دلتا سیگما است که در مسیر سیگنال قرار گرفته و وظیفه تبدیل سیگنال آنالوگ دریافتی به دیجیتال را به عهده دارد [۳ و ۴].

مصرف توان و محدودیت پهنای باند این بلوک مستقیماً روی کل گیرنده اثر می‌گذارد. از طرفی افزایش پهنای باند و کاهش مصرف توان در مدولاتور دلتا سیگما، با یکدیگر در تضاد هستند، چراکه در روش معمول برای افزایش پهنای باند و یا ارتقای کارایی مدولاتور، باید مرتبه آن افزایش یابد و یا تعداد بیت‌های کوانتایزر اضافه شوند [۵]. به‌ازای هر بیت اضافه شدن کوانتایزر تعداد مقایسه‌کننده‌های آن دو برابر می‌شود و برای افزایش هر مرتبه مدولاتور نیز باید یک انتگرال‌گیر به ساختار آن اضافه شود که با افزایش مصرف توان، سطح تراشه و همچنین افزایش احتمال ناپایداری مدولاتور همراه است [۵ و ۶].

روش‌های دیگری که برای ارتقای کارایی مدولاتور بدون افزایش احتمال ناپایداری و مصرف توان می‌توان بکار برد، استفاده از ساختارهای کم‌مصرف، اصلاح ساختار مدولاتور در سطح سیستم [۷ و ۸] و استفاده از روش‌های کاهش مصرف توان در سطح مدار است [۹]. ساختار FF به دلیل حذف اثر مستقیم سیگنال در طبقات ورودی و تعداد کمتر مسیرهای بازخورد، گزینه مناسبی برای طراحی یک مدولاتور دلتا سیگمای کم‌مصرف است [۵]. جهت کاهش مصرف توان، در پیاده‌سازی مدولاتور به‌جای آپامپ، از انتگرال‌گیرهای غیرفعال در ساختار مدولاتور استفاده شده است [۱۰ و ۱۱]، ولی عیب این ساختارها این است که پهنای باند آن‌ها کوچک بوده و فقط در سامانه‌های فرکانس پایین کاربرد دارند.

در برخی گزارش‌ها [۷ و ۱۲]، بلوک‌های جمع‌کننده با روش سیستمی حذف شده‌اند و پهنای باند و یا نرخ سیگنال به نویز افزایش نداشته و در این مدولاتورها فقط مصرف توان کاهش یافته است. روش تازدگی انتگرال‌گیر نیز برای افزایش کارایی مدولاتور دلتا سیگمای حقیقی بکار رفته است [۱۳-۱۵]. مزیت روش اخیر این است که بدون اضافه کردن بخش فعال به ساختار مدولاتور، کارایی آن به مدولاتوری با یک مرتبه بالاتر ارتقا یافته درحالی‌که احتمال ناپایداری نیز زیاد نشده است.

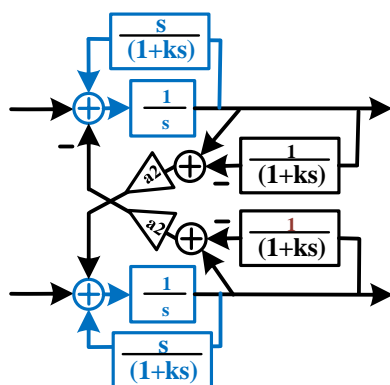
با توجه به مزیت نسبی روش تازدگی انتگرال‌گیر، روش مذکور در این مقاله به مدولاتور متعامد اعمال شده و نتایج آن بررسی گردیده است. به دلیل اینکه مدولاتور متعامد دارای دو مسیر I و

بازخورد در رابطه (۱) محاسبه شده است. تابع تبدیل هریک از مسیرهای حقیقی، از ضرب این دو عبارت به دست می‌آید و در رابطه (۲) نشان داده شده است. این تابع را می‌توان به صورت ترکیبی از بلوک‌های $1/s$ و یک بازخورد حقیقی $s/(1+ks)$ در هر مسیر تشدیدگر پیاده‌سازی نمود.

$$1 - \frac{1}{1+ks} = \frac{1+ks-1}{1+ks} = \frac{ks}{1+ks} \quad (1)$$

$$\frac{1}{s} \times \frac{ks}{1+ks} = \frac{ks}{s(1+ks)} = \frac{1}{1 - \frac{1}{s} \times \frac{s}{1+ks}} \quad (2)$$

چنانچه در شکل (۵) نشان داده شده است، هریک از انتگرال‌گیرهای این تشدیدگر دارای یک بازخورد حقیقی و یک بازخورد مختلط هستند.



شکل ۵. پیاده‌سازی تشدیدگر مختلط با اعمال تازدگی انتگرال‌گیر

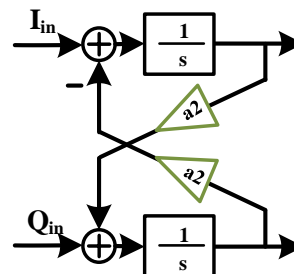
تابع تبدیل تشدیدگر مختلط با اعمال تازدگی انتگرال‌گیر در رابطه (۳) محاسبه شده است. این تابع دارای دو قطب است، یکی از آن‌ها قطب مختلط در $ja2$ است و از قبل هم وجود داشت و دیگری بر اثر اعمال روش تازدگی انتگرال‌گیر اضافه شده و حقیقی است و در DC قرار دارد. در این فرآیند، بدون اضافه کردن بلوک فعال، یک قطب به تابع تبدیل آن اضافه شده است.

$$1 - \left(\frac{1+ks}{ks^2} \right) \left(ja2 \left(1 - \frac{1}{1+ks} \right) \right) = \frac{1+ks}{ks^2} \left(1 - \left(\frac{1+ks}{ks^2} \right) \left(ja2 \left(\frac{ks}{1+ks} \right) \right) \right) \quad (3)$$

$$= \frac{1+ks}{ks^2} = \frac{1+ks}{\left(1 - \frac{ja2}{s} \right) ks(s - ja2)}$$

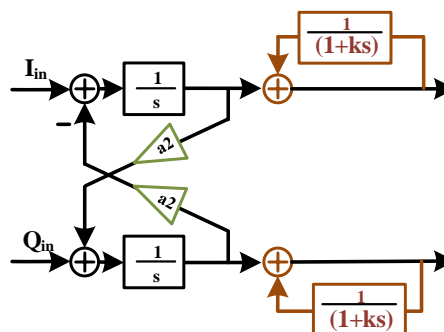
۳. به‌کارگیری روش پیشنهادی در مدولاتور دلتا-سیگمای متعامد

مدولاتور متعامد می‌شود. اعمال روش تازدگی به تشدیدگر مختلط موجب می‌شود تا بدون اضافه کردن آپامپ دیگری به ساختار مدولاتور، علاوه بر قطب‌های مختلطی که قبلاً در تابع آن وجود داشت، یک قطب نیز در DC ایجاد شود.



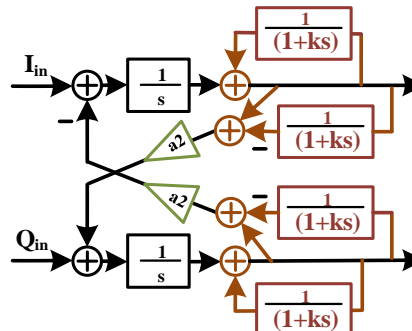
شکل ۲. تشدیدگر متعامد [۱۶]

مراحل اعمال روش تازدگی به تشدیدگر مختلط به صورت بلوکی در شکل‌های (۳-۵) نشان داده شده است. در شکل (۳) بلوک عامل تازدگی است که به هر انتگرال‌گیر این تشدیدگر اعمال شده است. با اضافه شدن این بخش به تشدیدگر، مقدار آن به بازخورد مختلط نیز اضافه می‌شود.

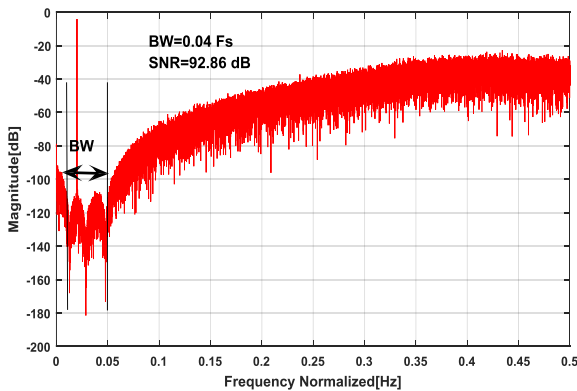


شکل ۳. تشدیدگر متعامد با اضافه کردن بلوک تازدگی انتگرال‌گیر

همان‌طور که در شکل (۴) نشان داده شده است، برای حذف اثر بلوک $1/(1+ks)$ از بازخورد مختلط، مقدار آن از ضریب مختلط کم می‌شود. به این ترتیب مقدار بازخورد از $a2$ به مقدار $a2 - 1/(1+ks)$ تغییر پیدا می‌کند.



شکل ۴. تلفیق روش تازدگی انتگرال‌گیر در تشدیدگر متعامد هریک از مسیرهای حقیقی I و Q در این تشدیدگر از بلوک $1/s$ و بلوک بازخورد $1/(1+ks)$ تشکیل شده‌اند. معادله بخش



شکل ۷. طیف خروجی مدولاتور دلتا سیگمای متعامد مرتبه ۳ طراحی شده

در روش معمول این کار با افزودن دو انتگرال‌گیر به ساختار مدولاتور انجام می‌شود. ولی در این مقاله با اعمال روش پیشنهادی تازدگی انتگرال‌گیر و بدون اضافه کردن انتگرال‌گیر به ساختار مدولاتور، پهنای باند آن افزایش پیدا کرده است. به همین منظور رابطه (۳) به تشدیدگر دوم تابع تبدیل مدولاتور که در رابطه (۴) نشان داده شده است اعمال گردیده و تابع تبدیل فیلتر آن به صورت رابطه (۵) محاسبه شده است. تمام مقادیر و ضرایب این رابطه طبق جدول (۱) بدون تغییر باقی می‌ماند و تنها عبارت ناشی از اعمال رابطه (۳) با مقدار ۳ برای ضریب k به تابع تبدیل مدولاتور در رابطه (۵) اضافه شده است. رابطه (۵) دارای یک قطب در DC و سه قطب غیر صفر دیگر است که توسط ضرایب a_1 و a_2 و a_3 تعیین می‌شوند.

$$H(s) = \frac{b_1}{(s - ja_1) \left(s - j \left(a_2 - \frac{1}{1 + ks} \right) \right) (s - ja_3)} + \frac{b_2}{(s - ja_1)(s - ja_3)} + \frac{b_3}{(s - ja_1)} \quad (5)$$

اضافه شدن قطب اخیر باعث افزایش کارایی مدولاتور به اندازه یک مدولاتور مرتبه ۴ می‌شود. پیاده‌سازی تابع تبدیل رابطه (۵) در شکل (۸) نشان داده شده است. قطب اضافه شده به تابع تبدیل مدولاتور توسط انتگرال‌گیرهای دوم این ساختار پیاده‌سازی گردیده است. به عبارت دیگر، در این روش بدون اضافه کردن بلوک فعال به ساختار مدولاتور متعامد، عملکرد آن یک مرتبه ارتقا پیدا کرده است و موجب صرفه‌جویی ۲ آپامپ شده است.

طیف خروجی ساختار نهایی در شکل (۹) نشان داده شده است. چنانکه در این شکل مشاهده می‌شود، با اعمال روش پیشنهادی و ایجاد یک صفر در DC پهنای باند مدولاتور حدود ۲۵ درصد افزایش یافته است. پهنای باند و فرکانس مرکزی در طیف خروجی مدولاتور به ترتیب برابر 0.05 fs و 0.25 fs است و نرخ سیگنال به نویز $91/25 \text{ dB}$ است.

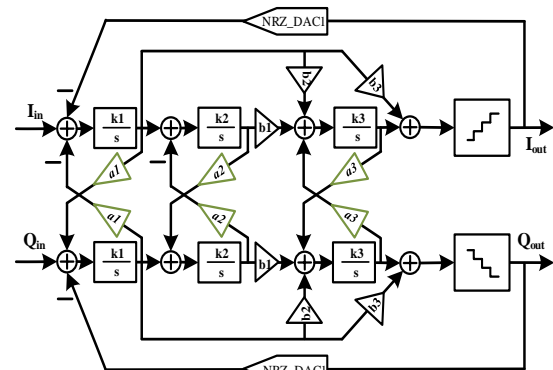
جهت مطالعه تأثیر روش پیشنهادی، مدولاتور دلتا سیگمای متعامد مرتبه سه که در شکل (۶) آمده است و قبلاً طراحی شده [۱۲] و تشدیدگر پیشنهادی در این مدولاتور پیاده‌سازی شده است. ساختار بلوکی مدولاتور در شکل (۶) نشان داده شده و رابطه (۴) نشان‌دهنده تابع تبدیل فیلتر این مدولاتور است. این تابع دارای سه قطب مختلط غیر صفر است که باعث ایجاد باند عبور میان‌گذر می‌شوند. این قطب‌ها صفرهای تابع تبدیل نویز مدولاتور را تشکیل می‌دهند و محل ایجاد باند عبور آن را مشخص می‌کنند. مدولاتور متعامد پیشنهادی به‌ازای مقادیر ضرایب تابع تبدیل داده شده در جدول (۱) طراحی شده است.

$$H(s) = \frac{k_1 b_3}{(s - ja_1)} + \frac{k_1 b_2 k_3}{(s - ja_1)(s - ja_3)} + \frac{k_1 k_2 k_3 b_1}{(s - ja_1)(s - ja_2)(s - ja_3)} \quad (4)$$

جدول ۱. مقادیر ضرایب مدولاتور پیشنهادی

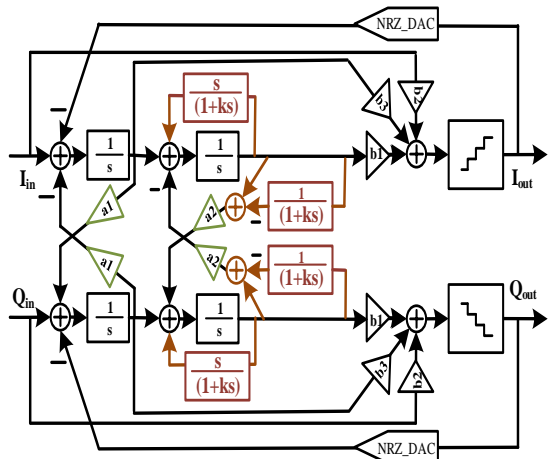
مقدار	ضریب	مقدار	ضریب	مقدار	ضریب
2.053	b_1	1	k_1	0.08	a_1
1.46	b_2	1	k_2	0.18	a_2
0.22	b_3	1	k_3	0.3	a_3

طیف خروجی مدولاتور طراحی شده در شکل (۷) نشان داده شده است. این شکل بیانگر باند عبور میان‌گذر مدولاتور طراحی شده با پهنای باند 0.04 fs ، فرکانس مرکزی 0.29 fs و نرخ سیگنال به نویز $92/86 \text{ dB}$ است. می‌توان با افزودن یک قطب (در فرکانس صفر) به تابع تبدیل فیلتر مدولاتور، پهنای باند آن را افزایش داد.



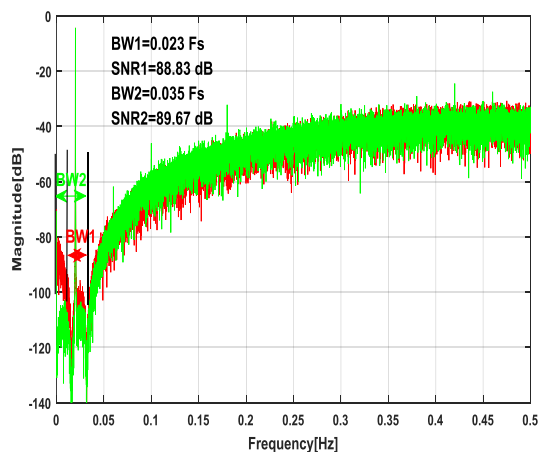
شکل ۶. مدولاتور دلتا سیگمای متعامد مرتبه ۳ قبل از اعمال روش پیشنهادی [۱۲]

روش پیشنهادی در مدولاتورهای متعامد عمومیت دارد و برای اثبات این نکته روش مذکور به یک مدولاتور متعامد مرتبه دوم که ساختار بلوکی آن در شکل (۱۱) نشان داده شده است نیز اعمال گردیده است.

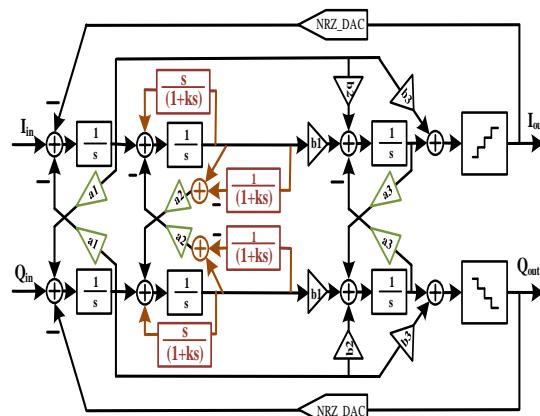


شکل ۱۱. مدولاتور دلتا سیگمای متعامد مرتبه ۲ بعد از اعمال روش پیشنهادی

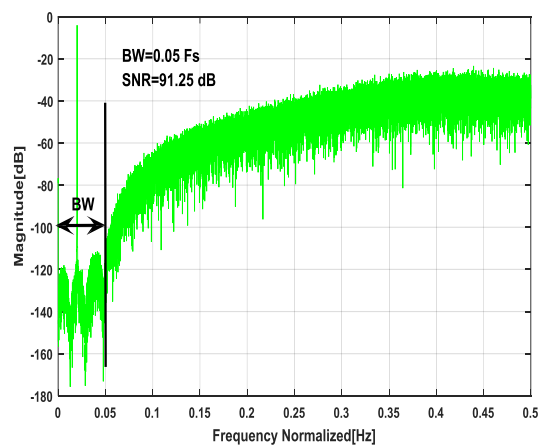
طیف خروجی این مدولاتور قبل و بعد از اعمال روش پیشنهادی در شکل (۱۲) نشان داده شده است. در این شکل نیز مشاهده می‌شود که با اعمال روش پیشنهادی، یک صفر در DC به تابع تبدیل نویز آن اضافه شده و موجب افزایش پهنای باند مدولاتور (افزایش مرتبه مدولاتور) گردیده است. نرخ سیگنال به نویز در هر دو حالت تقریباً برابر مقدار ۸۹ dB است. پهنای باند مدولاتور قبل و بعد از اعمال روش پیشنهادی به ترتیب برابر 0.23 fs و 0.35 fs است که حاکی از افزایش ۵۰ درصدی آن است. همان‌طور که در شکل‌های (۸) و (۱۱) مشاهده می‌شود اعمال این روش باعث پیچیده‌تر شدن ساختار مدولاتور می‌شود.



شکل ۱۲. مقایسه پهنای باند طیف سیگنال خروجی مدولاتور دلتا سیگمای متعامد مرتبه ۲ قبل و بعد از اعمال روش پیشنهادی

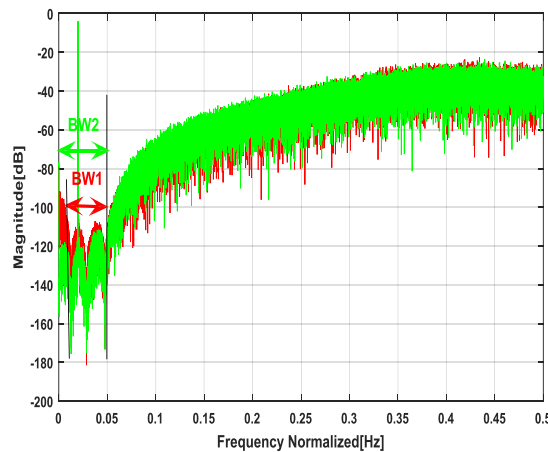


شکل ۸. مدولاتور دلتا سیگمای متعامد مرتبه ۳ بعد از اعمال روش پیشنهادی



شکل ۹. طیف خروجی مدولاتور دلتا سیگمای متعامد مرتبه ۳ بعد از اعمال روش پیشنهادی

برای مقایسه بهتر عملکرد روش پیشنهادی طیف خروجی مدولاتور قبل و بعد از اعمال این روش در شکل (۱۰) نشان داده شده است. همان‌طور که در این شکل نشان داده شده بعد از اعمال روش پیشنهادی پهنای باند مدولاتور افزایش یافته است.



شکل ۱۰. مقایسه پهنای باند طیف سیگنال خروجی مدولاتور دلتا سیگمای متعامد مرتبه ۳ قبل و بعد از اعمال روش پیشنهادی

- [5] Pavan, S.; Schreier, R.; Temes, G. C. "Understanding Delta-Sigma Data Converters"; John Wiley & Sons, 2017.
- [6] Gerfers, F.; Ortmanns, M. "Continuous-Time Sigma-Delta A/D Conversion"; Springer Science & Business Media, 2006.
- [7] Shamsi, A.; Aghdam, E. N. "A Wideband Continuous Time Quadrature Delta Sigma Modulator Based on a Real DSM for Low Power WLAN Receiver"; J. Circuits, Systems and Computers 2018, 27,1850044.
- [8] Wang, W.; Zhu, Y.; Chan, C. H.; Martins, R. P. "A 5.35-mW 10-MHz Single-Opamp Third-Order CT $\Delta\Sigma$ Modulator With CTC Amplifier and Adaptive Latch DAC Driver in 65-nm CMOS"; IEEE J. Solid-State Circuits 2018, 1-12.
- [9] Cho, Y. K.; Park, B. H. "Single Op-Amp Second-Order Loop Filter For Continuous-Time Delta-Sigma Modulators"; J. Electronics Letters 2015, 51, 619-621.
- [10] Moradi, R.; Farshidi, E.; Soroosh, M. "A Low Power Passive-Active $\Delta\Sigma$ Modulator with High-Resolution Employing an Integrator with Open-Loop Unity-Gain Buffer"; J. Integration 2019, 64, 137-142.
- [11] Moradi, R.; Farshidi, E.; Soroosh, M. "Digital Calibration of Memory Errors in Passive Sigma-Delta Modulator"; IETE J. Res. 2018, 1-8.
- [12] Shamsi, A.; Aghdam, E. N. "Continuous Time Feedforward Quadrature Delta Sigma Modulator Design Omitting the Power Hungry adders for LOW-IF Receivers"; J. Tabriz Electrical Engineering 2019, 49, 295-305.
- [13] Wang, Y.; Temes, G. C. "Noise-Coupled Continuous-Time $\Delta\Sigma$ ADCs"; Proc. Int. Conf. IEEE Circuits and Systems 2009, 341-344.
- [14] Lee, K. B.; Temes, G. "Digital Electronics Noise-Coupled DS ADCs"; J. Electronics Let. 2006, 42, 1381-1381.
- [15] Ho, C. Y.; Liu, C.; Lo, C. L.; Tsai, H. C.; Wang, T. C.; Lin, Y. H. "A 4.5 mW CT Self-Coupled Delta Sigma Modulator With 2.2 MHz BW and 90.4 dB SNDR Using Residual ELD Compensation"; IEEE J. Solid-State Circuits 2015, 50, 2870-2879.
- [16] Martin, K. W. "Complex Signal Processing is not Complex"; IEEE Trans. Circuits and Systems 2004, 51, 1823-1836.

۴. نتیجه‌گیری

اعمال روش تازدگی انتگرال‌گیر به مدولاتور دلتا سیگمای متعامد برای سامانه‌های گیرنده رادیویی در پدافند نوین در این مقاله پیشنهاد شده است. بکارگیری این روش در مدولاتور متعامد باعث شده تا بدون افزودن تعداد بلوک‌های فعال، پهنای باند آن افزایش پیدا کرده و موجب ارتقای کارایی و صرفه‌جویی در مصرف توان مدولاتور شود. نحوه اعمال این روش به یک تشدیدگر مختلط در مقاله شرح داده شد و پس از اصلاح ساختار تشدیدگر، روابط حاکم بر آن محاسبه گردید. برای نشان دادن نحوه پیاده‌سازی این روش و مطالعه اثرات آن، یک مدولاتور متعامد مرتبه سه طراحی، و در حالت‌های قبل و بعد از اعمال روش پیشنهادی پیاده‌سازی شده است. نتایج شبیه‌سازی‌ها نشان می‌دهد در این روش بدون اضافه کردن بلوک‌های فعال، پهنای باند مدولاتور متعامد حداقل به مقدار ۲۵ درصد افزایش یافته و باعث ارتقای کارایی آن به اندازه یک مدولاتور مرتبه ۴ شده است.

۵. مراجع‌ها

- [1] Mazloum, J. "A Low-power Wideband Receiver Front-end Employing Active and Passive N-path Filters"; Adv. Defence Sci. Technol. 2019, 10, 11-18.
- [2] Khalilpour, J. "Presentation of a Linear Adaptive System to Eliminate Single-Frequency Jammer Effect"; Adv. Defence Sci. Technol. 2018, 9, 51-58.
- [3] Xu, Y.; Chi, B.; Z. Wang, Z. "Power-Scalable Multi-Mode Reconfigurable Continuous-Time Lowpass/Quadrature Bandpass Sigma-Delta Modulator for Zero/Low-IF Receivers"; Proc. Int. Conf. Circuits and Systems 2012, 293-296.
- [4] Zhang, J.; Xu, Y.; Zhang, Z.; Sun, Y.; Wang, Z.; Chi, B. "A 10-b Fourth-Order Quadrature Bandpass Continuous-Time Sigma Delta Modulator With 33-MHz Bandwidth for a Dual-Channel GNSS Receiver"; IEEE Trans. Microwave Theory and Techniques 2017, 65, 1303-1314.