



محل اجرا: پژوهشکده برق جهاد دانشگاهی

گزارش پایانی

عنوان طرح:

طرح دستیابی به دانش فنی اینورتر سه فاز با پردازنده DSP جهت

UPS

کد طرح: ۱۱-۲۱۷۱

گروه پژوهشی: مبدل‌های الکتریکی و سیستم‌های قدرت

مسئول طرح: مسعود عارفیان

۱۳۹۴/۱۰



مشخصات مسئولان و همکاران طرح:

نام و نام خانوادگی	مسئولیت در طرح	تخصص	رتبه علمی	جمع کل نفر ساعت همکاری در طرح
مسعود عارفیان	مجری	طراحی مدارات	مری پژوهشی	۷۲۰
سید ادیب ابریشمی فر	مدیریت و تأیید طراحی های بخش الکترونیک	الکترونیک	دانشیار	۳۲۰
سید مرتضی سید جعفری	طراحی بخش درایو و مدار چاپی	کنترل	مری پژوهشی	۵۴۰
مهدی صدری	شبیه سازی و طراحی مدارات قدرت	شبیه سازی و مدار	فوق لیسانس برق	۴۲۰
مهدی شاه پرستی	کد نویسی DSP	قدرت	دانشجو دکترا	۴۲۰
سینا شاه محمدی	شبیه سازی	الکترونیک قدرت	دانشجو دکترا	۳۶۰
محسن قربانعلی افجه	طراحی و پیاده سازی مدارات قدرت	الکترونیک قدرت	فوق لیسانس برق	۴۲۰
علی نظری گوار	طراحی مدار چاپی	الکترونیک	لیسانس برق	۴۰۰



چکیده

این طرح پژوهشی طراحی و ساخت یک اینورتر سه فاز با تکنیک مدولاسیون SPWM، پیاده سازی سیستم کنترلی آن در DSP و پاسخ آن در شرایط بار خطی و غیرخطی و هارمونیک ها در بار پله مورد بررسی قرار گرفته است. به منظور بررسی سیستم، روش کنترلی پیشنهادی، نتایج شبیه سازی های مختلف در محیط Matlab / Simulink و نتایج عملی تحت بارهای خطی و غیرخطی گزارش شده است. نتایج عملی نشان از آن دارد که روش کنترلی پیشنهادی دارای ویژگی حذف هارمونیک در خروجی و استفاده از یک فیلتر در خروجی اینورتر باعث کاهش هارمونیک به کمتر از ۰.۵٪ و همچنین رگولاسیون ولتاژ خروجی به کمتر از ۳٪ می باشد.

کلمات کلیدی:

اینورتر سه فاز، اعوجاج هارمونیک، بار غیرخطی، مدولاسیون عرض پالس، مدولاسیون فضای برداری



پیشگفتار

در حال حاضر جهاد دانشگاهی واحد علم و صنعت تنها سازنده ایرانی UPS های صنعتی جهت نیازهای صنایع نفت، گاز و پتروشیمی میباشد که توانمندی طراحی و ساخت کاملاً بومی آنرا در دست دارد. بازار UPS دارای پهنه وسیعی از نیازها میباشد و طراحی و ساخت در هر کاربرد نیاز به رسیدن فناوری لازم و امکانات و قیمت مناسب جهت رقابت میباشد. در حال حاضر UPS های سه فاز و با قدرت بالا بطور کامل از خارج وارد میگرددند و دستیابی به تکنولوژی ساخت اینگونه UPS ها دارای مشکلات زیادی از جمله پیچیدگی سیستم در بخش اینورترهای آن میباشد. نسلهای جدید این اینورترها تمامی دارای پردازنده های خیلی سریع در بخش کنترلی خود بوده و توانمندیهای بالایی را در کنار خود ایجاد مینمایند. از آنجا که کنترل این اینورترها توسط اجرای الگوریتمهای پیچیده و از طریق برنامه در پردازنده های DSP صورت میگیرد استخراج الگوریتمها و روشهای پیاده سازی این دستگاهها تقریباً غیر ممکن میباشد و هر سازنده عملاً میبایست به لحاظ طراحی از توانمندی خود برای رسیدن به نتیجه مطلوب استفاده نماید. نیاز کشور به UPS های سه فاز در حال افزایش میباشد و بعلاوه روند رو به رشد درخواست صنعت نفت و پتروشیمی جهت UPS های سه فاز برای مناطق صنعتی این طرح جهت تحقیق در دستیابی به دانش فنی نمونه اینورتر سه فاز با پردازنده DSP جهت بکارگیری در یک UPS صنعتی جهت نیازهای امروز و آینده کشور در این زمینه تعریف گردیده است. در صورت عدم توجه به طراحی این نیاز در صنعت، امکان حضور در مناقصات آتی از جهاد دانشگاهی علم و صنعت بعنوان تنها سازنده بومی کشور سلب خواهد شد.



فهرست مطالب

عنوان	صفحه
فهرست جدول ها	د
فهرست شکل ها	ه
فصل ۱- مطالعات اینورتر سه فاز	۱
۱-۱- مقدمه	۱
۲-۱- روشهای کلیدزنی اینورتر	۲
۱-۲-۱- روشهای PWM مبتنی بر موج حامل	۲
۱-۱-۲-۱- طرح PWM سینوسی	۲
۲-۱-۲-۱- فوق مدولاسیون	۵
۳-۱-۲-۱- روش مدولاسیون پهنای باند با تزریق هارمونیک سوم	۵
۲-۲-۱- روش مدولاسیون فضای برداری	۶
فصل ۲- طراحی سخت افزاری اینورتر	۱۴
۱-۲- فیلتر LC	۱۶
۲-۲- ترانسفورماتور	۱۷
۳-۲- نمونه طراحی	۱۸
فصل ۳- کنترل اینورتر	۲۰
۱-۳- ضریب نمونه بردار جریان β_I	۲۰
۲-۳- ضریب نمونه بردار ولتاژ β_V	۲۱
۳-۳- جبران ساز حلقه ولتاژ	۲۱
۴-۳- بار غیر خطی	۲۳
۵-۳- بار پله	۲۶
۶-۳- کنترل کننده گسسته زمان	۲۷
۷-۳- پیاده سازی کنترل کننده زمان گسسته	۳۱
۸-۳- نمونه بردار سیگنال های آنالوگ	۳۳
فصل ۴- اندازه گیری	۳۴
۱-۴- اندازه گیری RMS	۳۴
۲-۴- اندازه گیری توان ظاهری	۳۵



۳۶	اندازه‌گیری توان فعال	۳-۴
۳۶	اندازه‌گیری توان غیر فعال	۴-۴
۳۶	اندازه‌گیری فرکانس اینورتر	۵-۴
۳۷	واحد حفاظت	۵- فصل
۳۷	اتصال کوتاه خروجی اینورتر	۵-۱
۳۷	اضافه بار خروجی	۵-۲
۳۸	اضافه و یا کاهش ولتاژ DC	۵-۲-۱
۳۹	اضافه و یا کاهش ولتاژ شبکه	۵-۲-۲
۳۹	اضافه و یا کاهش ولتاژ اینورتر	۵-۲-۳
۴۰	پیاده‌سازی بلوک‌های DSP	۶- فصل
۴۰	مقدمه	۶-۱
۴۰	سفت‌افزار	۶-۲
۴۰	ماژول‌های به خدمت گرفته شده	۶-۳
۴۰	ماژول EPWM	۶-۳-۱
۴۱	ماژول ADC	۶-۳-۲
۴۱	ماژول ارتباط سریال کانال A (SCIA)	۶-۳-۳
۴۲	وقفه‌های به خدمت گرفته شده	۶-۴
۴۲	وقفه ADC	۶-۴-۱
۴۲	وقفه EPWM4	۶-۴-۲
۴۳	وقفه TZINT	۶-۴-۳
۴۳	وقفه CDU-Timer	۶-۴-۴
۴۳	وقفه SCIATX	۶-۴-۵
۴۳	وقفه SCIARX	۶-۴-۶
۴۴	نتایج آزمون عملی اینورتر سه فاز با توان نامی ۱۰kVA	۷- فصل
۴۸	آزمون بار پله	
۵۰	جدول مشخصات فنی قطعات مورد استفاده در اینورتر ساخته شده :	
۵۱	نتیجه گیری	
۵۲	پیوست ۱	
۵۶	پیوست ۲	



طرح دستیابی به دانش فنی اینورتر سه فاز با پردازنده DSP جهت UPS

منابع و مآخذ:..... ۵۷

Archive of SID



فهرست جدول‌ها

عنوان	صفحه
جدول (۱) بردارهای فضایی و حالت‌های کلیدزنی در اینورتر دوسطحی	۷
جدول (۲) توالی کلیدزنی هفت قسمتی (توالی نوع A)	۱۲
جدول (۳) توالی کلیدزنی فضای برداری اصلاح شده برای حذف هارمونیکهای زوج (توالی نوع B)	۱۲
جدول (۴) مشخصات اینورتر سه‌فاز نمونه	۱۸
جدول (۵) پارامترهای انتخاب شده برای اینورتر	۱۸
جدول (۶) مشخصات استخراج شده برای ترانس و فیلتر LC	۱۹
جدول (۷) مشخصات اینورتر شبیه‌سازی شده	۲۳
جدول (۸) نتایج شبیه‌سازی اینورتر برای بار غیرخطی با جبران‌ساز حلقه ولتاژ معادله (۲۱)	۲۴
جدول (۹) نتایج شبیه‌سازی اینورتر برای بار غیرخطی با حلقه جبران‌ساز شامل جبران‌ساز تشدید هارمونی پنجم و هفتم با ولتاژ ورودی ۲۰۰ ولت	۲۴
جدول (۱۰) نتایج شبیه‌سازی اینورتر برای بار غیرخطی با حلقه جبران‌ساز شامل جبران‌ساز تشدید هارمونی پنجم و هفتم با ولتاژ ورودی ۲۵۰ ولت	۲۴
جدول (۱۱) نتایج شبیه‌سازی اینورتر با بار غیرخطی نامتقارن با ولتاژ ورودی ۲۵۰ ولت	۲۶
جدول (۱۲) نتایج شبیه‌سازی اینورتر با بار غیرخطی با کنترل‌کننده گسسته زمان ($V_{DC}=250V$)	۲۸
جدول (۱۳) نتایج شبیه‌سازی اینورتر با بار غیرخطی با کنترل‌کننده گسسته زمان ($V_{DC}=200V$)	۲۸
جدول (۱۴) نتایج شبیه‌سازی اینورتر با بار غیرخطی نامتقارن با ولتاژ ورودی ۲۵۰ ولت (R: بار خطی، S و T بار غیرخطی)	۲۹
جدول (۱۵) حداکثر و حداقل ولتاژ DC در ورودی اینورتر	۳۹
جدول (۱۶) ورودی هر ADC	۴۱
جدول (۱۷) مشخصات اینورتر سه‌فاز	۴۴
جدول (۱۸) نتایج آزمون عملی اینورتر با بار غیرخطی ($V_{DC}=250V$)	۴۵
جدول (۱۹) نتایج آزمون عملی اینورتر با بار غیرخطی ($V_{DC}=200V$)	۴۶
جدول (۲۰) نتایج آزمون عملی اینورتر با بار غیرخطی نامتقارن با ولتاژ ورودی ۲۵۰ ولت	۴۶
جدول (۲۱) نتایج آزمون عملی اینورتر با بار غیرخطی نامتقارن با ولتاژ ورودی ۲۵۰ ولت ($I_R=0, I_S=7, I_T=7A$) بار غیرخطی	۴۸



فهرست شکل‌ها

عنوان	صفحه
شکل (۱) اینورتر سه فاز منبع ولتاژ.....	۲
شکل (۲) مدولاسیون پهنای باند سینوسی (SPWM).....	۳
شکل (۳) شکل موجهای اینورتر دوسطحی کلیدزنی شده با روش SPWM و $MA=0.8, MF=15, FM=60\text{Hz}, FSW=900\text{Hz}$	۴
شکل (۴) شکل موج مرجع در روش کلیدزنی تزریق هارمونیک سوم.....	۶
شکل (۵) دیاگرام فضای برداری اینورتر دو سطحی.....	۸
شکل (۶) دو توالی کلیدزنی مجاز برای V_{REF} در سکتور IV.....	۱۱
شکل (۷) نمای یک اینورتر سه فاز صنعتی.....	۱۴
شکل (۸) پل سه فاز نیمه هادی.....	۱۵
شکل (۹) نمای بلوکی اینورتر و حلقه‌های کنترل کننده آن.....	۲۰
شکل (۱۰) جبران ساز هارمونی سوم غیرمتقارن.....	۲۵
شکل (۱۱) ولتاژ و جریان خروجی اینورتر به ازاء کاهش بار به صورت پله‌ای از 7KW به 100W	۲۷
شکل (۱۲) ولتاژ و جریان خروجی اینورتر به ازاء افزایش بار به صورت پله‌ای از 100W به 7KW	۲۷
شکل (۱۳) ولتاژ خروجی اینورتر به ازاء افزایش بار به صورت پله‌ای از 100W به 10KW ($V_{DC}=250\text{V}$).....	۲۹
شکل (۱۴) ولتاژ خروجی اینورتر به ازاء کاهش پله‌ای بار از 10KW به 100W ($V_{DC}=250\text{V}$).....	۳۰
شکل (۱۵) ولتاژ خروجی به ازاء سه بار غیر خطی تک فاز ($V_{DC}=250\text{V}$).....	۳۰
شکل (۱۶) ولتاژ خروجی با بار غیر خطی نامتقارن با ولتاژ ورودی 250 ولت (R: بار خطی، S و T بار غیر خطی).....	۳۱
شکل (۱۷) پیاده سازی معادله (۲۵) با استفاده از تأخیرهای واحد.....	۳۱
شکل (۱۸) پیاده سازی معادله (۲۴) با تأخیرهای واحد.....	۳۲
شکل (۱۹) پیاده سازی معادله 30	۳۵
شکل (۲۰) فیلتر متوسط گیری.....	۳۵
شکل (۲۱) واحد محاسبه توان فعال.....	۳۶
شکل (۲۲) منحنی بار در شرایط اضافه بار اینورتر.....	۳۷
شکل (۲۳) الگوریتم حفاظت اضافه بار.....	۳۸
شکل (۲۴) زمان بندی وقفه EPWM4 به همراه فرمان روش به تبدیل برای ADC.....	۴۲
شکل (۲۵) THD ولتاژ خروجی اینورتر بدون بار.....	۴۴
شکل (۲۶) ولتاژ خروجی به ازاء سه بار غیر خطی تک فاز ($V_{DC}=250\text{V}$).....	۴۵
شکل (۲۷) THD ولتاژ خروجی اینورتر با بار غیر خطی ($V_{DC}=200\text{V}$).....	۴۶
شکل (۲۸) ولتاژ خروجی با بار غیر خطی نامتقارن با ولتاژ ورودی 250 ولت ($iR=0\text{A}$, $iS=7$ و $iT=7$ بار غیر خطی).....	۴۷
شکل (۲۹) THD ولتاژ خروجی اینورتر با بار غیر خطی نامتقارن ($iR=0, iS=7, iT=7\text{A}$).....	۴۷
شکل (۳۰) ولتاژ و جریان خروجی اینورتر به ازاء افزایش بار غیر خطی به صورت پله‌ای از 10W به 2KW ($V_{DC}=200\text{V}$).....	۴۸
شکل (۳۱) ولتاژ اینورتر به ازاء کاهش بار غیر خطی به صورت پله‌ای از 2KW به 10W ($V_{DC}=200\text{V}$).....	۴۹



طرح دستیابی به دانش فنی اینورتر سه فاز با پردازنده DSP جهت UPS

- شکل ۳۲) نمای تابلوی اینورتر..... ۵۲
- شکل ۳۲) نمای ماژول قدرت..... ۵۳
- شکل ۳۲) نمای برد کنترلر..... ۵۴
- شکل ۳۲) نمای ترانسفورماتور اینورتر..... ۵۵

Archive of SID



علائم اختصاری

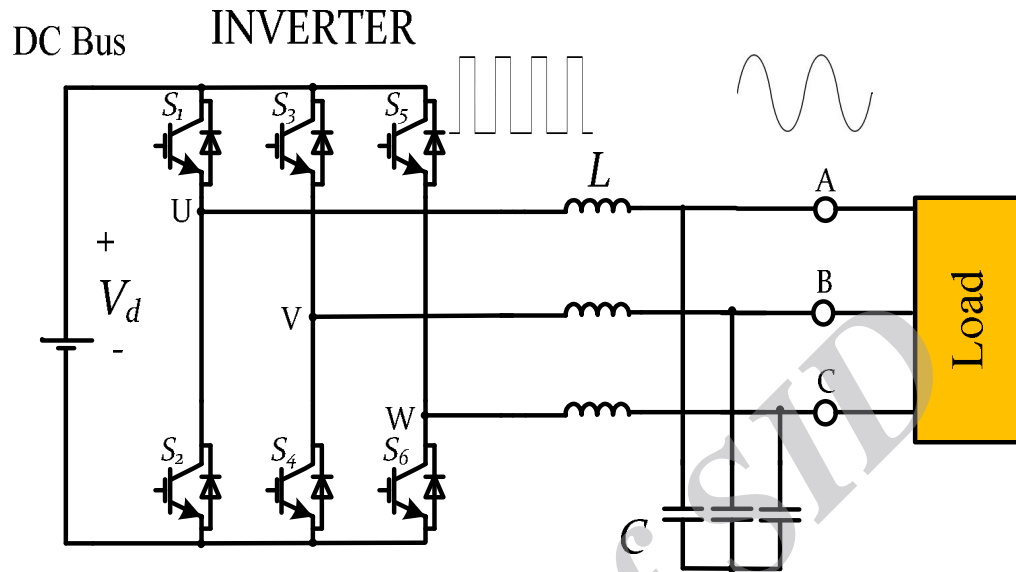
عنوان	علامت
تعداد سلول‌های باتری	BC
توان خروجی اینورتر سه‌فاز (ولت‌آمپر)	S_{out}
ولتاژ خروجی اینورتر (ولت)	V_{out}
جریان خروجی اینورتر (آمپر)	I_{out}
کمینه ولتاژ DC ورودی	$V_{DC_{min}}$
بیشینه ضریب مدولاسیون	m_{max}
بازده اینورتر سه‌فاز	η_{Inv}
توان ترانسفورماتور اینورتر سه‌فاز (ولت‌آمپر)	S_{Trans}
ولتاژ خط به خط ورودی ترانسفورماتور اینورتر سه‌فاز (ولت)	V_{IN_Trans}
ولتاژ خط به خط خروجی ترانسفورماتور اینورتر سه‌فاز (ولت)	V_{OUT_Trans}
میزان افت ولتاژ در ترانس اینورتر در بار نامی بر حسب درصد	U_{CC}
خازن خروجی اینورتر (میکروفاراد)	C_{out}
القاگر فیلتر خروجی اینورتر (میکرو هانری)	L
فرکانس کلیدزنی	f_s
فرکانس قطع فیلتر LC	f_r
میزان افت ولتاژ در القاگر فیلتر LC در بار نامی بر حسب درصد	U_x



فصل ۱- مطالعات اینورتر سه فاز

۱-۱- مقدمه

وظیفه اینورتر تبدیل ولتاژ DC خط انتقال به ولتاژ AC با دامنه، فرکانس و فاز دلخواه می‌باشد. بلوک دیاگرام ساده شده یک اینورتر منبع ولتاژ در شکل ۱ نشان داده شده است. بر اساس بررسی و مطالعات صورت گرفته بر روی UPS های معتبر جهانی از جمله GE, Chloride, Borri, Eaton, Benning, Gutor, Aros, Kevin, CEMEP, Gamatronic از کشورهای سوئیس، فرانسه، ایتالیا، انگلستان، آلمان و ... به این جمع‌بندی می‌توان رسید که تمامی این شرکتها از آرایش شش سوئیچی در بخش اینورتر خود استفاده مینمایند. این اینورتر متشکل از شش سوئیچ نیمه‌هادی S_1 تا S_6 است که با هر سوئیچ یک دیود نیز موازی شده است. در این اینورتر با استفاده از تکنیکهای کلیدزنی مدولاسیون عرض پالس و یا کلیدزنی بردار فضایی، ولتاژ پالسی در خروجی پل اینورتری تولید می‌شود. سپس با استفاده از یک فیلتر پایین گذر ولتاژ سینوسی از این پالسهای ولتاژ استخراج می‌شود. در ادامه این فصل ابتدا روشهای متفاوت کلیدزنی اینورتر مرور شده و سپس در فصول بعدی اینورتر سه فاز طراحی خواهد شد.



شکل (۱) اینورتر سه فاز منبع ولتاژ.

۲-۱- روشهای کلیدزنی اینورتر

در این بخش روشهای کلیدزنی مورد استفاده در اینورترهای دو سطحی بررسی می‌شود. روشهای کلیدزنی مورد بحث به دو دسته کلی روشهای مدولاسیون پهنای پالس (PWM) مبتنی بر موج حامل و روشهای مدولاسیون فضای برداری تقسیم می‌شوند.

۱-۲-۱- روشهای PWM مبتنی بر موج حامل

۱-۱-۲-۱- طرح PWM سینوسی

شکل ۲ طرح PWM سینوسی (SPWM) مورد استفاده در اینورترهای دو سطحی را نشان می‌دهد. v_{mB} ، v_{mA} و v_{mC} شکل موج های سینوسی مرجع و v_{sp} شکل موج حامل مثلثی می‌باشند. مؤلفه فرکانس اصلی در ولتاژ خروجی اینورتر به وسیله ضریب مدولاسیون (m_a) کنترل می‌شود.

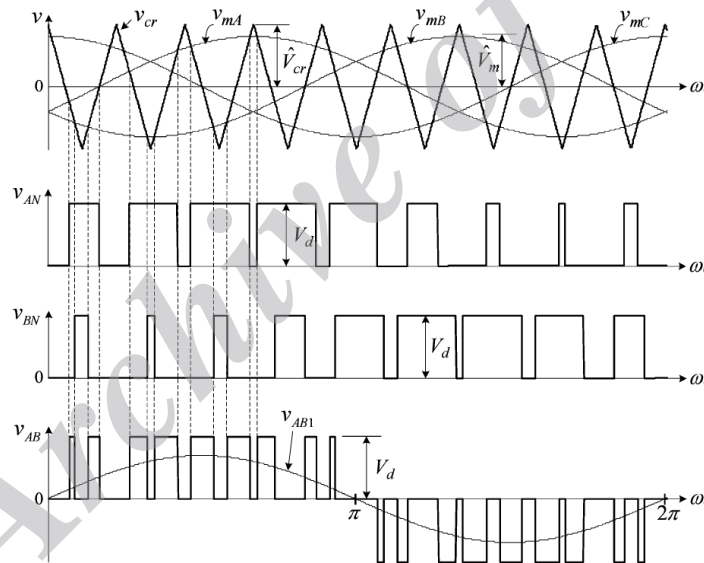
$$m_a = \frac{\hat{V}_m}{\hat{V}_{cr}} \quad (1)$$

V_{cr} و V_m به ترتیب مقادیر پیک شکل موج‌های مرجع و حامل را نشان می‌دهند. ضریب مدولاسیون فرکانس (m_f) عامل دیگری که در چگونگی توزیع طیف های هارمونیک ولتاژ خروجی اینورتر را کنترل می‌کند.

$$m_f = \frac{f_{cr}}{f_m} \quad (2)$$

f_{cr} و f_m به ترتیب نشان دهنده فرکانس موج‌های اصلی و حامل می‌باشند.

ولتاژ خط $V_{AB} = V_{Ao} - V_{Bo}$ و فاز خروجی V_{Ao} اینورتر در شکل ۳ نشان داده شده است، همان طور که مشاهده می‌شود با تغییر m_a و f_m هر دو این ولتاژها قابل کنترل هستند.



شکل ۲) مدولاسیون پهنای باند سینوسی (SPWM)

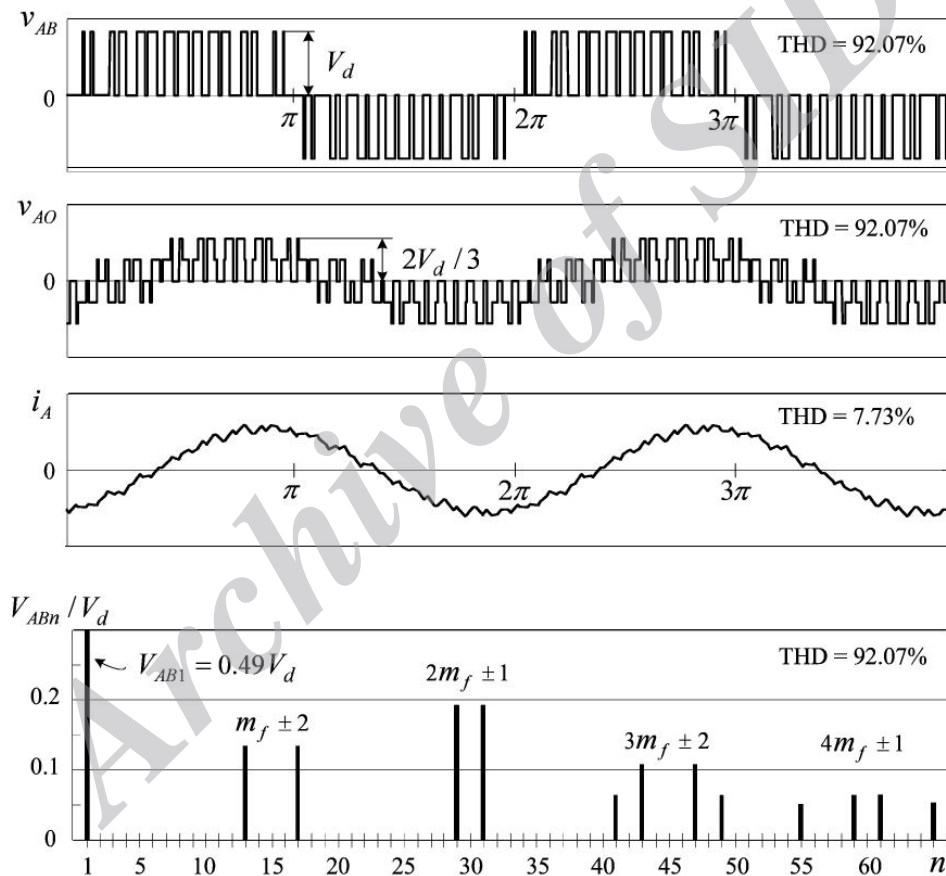
اگر m_f عدد صحیح باشد کلید زنی سنکرون و در غیر این صورت آسنکرون نامیده می‌شود. کلید زنی آسنکرون در m_f های کوچک دارای مشخصه هارمونیک نامشخص است و برای پیاده سازی آنالوگ مناسب می‌باشد. روش کلید زنی PWM سنکرون برای پیاده سازی با پردازنده های دیجیتال مناسب می‌باشد. در شکل ۳ طیف هارمونیک ولتاژ خط به خط اینورتر به ازای $m_f = 15$ نشان داده شده است، با مرور این شکل مشاهده می‌شود که:

۱. همه هارمونیکهای کوچکتر از مرتبه $2 - m_f$ حذف شده‌اند.

۲. هارمونیک‌ها حول m_f و مضارب آن متمرکز شده‌اند.

مطالب فوق در صورتی صحیح هستند که $m_f \geq 2$ و مضرب ۳ باشد. شکل ۳ مشخصه هارمونیک ولتاژ خروجی نرمالیزه شده نسبت ولتاژ لینک DC (V_d) را نشان می‌دهد، همان طور که مشاهده می‌شود حداکثر ولتاژ خروجی اینورتر به ازای $m_a = 1$ به دست می‌آید:

$$v_{ABn, \max} = 0.612 V_d \quad \text{for } m_a = 1 \quad (3)$$



شکل ۳) شکل موجهای اینورتر دوسطحی کلیدزنی شده با روش SPWM و $ma=0.8, mf=15, fm=60\text{Hz}, fsw=900\text{Hz}$



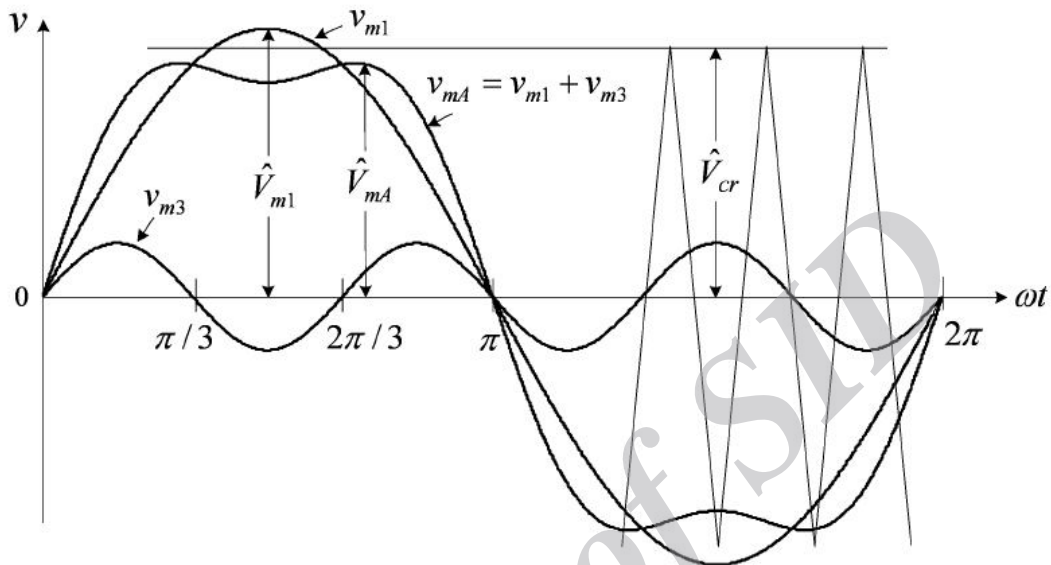
۲-۱-۲-۱- فوق مدولاسیون

به ازای ضریب مدولاسیون (m_a) بزرگتر از یک، حالت فوق مدولاسیون رخ خواهد داد. فوق مدولاسیون باعث کاهش تعداد پالسهای شکل موج ولتاژ خط به خط می شود، در نتیجه هارمونیکهای ولتاژ با فرکانسهای مرتبه پایین در خروجی اینورتر ایجاد می شوند.

به ازای ضریب مدولاسیونهای m_a بزرگتر از $3/24$ ، ولتاژ خط به خط خروجی (V_{AB}) بر روی مقدار $0.78 V_d$ تثبیت می شود. بنابراین بزرگترین ولتاژ خط به خط قابل حصول از اینورتر دو سطحی 0.78 برابر ولتاژ منبع DC می باشد. در عمل به علت مشکلات مربوط به فیلتر کردن مؤلفه های مرتبه پایین ولتاژ و رابطه غیر خطی بین ولتاژ خط به خط خروجی و ضریب مدولاسیون به ندرت از روش فوق مدولاسیون استفاده می شود.

۳-۱-۲-۱- روش مدولاسیون پهنای باند با تزریق هارمونیک سوم

دامنه ولتاژ خروجی اینورتر را می توان با اضافه کردن مولفه هارمونیک سوم به شکل موجهای مرجع سینوسی بدون ایجاد فوق مدولاسیون افزایش داد، که روش PWM با تزریق هارمونیک سوم نامیده می شود. شکل ۴ اصول این روش را نمایش می دهد، شکل موج مرجع v_{m1} از دو بخش شامل مولفه اصلی و مولفه هارمونیک سوم تشکیل شده است. مولفه هارمونیک سوم باعث هموار شدن پیک شکل موج مرجع می گردد، بنابراین پیک مولفه اصلی V_{m1} می تواند بزرگتر از پیک شکل موج مثلثی V_{ref} گردد، این امر موجب افزایش ولتاژ خروجی اینورتر می شود. ماکزیمم مقدار قابل افزایش ولتاژ خروجی با این روش 15.5% می باشد. تزریق هارمونیک سوم باعث ایجاد هیچگونه اعوجاج هارمونیک در ولتاژهای خط به خط نمی گردد، زیرا ولتاژهای فاز هارمونیک با مرتبه سوم با یکدیگر همفاز می باشند و در ولتاژهای خط به خط حذف می شوند.



شکل ۴) شکل موج مرجع در روش کلیدزنی تزریق هارمونیک سوم

۱-۲-۲- روش مدولاسیون فضای برداری

تکنیکهای PWM برای هر ساق اینورتر کنترل مستقل را فراهم می‌آورند. اما در اینورتر سه فاز برای استفاده مطلوبتر از ولتاژ باس DC ورودی می‌توان تمامی ساقهای اینورتر را با هم کنترل نمود. روش مدولاسیون فضای برداری^۱ (SVM) یکی از روشهای پرکاربرد در کنترل دیجیتال اینورترهای منبع ولتاژ می‌باشد که به تمامی ساقهای اینورتر به صورت همزمان فرمان می‌دهد. در این قسمت روش SVM برای اینورترهای منبع ولتاژ دوسطحی مورد بررسی قرار می‌گیرد.

۱- Space vector modulation

جدول ۱) بردارهای فضایی و حالت‌های کلیدزنی در اینورتر دوسطحی

Space Vector	Switching State (Three Phases)	On-State Switch	Vector Definition
Zero Vector \vec{V}_0	[PPP] [OOO]	S_1, S_3, S_5 S_4, S_6, S_2	$\vec{V}_0 = 0$
Active Vector \vec{V}_1	[POO]	S_1, S_6, S_2	$\vec{V}_1 = \frac{2}{3} V_d e^{j0}$
\vec{V}_2	[PPO]	S_1, S_3, S_2	$\vec{V}_2 = \frac{2}{3} V_d e^{j\frac{\pi}{3}}$
\vec{V}_3	[OPO]	S_4, S_3, S_2	$\vec{V}_3 = \frac{2}{3} V_d e^{j\frac{2\pi}{3}}$
\vec{V}_4	[OPP]	S_4, S_3, S_5	$\vec{V}_4 = \frac{2}{3} V_d e^{j\frac{3\pi}{3}}$
\vec{V}_5	[OOP]	S_4, S_6, S_5	$\vec{V}_5 = \frac{2}{3} V_d e^{j\frac{4\pi}{3}}$
\vec{V}_6	[POP]	S_1, S_6, S_5	$\vec{V}_6 = \frac{2}{3} V_d e^{j\frac{5\pi}{3}}$

حالت‌های کلیدزنی^۲ در اینورتر منبع ولتاژ VSI در شکل ۵ نشان داده شده است. در این شکل 'P' و 'O' به ترتیب نمایانگر روشن بودن سوئیچ بالای و پایینی هر نیم پل هستند، در حالت 'P' ولتاژهای فاز v_{BN} ، v_{AN} یا v_{CN} مثبت و مساوی (V_d) هستند و در حالت 'O' این ولتاژها صفر می‌گردند. در کل طبق جدول ۱ هشت حالت کلیدزنی برای VSI وجود دارد که به دو دسته کلی بردارهای صفر^۳ و بردارهای فعال^۴ تقسیم می‌شوند، در صورت اعمال بردار صفر ولتاژ منبع DC از بار جدا می‌شود و در صورت اتخاذ بردارهای فعال ولتاژ منبع DC به بار اعمال می‌گردد. در شکل ۳-۵ شش بردار فعال یک شش ضلعی با شش سکتور مساوی (I to VI) را تشکیل داده‌اند و بردارهای صفر در مرکز این شش ضلعی قرار می‌گیرند. با فرض کارکرد اینورتر در یک سیستم سه فاز متعادل، خواهیم داشت:

$$v_{AO}(t) + v_{BO}(t) + v_{CO}(t) = 0 \quad (4)$$

در این رابطه v_{AO} ، v_{BO} و v_{CO} ولتاژهای لحظه‌ای بار هستند. از دید ریاضی یکی از این ولتاژهای فاز اضافی هستند و بر حسب ولتاژ دو فاز دیگر بدست می‌آید. بنابراین می‌توان این سه متغیر را به دو متغیر دو فاز تبدیل نمود [14]:

۱-Switching states
۲- Zero vector
۳-Active vectors

$$\begin{bmatrix} v_{\alpha}(t) \\ v_{\beta}(t) \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & \frac{1}{2} & \frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} v_{AO}(t) \\ v_{BO}(t) \\ v_{CO}(t) \end{bmatrix} \quad (5)$$

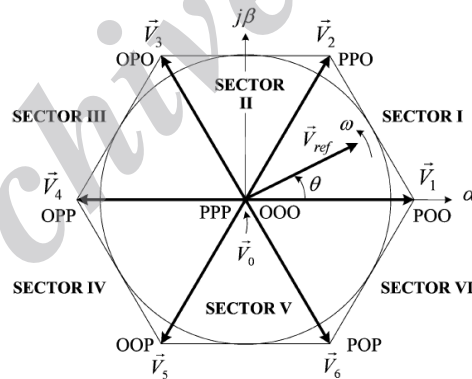
در کل یک بردار فضایی بر اساس دو ولتاژ فاز در چارچوب مرجع $\alpha\beta$ قابل بیان است:

$$\vec{V}(t) = v_{\alpha}(t) + v_{\beta}(t) \quad (6)$$

با استفاده از روابط فوق و با کمی کار ریاضی، بردارهای فعال به صورت زیر بیان می‌شوند:

$$\vec{V}_k(t) = \frac{2}{3} V_d e^{j(k-1)\frac{\pi}{3}} \quad k = 1, 2, \dots, 6 \quad (7)$$

بردار صفر دو حالت کلیدزنی [PPP] و [OOO] دارد، که از دید بار یکسان هستند. در توسعه روشهای کلیدزنی فضای برداری از حالت‌های صفر برای کاهش فرکانس کلیدزنی و بهبود THD ولتاژ خروجی استفاده می‌شود. رابطه بین بردارهای فضایی و حالت‌های کلیدزنی در جدول ۱ نشان داده شده است.



شکل ۵) دیاگرام فضای برداری اینورتر دو سطحی

بردار مرجع V_{ref} با سرعت زاویه‌ای $(\omega=2\pi f)$ در فضای برداری در حال دوران است، درحالی‌که بردارهای صفر و فعال ثابت هستند و هیچ حرکتی ندارند. اختلاف زاویه بین V_{ref} و محور α در چهارچوب مرجع $\alpha-\beta$ به صورت زیر بیان می‌شود:



$$\theta(t) = \int \omega(t) dt + \theta(0) \quad (8)$$

برای دامنه و موقعیت مشخص، بردار مرجع V_{ref} را می‌توان به سه بردار ساکن مجاور تجزیه نمود و بر این اساس حالت‌های کلیدزنی انتخاب شده و سیگنال‌های گیت تولید می‌شوند. سرعت دوران و دامنه بردار V_{ref} به ترتیب فرکانس و دامنه ولتاژ خروجی اینورتر را کنترل می‌نماید.

در این روش زمان اعمال هر بردار ساکن اساساً نشان‌دهنده دوره زمانی کار^۵ سوئیچ‌های انتخاب شده در هر پریود نمونه برداری T_s در روش مدولاسیون می‌باشد. با فرض کوچک بودن پریود نمونه برداری T_s ، بردار مرجع را در طول این بازه می‌توان ثابت در نظر گرفت. بر این اساس زمان اعمال بردارهای فعال ۱ و ۲ و بردار صفر در سکتور I به صورت زیر محاسبه می‌شود [15]:

$$\begin{aligned} T_a &= \frac{\sqrt{3}T_s V_{ref}}{V_d} \sin\left(\frac{\pi}{3} - \theta\right) \\ T_b &= \frac{\sqrt{3}T_s V_{ref}}{V_d} \sin(\theta) \quad \text{for } 0 \leq \theta \leq \frac{\pi}{3} \\ T_0 &= T_s - T_a - T_b \end{aligned} \quad (9)$$

برای استفاده از رابطه فوق در سکتورهای دیگر کافی است بجای زاویه θ از θ' استفاده نمود، که θ' به صورت زیر مشخص می‌گردد:

$$\theta' = \theta - (k-1) \frac{\pi}{3} \quad \text{for } 0 \leq \theta \leq \frac{\pi}{3} \quad (10)$$

در این رابطه $k = 1, 2, \dots, 6$ به ترتیب برای سکتورهای VI, ..., II, I استفاده می‌شود. به عنوان مثال وقتی بردار V_{ref} در سکتور دوم است، زمان اعمال بردارهای فعال V_2, V_3, V_0 بر اساس معادلات فوق به ترتیب با T_b, T_a و T_0 مشخص می‌گردند.

در نتیجه زمان اعمال هر یک از بردارها بر حسب ضریب مدولاسیون m_a به صورت زیر بیان خواهد شد:



$$\begin{aligned} T_a &= T_s m_a \sin\left(\frac{\pi}{3} - \theta\right) \\ T_b &= T_s m_a \sin(\theta) \\ T_c &= T_s - T_a - T_b \end{aligned} \quad (11)$$

که

$$m_a = \frac{\sqrt{3} T_s V_{ref}}{V_d} \quad (12)$$

ماکزیمم دامنه بردار مرجع V_{ref} مساوی است با شعاع بزرگترین دایره‌ای است که بر شش ضلعی نشان داده شده در شکل ۵ محاط می‌شود. این شش ضلعی از بردارهای فعال با دامنه $2V_d/3$ ساخته شده است، $V_{ref,max}$ به صورت زیر مشخص می‌شود:

$$V_{ref,max} = \frac{2}{3} V_d \times \frac{\sqrt{3}}{2} = \frac{V_d}{\sqrt{3}} \quad (13)$$

ماکزیمم ولتاژ موثر خط به خط اینورتر با روش SVM به صورت قابل محاسبه است:

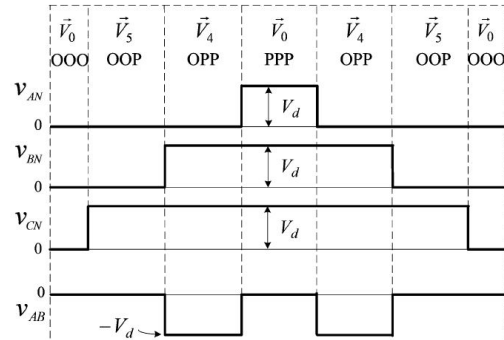
$$V_{max,SVM} = \sqrt{3} (V_{ref,max} \times V_d \times \frac{1}{3}) = 0,707 VDC \quad (14)$$

روش SVM در مقایسه با روش SPWM ماکزیمم ولتاژ $15/5\%$ افزایش می‌دهد و در مقایسه با روش تزریق هارمونیک سوم دامنه‌ای مساوی تولید می‌کند.

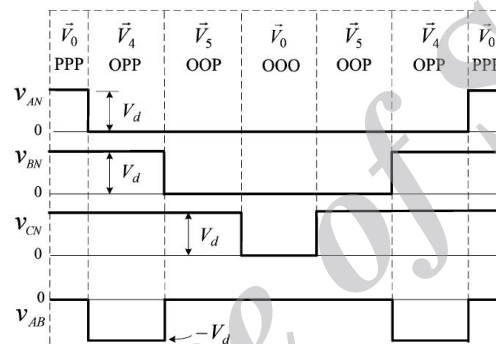
با انتخاب بردارها و مدت زمان اعمال آنها مرحله بعدی تعیین توالی کلیدزنی می‌باشد. در کل تعیین توالی کلیدزنی وابسته به خواسته‌های موردنیاز می‌تواند متفاوت باشد، اما برای حداقل کردن تلفات کلیدزنی توالی باید دو شرط زیر داشته باشد:

(۱) در گذر از حالت کلیدزنی به حالت دیگر، تنها سوئیچهای یک نیم پل درگیر باشند. یعنی یکی از سوئیچها روشن و دیگری خاموش شود.

(۲) عبور V_{ref} از یک سکتور به سکتور بعدی در دیاگرام فضای برداری حداقل تعداد کلیدزنی ممکن صورت گیرد.



(a) Type-A sequence (starts and ends with [OOO])



(b) Type-B sequence (starts and ends with [PPP])

شکل ۶ دو توالی کلیدزنی مجاز برای V_{ref} در سکتور IV

توالی کلیدزنی هفت بخشی کلیدزنی نمونه را نشان می‌دهد، که شروط بالا را ارضا می‌کند. ولتاژهای خط به خط اینورتر تولید شده با این جدول در سکتور IV در شکل ۶-۸ نشان داده است، در این روش ابتدا و انتها هر توالی با بردار صفر [OOO] شروع و خاتمه می‌یابد، بنابراین در گذر از هر حالت کلیدزنی به حالت دیگر تنها سوئیچهای یک نیم پل خاموش و روشن می‌شوند و در عبور از یک توالی به توالی دیگر هیچ کلیدزنی صورت نمی‌گیرد. اما شکل موج ولتاژ خط به خط به علت نداشتن تقارن نیم موج $(v_{AB}(\omega t) = -v_{AB}(\omega t + \pi))$ دارای هارمونیکهای زوج مرتبه ۲،۴،۶،۰۰۰ خواهد بود. این توالی، را توالی نوع A می‌نامیم. با توجه به استانداردهای موجود محدودیتهای هارمونیکهای زوج بسیار سخت‌گیرانه‌تر از هارمونیکهای فرد است، بنابراین توالی نوع A باید اصلاح گردد.

جدول ۲) توالی کلیدزنی هفت قسمتی (توالی نوع A)

Sector	Switching Segment						
	1	2	3	4	5	6	7
I	\vec{V}_0 OOO	\vec{V}_1 POO	\vec{V}_2 PPO	\vec{V}_0 PPP	\vec{V}_2 PPO	\vec{V}_1 POO	\vec{V}_0 OOO
II	\vec{V}_0 OOO	\vec{V}_3 OPO	\vec{V}_2 PPO	\vec{V}_0 PPP	\vec{V}_2 PPO	\vec{V}_3 OPO	\vec{V}_0 OOO
III	\vec{V}_0 OOO	\vec{V}_3 OPO	\vec{V}_4 OPP	\vec{V}_0 PPP	\vec{V}_4 OPP	\vec{V}_3 OPO	\vec{V}_0 OOO
IV	\vec{V}_0 OOO	\vec{V}_5 OOP	\vec{V}_4 OPP	\vec{V}_0 PPP	\vec{V}_4 OPP	\vec{V}_5 OOP	\vec{V}_0 OOO
V	\vec{V}_0 OOO	\vec{V}_5 OOP	\vec{V}_6 POP	\vec{V}_0 PPP	\vec{V}_6 POP	\vec{V}_5 OOP	\vec{V}_0 OOO
VI	\vec{V}_0 OOO	\vec{V}_1 POO	\vec{V}_6 POP	\vec{V}_0 PPP	\vec{V}_6 POP	\vec{V}_1 POO	\vec{V}_0 OOO

جدول ۳) توالی کلیدزنی فضای برداری اصلاح شده برای حذف هارمونیکهای زوج (توالی نوع B)

Sector	Switching Sequence						
	\vec{V}_0	\vec{V}_1	\vec{V}_2	\vec{V}_0	\vec{V}_2	\vec{V}_1	\vec{V}_0
I-a	\vec{V}_0	\vec{V}_1	\vec{V}_2	\vec{V}_0	\vec{V}_2	\vec{V}_1	\vec{V}_0
	OOO	POO	PPO	PPP	PPO	POO	OOO
I-b	\vec{V}_0	\vec{V}_2	\vec{V}_1	\vec{V}_0	\vec{V}_1	\vec{V}_2	\vec{V}_0
	PPP	PPO	POO	OOO	POO	PPO	PPP
II-a	\vec{V}_0	\vec{V}_2	\vec{V}_3	\vec{V}_0	\vec{V}_3	\vec{V}_2	\vec{V}_0
	PPP	PPO	OPO	OOO	OPO	PPO	PPP
II-b	\vec{V}_0	\vec{V}_3	\vec{V}_2	\vec{V}_0	\vec{V}_2	\vec{V}_3	\vec{V}_0
	OOO	OPO	PPO	PPP	PPO	OPO	OOO
III-a	\vec{V}_0	\vec{V}_3	\vec{V}_4	\vec{V}_0	\vec{V}_4	\vec{V}_3	\vec{V}_0
	OOO	OPO	OPP	PPP	OPP	OPO	OOO
III-b	\vec{V}_0	\vec{V}_4	\vec{V}_3	\vec{V}_0	\vec{V}_3	\vec{V}_4	\vec{V}_0
	PPP	OPP	OPO	OOO	OPO	OPP	PPP
IV-a	\vec{V}_0	\vec{V}_4	\vec{V}_5	\vec{V}_0	\vec{V}_5	\vec{V}_4	\vec{V}_0
	PPP	OPP	OOP	OOO	OOP	OPP	PPP
IV-b	\vec{V}_0	\vec{V}_5	\vec{V}_4	\vec{V}_0	\vec{V}_4	\vec{V}_5	\vec{V}_0
	OOO	OOP	OPP	PPP	OPP	OOP	OOO
V-a	\vec{V}_0	\vec{V}_5	\vec{V}_6	\vec{V}_0	\vec{V}_6	\vec{V}_5	\vec{V}_0
	OOO	OOP	POP	PPP	POP	OOP	OOO
V-b	\vec{V}_0	\vec{V}_6	\vec{V}_5	\vec{V}_0	\vec{V}_5	\vec{V}_6	\vec{V}_0
	PPP	POP	OOP	OOO	OOP	POP	PPP
VI-a	\vec{V}_0	\vec{V}_6	\vec{V}_1	\vec{V}_0	\vec{V}_1	\vec{V}_6	\vec{V}_0
	PPP	POP	POO	OOO	POO	POP	PPP
VI-b	\vec{V}_0	\vec{V}_1	\vec{V}_6	\vec{V}_0	\vec{V}_6	\vec{V}_1	\vec{V}_0
	OOO	POO	POP	PPP	POP	POO	OOO



برای بررسی حذف هارمونیک‌های زوج از توالی کلیدزنی استفاده می‌شود، در این توالی به علت تقارن نیم موج در ولتاژ، هارمونیک‌های زوج کاملاً حذف می‌گردند به این توالی، توالی نوع B گفته می‌شود. اما با توجه تقسیم فضای برداری به ۱۲ قسمت فرکانس کلیدزنی افزایش خواهد یافت، این افزایش فرکانس کلیدزنی به صورت زیر تخمین شده است:

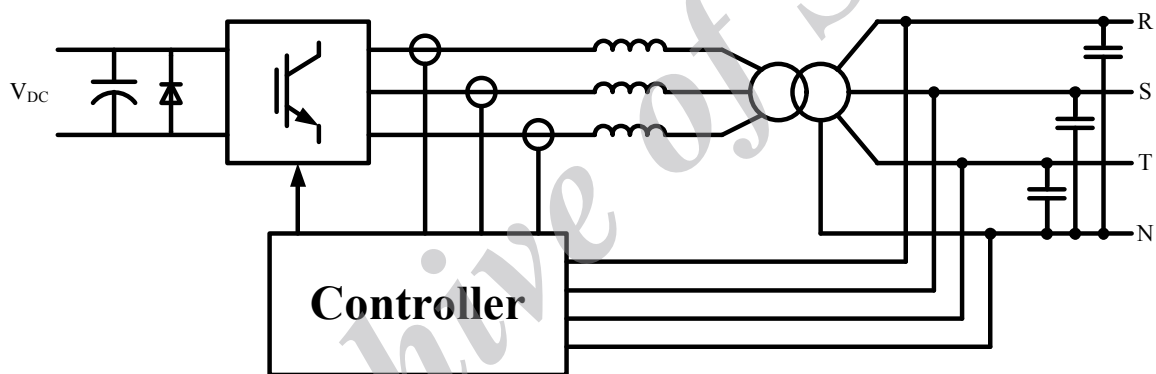
$$\Delta f_{sw} = 3f_1 \quad (15)$$

بنابراین در استخراج یک توالی کلیدزنی در روش SVM در اکثر مواقع یک مصالحه‌ای بین حداقل تعداد کلیدزنی و طیف هارمونیک‌های مطلوب برقرار می‌باشد.

فصل ۲- طراحی سخت افزاری اینورتر

این گزارش جهت ساخت یک نمونه اینورتر سه فاز صنعتی تهیه شده است. هر اینورتر صنعتی شامل نیمه‌هادی‌ها پل سه فاز، فیلتر AC، ترانس خروجی، خازن DC ورودی، واحد کنترل کننده، واحد حفاظت و مسیر جایگزین است.

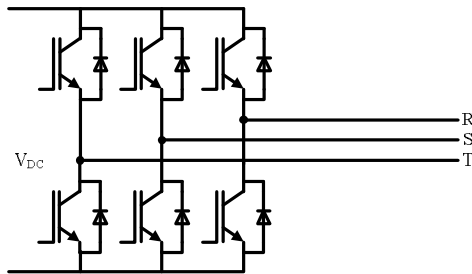
در ادامه هر یک از واحدهای یک اینورتر سه فاز صنعتی بررسی و روش محاسبه و انتخاب هر یک از آن پیشنهاد می‌شود. ساختار یک اینورتر سه فاز در شکل ۷ آمده است.



شکل ۷) نمای یک اینورتر سه فاز صنعتی.

در این اینورتر برای ایزولاسیون خروجی از ترانس استفاده شده است. ورودی ترانس سه سیم، بدون خط نول می‌باشد.

پل سه فاز نیمه‌هادی، شامل ۶ IGBT است که در شکل ۸ نمایش داده شده است.



شکل ۸) پل سه فاز نیمه هادی.

کلیدهای نیمه هادی بر اساس جریان عبوری از هر IGBT، ولتاژ DC ورودی و فرکانس کلیدزنی انتخاب می‌شوند. جریان عبوری از هر IGBT به نوع مدولاسیون و هم‌چنین نوع سربندی پل وابسته است. در این طرح از سربندی با سه سیم خروجی، بدون خط صفر استفاده خواهد شد. بنابراین سربندی ترانس ایزوله‌کننده در ورودی می‌تواند از نوع مثلث باشد. برای مدولاسیون نیز می‌توان از دو روش SPWM^۶ و SVM^۷ استفاده شود. اگر مدولاتور پل سه فاز از نوع SPWM باشد، آن‌گاه ولتاژ مؤثر خروجی هر فاز برابر است با:

$$V_{oSPWM} = \frac{V_{DC}}{\sqrt{3}} \times m \quad (۱)$$

که در آن m ضریب مدولاسیون است.

اگر مدولاتور پل سه فاز از نوع SVM باشد، آن‌گاه ولتاژ مؤثر خروجی هر فاز برابر است با:

$$V_{oSVM} = V_{DC} \frac{m}{\sqrt{6}} \quad (۲)$$

توجه شود که در مدولاسیون SVM، بیشینه ضریب مدولاسیون ۰/۸۶۶ است. در این حالت سربندی ترانس اینورتر در ورودی باید از نوع مثلث باشد. زیرا با مدولاسیون SVM در ورودی هارمونی از مرتبه سوم تولید خواهد شد، که توسط این ترانس حذف می‌شود.

اگر از مدولاتور SVM استفاده شود این نوع اینورتر، حداکثر جریان DC که از هر کلید IGBT عبور می‌کند با تقریب خوب برابر است با:

$$I_{DCIGBT} = \frac{S_{out}}{\sqrt{3} V_{DCmin} \eta_{Inv} m_{max}} \quad (۳)$$

هم‌چنین در این حالت، حداکثر جریان RMS که از هر کلید IGBT عبور می‌کند برابر است با:

^۶ Sinewavw Pulse Width Modulator

^۷ Sapce Vectan Modulator

$$I_{RMS_IGBT} = \frac{S_{out}}{\sqrt{3} \sqrt{2} V_{o_SVM} \eta_{Inv}} \quad (4)$$

اکنون می‌توان تلفات کلیدهای هر IGBT را که شامل تلفات دینامیک ($P_{Loss_Dynamic}$) و استاتیک (P_{Loss_Static}) می‌باشد، محاسبه کرد. تلفات استاتیکی از رابطه ۵ به دست می‌آید:

$$P_{Loss_Dynamic} = I_{DC_IGBT} \cdot V_{To} + I_{RMS_IGBT}^2 \cdot R_{on} \quad (5)$$

که در آن V_{To} ولتاژ آستانه هدایت IGBT و R_{on} مقاومت حالت روشن IGBT است، که از نمودار "Collector current vs. Collector-Emitter voltage" در برگه اطلاعات IGBT می‌توان به دست آورد. تلفات دینامیکی نیز از رابطه ۶ به دست می‌آید:

$$P_{Loss_Dynamic} = \frac{V_{DCmax}}{600} f_{sw} (E_{on} + E_{off}) \times \frac{1}{\pi} \quad (6)$$

که f_{sw} فرکانس کلیدزنی اینورتر، E_{on} و E_{off} تلفات دینامیکی لحظه روشن و خاموشی اینورتر است که با توجه به جریان هر IGBT از نمودار برگه اطلاعات IGBT باید استخراج شود. برای استخراج داده از نمودار «Switching loss vs. Collector current» باید جریان هر لحظه از کلیدزنی را محاسبه کنیم. با تقریب خوب می‌توان متوسط جریان را به روش زیر محاسبه نمود:

$$I_{for_Dynamic\ Loss} = \frac{\sqrt{2} I_{RMS_IGBT}}{\pi} \quad (7)$$

اکنون با استفاده از این جریان می‌توان تلفات دینامیک کلیدها را به دست آورد.

۲-۱- فیلتر LC

فیلتر LC برای حذف هارمونی‌های کلیدزنی است که شامل یک القاگر و یک خازن DC می‌باشد. در اینورترهای سه‌فاز که از ترانس ایزوله کننده (Δ/Y) استفاده می‌کنند، باید القاگر در خارج از ترانس پیاده‌سازی شود تا بتوان هارمونی‌های سوم و نهم را در ترانس حذف کرد.

محاسبه القاگر مورد نیاز برای اینورترهای سه‌فاز که از مدولاتور SVM استفاده می‌کنند به روش مستقیم بسیار مشکل است. با فرض این که افت ولتاژ در القاگر فیلتر خروجی U_x برابر V_{o_SVM} باشد، اندازه القاگر و خازن فیلتر از روابط زیر به دست می‌آید [17]:



$$L_o = \frac{V_{o_{SVM}}}{\omega I_o} \sqrt{U_X^2 - \left(\frac{\omega}{\omega_r}\right)^2} = \frac{\sqrt{3} V_{o_{SVM}}}{\omega S_{out}} \sqrt{U_X^2 - \left(\frac{\omega}{\omega_r}\right)^2} \quad (8)$$

و

$$C_o = \frac{1}{L_o \omega_r^2} \quad (9)$$

۲-۲- ترانسفورماتور

اگر برای ایزولاسیون و تغییر سطح ولتاژ خروجی از ترانسفورماتور استفاده شود ولتاژ خط به خط ورودی ترانس برابر $\sqrt{3} V_{o_{SVM}}$ و ولتاژ خروجی برابر ولتاژ نامی مورد نیاز است.

اگر سیم‌بندی ترانس از نوع Δ/Y انتخاب شود، هارمونی‌های سوم و نهم در ترانس حذف خواهد شد. بنابراین اندازه القاگر پراکندگی ترانس بسیار پراهمیت است. هم‌چنین القاگر اصلی فیلتر LC باید در ورودی ترانس و خارج از آن، پیاده‌سازی شود.

اکنون بیشینه مقدار القاگر پراکندگی ترانس به دست می‌آید [۱۸]:

$$L_s \leq \frac{\sqrt{3}}{63,52} \frac{V_{o_{SVM}}}{I_o} \frac{1}{\left| \omega_r + \omega_r^2 C_o \frac{\sqrt{3}}{63,52} \frac{V_{o_{SVM}}}{I_o} \right|} \quad (10)$$

بنابراین اندازه القاگر پراکندگی ترانس را می‌توان به صورت زیر به دست آورد:

$$L_s = 0,9 \times \frac{\sqrt{3}}{63,52} \frac{V_{o_{SVM}}}{I_o} \frac{1}{\left| \omega_r + \omega_r^2 C_o \frac{\sqrt{3}}{63,52} \frac{V_{o_{SVM}}}{I_o} \right|} \quad (11)$$

بنابراین در اینورترهای سه‌فاز که پل نیمه‌هادی آن از نوع سه‌سیم است، برای حذف هارمونی‌های سوم و نهم باید از ترانس ایزوله‌کننده Δ/Y استفاده نمود. هم‌چنین القاگر پراکندگی این ترانس باید به گونه‌ای انتخاب شود که در رابطه (۱۱) صدق کند. توان این ترانس نیز به صورت زیر به دست

می‌آید [۱۸]:

$$S_{Trans} = S_{out} \sqrt{\frac{9 V_{o_{SVM}}^2}{S_{out}^2} \omega_r^2 C_o^2 + 1} \quad (12)$$

افت داخلی ترانس نیز از رابطه زیر به دست می‌آید:



$$U_{CC} = \frac{\omega L_s S_{out}}{3.0 \cdot V_{0SVM}^2} \sqrt{\frac{9 V_{0SVM}^4}{S_{out}^2} \omega^2 C_o^2 + 1} \quad (\%) \quad (13)$$

با صرف نظر از تضعیف فیلتر در فرکانس اصلی، ولتاژ خط به خط ورودی ترانس از رابطه زیر به دست می آید:

$$V_{IN-Trans} = \sqrt{3} V_{0SVM} \quad (14)$$

۲-۳- نمونه طراحی

یک اینورتر با مشخصات جدول ۴ در نظر بگیرید.

جدول ۴) مشخصات اینورتر سه فاز نمونه.

ولتاژ نامی ورودی	۲۲۰V
ولتاژ نامی ورودی	۱۸۴-۲۹۴V
توان نامی خروجی	۱۰kVA
ضریب قدرت بار	۰.۸
ولتاژ خروجی	سه فاز، ۳۸۰V _{LL}
ایزولاسیون	ترانس در خروجی

برای این اینورتر پارامترهای نامعلوم در

جدول ۵ انتخاب شده اند.

جدول ۵) پارامترهای انتخاب شده برای اینورتر.

f_s	3KHz
f_r	250Hz
U_x	12%
m_{max}	0.85

برای این اینورتر مشخصات ترانس و فیلتر LC طبق روابط به دست آمده در بخش های گذشته محاسبه و در

جدول ۶ آورده شده است.

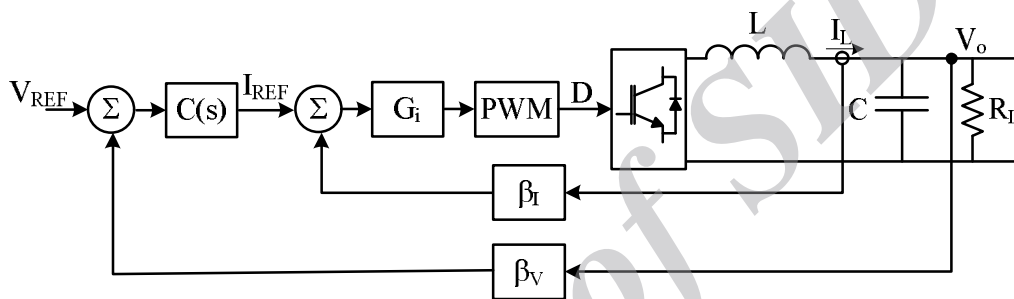


جدول ۶) مشخصات استخراج شده برای ترانس و فیلتر LC.

Transformer	Δ/Y
S_{Trans}	10KVA
$V_{IN-Trans}$	100V
V_{out}	380V
U_{cc}	1.5%
L	450 μ H@46A
C	2 \times 33 μ F per phase

فصل ۳ - کنترل اینورتر

به منظور خورداری از قابلیت موازی سازی اینورترها بدون نیاز به تغییر روش کنترلی برای توسعه کاربری های بعدی استفاده از روش پیشرو- پیرو الزامی است که کنترل کننده اینورتر از نوع دو حلقه باشد هم چنین برای حلقه داخلی، از جریان القاگر استفاده شود. نمای بلوکی اینورتر و حلقه های کنترل کننده آن در شکل ۵ آمده است.



شکل ۹) نمای بلوکی اینورتر و حلقه های کنترل کننده آن.

در شکل ۹ β_v ، β_i ، G_i ، $C(s)$ و مجهول می باشد. هدف از طراحی کنترل کننده برای این اینورتر تعیین مقدار مناسب برای این مقادیر مجهول می باشد. برای سهولت در طراحی می توان بهره حلقه جریان را واحد در نظر گرفت. در صورتی که دامنه سیگنال مثلی در مدولاتور PWM غیر از میزان واحد باشد، اندازه G_i برابر با دامنه این سیگنال مثلی انتخاب شود تا هم چنان بهره حلقه جریان واحد باشد.

۳-۱- ضریب نمونه بردار جریان β_i

جریان نمونه برداری شده از القاگر حامل ضربان از فرکانس کلیدزنی است. این ضربان در مسیر کنترل کننده به مدولاتور پهنای پالس وارد می شود. برای عملکرد صحیح مدولاتور پهنای پالس شیب سیگنال ورودی به آن باید خیلی کوچکتر از شیب سیگنال مثلی این مدولاتور باشد. در اینورتر سه فاز، حداکثر شیب سیگنال ورودی به مدولاتور که ناشی از ضربان جریان القاگر است از رابطه زیر به دست می آید:



$$S_{IN} \approx \frac{V_{DC}}{2,4 \times 4L} \cdot G_i \cdot \beta_i \quad (10)$$

که در آن V_{DC} ولتاژ ورودی اینورتر می‌باشد و ضریب $2/4$ در مخرج از شبیه‌سازی به دست آمده است. حداکثر شیب سیگنال مثلثی در مدولاتور پهنای پالس برابر است با:

$$S_p = 4V_{Tri} f_{sw} \quad (10)$$

که در آن f_{sw} فرکانس کلیدزنی و V_{Tri} دامنه سیگنال مثلثی است. بنابراین برای عملکرد صحیح مدولاتور پهنای پالس:

$$S_{IN} \ll S_p \quad (11)$$

با انتخاب ضریب 10 به عنوان نسبت خیلی بزرگ می‌توان حداکثر β_i را به دست آورد.

$$\beta_{i_{max}} = \frac{3,84V_{Tri} f_{sw} L}{V_{DC} \cdot G_i} \quad (12)$$

از آن جا که در ابتدا G_i برابر V_{Tri} در نظر گرفته شده است، بنابراین:

$$\beta_{i_{max}} = \frac{3,84 f_{sw} L}{V_{DC}} \quad (13)$$

۲-۲- ضریب نمونه بردار ولتاژ β_v

نمونه بردار ولتاژ طبق محدودیت‌های اندازه‌گیری ولتاژ انتخاب می‌شود. هم‌چنین میزان ولتاژ نمونه برداری می‌تواند برابر واحد باشد، بنابراین:

$$\beta_v = \frac{1}{V_{out}} \quad (14)$$

۳-۲- جبران ساز حلقه ولتاژ

ساده‌ترین جبران‌سازی که می‌توان در اولین مرحله برای اینورتر در نظر گرفت یک بهره معمولی است. هر چه میزان این بهره بزرگ‌تر باشد، پاسخ اینورتر به بار پله و بارهای غیرخطی مطلوب‌تر خواهد بود. اما افزایش زیاد بهره نوسان خروجی را در فرکانس تشدید فیلتر خروجی به ویژه در حالتی که اینورتر بی‌بار است به همراه دارد.

برای جلوگیری از هر نوع نوسان در شرایط بی‌باری بهتر است حد فاز سیستم کوچک‌تر از ۴۰ درجه نباشد. برای این منظور ابتدا باید تابع تبدیل حلقه جریان را به دست آورد:

$$H_i(s) = \frac{I_L(s)}{D(s)} = \frac{V_{DC}(1+RCs)}{s^2 + \frac{s}{RC} + \frac{1}{LC}} \quad (15)$$

و

$$F_i(s) = \frac{I_L(s)}{I_{REF}(s)} = \frac{V_{DC}(1+RCs)}{s^2 + s\left(\frac{1}{RC} + \frac{\beta_1 V_{DC}}{L}\right) + \frac{1}{LC}\left(\frac{\beta_1 V_{DC}}{R} + 1\right)} \quad (16)$$

اکنون می‌توان با داشتن $F_i(s)$ تابع تبدیل کلی سیستم را به دست آورد:

$$H_V(s) = F_i(s) \cdot \frac{R}{1+RCS} \quad (17)$$

و

$$F_V(s) = \frac{C(s)H_V(s)}{1+\beta_V C(s)H_V(s)} \quad (18)$$

با استفاده از رابطه (۴۵) می‌توان حاشیه فاز (PM^\wedge) را به دست آورد.

این کنترل‌کننده برای یک اینورتر که مشخصات آن در جدول ۷ آمده است، شبیه‌سازی شده است. شبیه‌سازی نشان می‌دهد که با این جبران‌ساز در حلقه ولتاژ تثبیت ولتاژ خروجی حدود ۲۰ درصد است که اصلاً مناسب نیست.

راه حل ابتدایی، افزایش بهره مسیر پیش‌رو است که این مسئله خراب شدن حاشیه فاز و نوسان را به همراه خواهد داشت. بنابراین این روش راه حل مناسبی نیست.

روش دیگر استفاده از جبران‌سازهای تشدید است:

$$R(s) = \frac{K_R s}{s^2 + s^2 \pi \Delta f + (\pi f_o)^2} \quad (19)$$

این جبران‌ساز در فرکانس تشدید، f_o ، بهره بزرگی معادل $\frac{K_R}{\pi \Delta f}$ تولید می‌کند که در آن Δf پهنای باند جبران‌ساز است.



چون اینورتر باید به ازاء تغییرات فرکانس به میزان ۵ درصد حول فرکانس مرکزی باید عملکرد کاملی داشته باشد، پس:

$$\Delta f = 2,5\text{Hz} \quad (20)$$

شبیه سازی نشان می دهد $K_R = 1700$ برای به دست آوردن تثبیت ولتاژ خروجی در $\pm 0,35\%$ بسیار مناسب است.

$$C(s) = 3 + \frac{1700s}{s^2 + 5\pi s + (100\pi)^2} \quad (21)$$

شبیه سازی برای اینورتری که مشخصات آن در جدول ۷ آمده انجام شده است.

جدول ۷) مشخصات اینورتر شبیه سازی شده.

Transformer	Δ/Y
S_{Trans}	10KVA
$V_{IN-Trans}$	100V
V_{out}	380V
U_{cc}	1.5%
L	450 μ H@46A
C	2 \times 33 μ F per phase

V_{DC}	183-284V
$V_{DC-test}$	200V and 250V
f_{sw}	3000Hz

۳-۴ - بار غیر خطی

اینورتر با حلقه های کنترل پیشنهادی در بخش گذشته برای بار غیر خطی طبق استاندارد IEC64020-3 آزمایش شده است. نتایج به دست آمده نشان می دهد رگولاسیون بار مناسب است اما THD خروجی برابر ۶/۴۳ درصد است که مناسب نمی باشد (جدول ۸).

شبیه سازی نشان می دهد که خرابی هارمونی سوم و نهم به ترتیب کوچک تر از ۲/۴ و ۱/۵ درصد می باشد. این موضوع به دلیل طراحی مناسب ترانس خروجی است. در صورتی که طبق درخواست مشتریان باید $THD < 5\%$ و

$$(HD_{15}, HD_{13}, HD_{11}, HD_9, HD_7, HD_5, HD_3) < 3\%$$



جدول ۸) نتایج شبیه‌سازی اینورتر برای بار غیرخطی با جبران‌ساز حلقه ولتاژ معادله (۲۱)

THD	6.43%
HD ₃	2.38%
HD ₅	4.23%
HD ₇	1.44%
HD ₉	2.16%
HD ₁₁	2.56%
HD ₁₃	1.28%
HD ₁₅	1.54%

راه حل ابتدایی اضافه شدن جبران‌سازهای تشدید برای هارمونی پنجم و هفتم است. نتایج شبیه‌سازی در جدول ۹ آمده است. در این شبیه‌سازی ولتاژ DC برابر ۲۰۰ ولت قرار داده شده است که حداقل ولتاژ ورودی است. هم‌چنین THD بزرگ‌تر از ۵ درصد به دست آمده است. این موضوع به علت عدم انتخاب ولتاژ مناسب برای ورودی ترانس است. این شبیه‌سازی برای ولتاژ ورودی ۲۵۰ ولت تکرار شده است که نتایج آن در جدول ۱۰ آمده است.

جدول ۹) نتایج شبیه‌سازی اینورتر برای بار غیرخطی با حلقه جبران‌ساز شامل جبران‌ساز تشدید هارمونی پنجم و هفتم با ولتاژ ورودی ۲۰۰ ولت.

THD	5.97%
HD ₃	2.5%
HD ₅	2.65%
HD ₇	2.27%
HD ₉	1.93%
HD ₁₁	3.09%
HD ₁₃	1.26%
HD ₁₅	1.30%

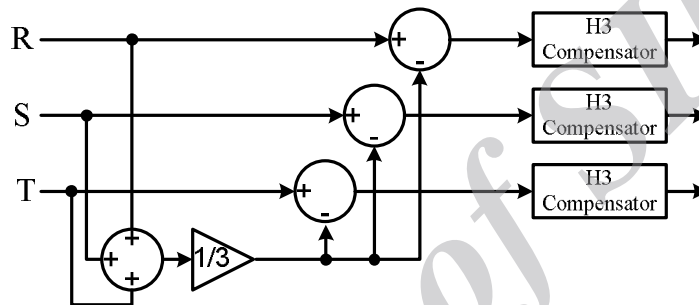
جدول ۱۰) نتایج شبیه‌سازی اینورتر برای بار غیرخطی با حلقه جبران‌ساز شامل جبران‌ساز تشدید هارمونی پنجم و هفتم با ولتاژ ورودی ۲۵۰ ولت.

THD	5.04%
HD ₃	2.55%
HD ₅	2.67%
HD ₇	1.38%
HD ₉	1.26%
HD ₁₁	1.8%
HD ₁₃	1.34%
HD ₁₅	1.66%

اکنون جبران‌ساز حلقه خارجی ولتاژ به صورت معادله (۲۲) خواهد بود.

$$C(s) = 3 + \frac{1700s}{s^2 + 5\pi s + (100\pi)^2} + \frac{1300s}{s^2 + 25\pi s + (500\pi)^2} + \frac{250s}{s^2 + 35\pi s + (700\pi)^2} \quad (22)$$

برای حذف هارمونی سوم غیرمتقارن باید جبران‌ساز مناسب به مدار اضافه شود. این جبران‌ساز نباید برای هارمونی سوم متقارن خروجی داشته باشد. زیرا باعث اشباع کنترل‌کننده خواهد شد. برای این موضوع می‌توان از ساختار شکل ۱۰ استفاده نمود.



شکل ۱۰) جبران‌ساز هارمونی سوم غیرمتقارن.

جبران‌ساز هارمونی سوم نیز در رابطه زیر آمده است.

$$C(s)_{H3} = \frac{950s}{s^2 + 15\pi s + (300\pi)^2} \quad (23)$$

اینورتر با جبران‌ساز کامل برای بار غیرخطی غیر در فاز S و T و بارخطی در فاز R شبیه‌سازی شده است. نتایج شبیه‌سازی در



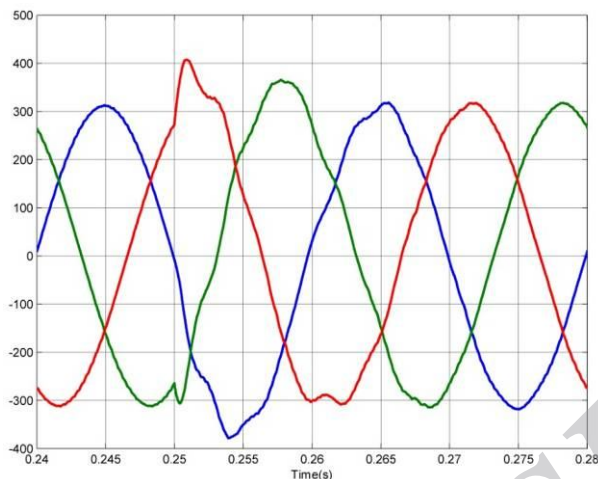
جدول ۱۱ آمده است که نشان می‌دهد THD ولتاژ خروجی در بازه مناسب است.

جدول (۱۱) نتایج شبیه‌سازی اینورتر با بار غیرخطی نامتقارن با ولتاژ ورودی ۲۵۰ ولت.

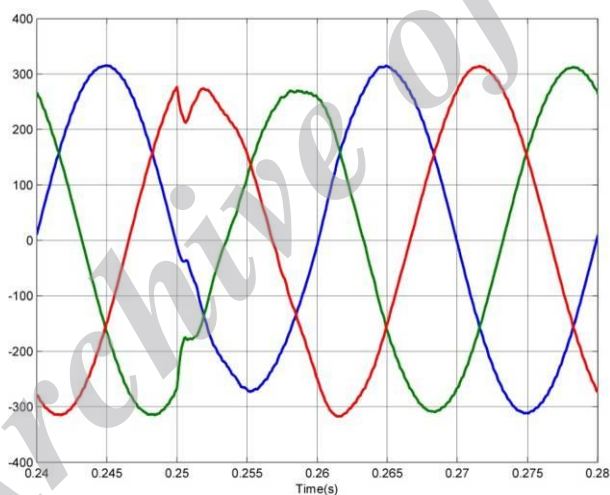
فاز	R	S	T
THD	3.89%	5.04%	4.03%
HD ₃	2.04%	3.07%	2.12%
HD ₅	2.19%	2.72%	1.85%
HD ₇	0.88%	1.04%	2.03%
HD ₉	1.45%	0.45%	1.1%
HD ₁₁	1.23%	2.11%	1.12%
HD ₁₃	1.08%	1.35%	0.83%
HD ₁₅	0.61%	0.82%	0.76%

۳-۵- بار پله

این اینورتر برای بار پله نیز شبیه‌سازی شده است. بار پله از ۱۰۰ وات به ۷ کیلووات و برعکس در قله ولتاژ اعمال شده است. بیشینه فراجهدش به ازاء برداشت بار ۳۰٪+ و بیشینه زیرجهدش به ازاء اضافه شدن بار ۳۰٪- می‌باشد (شکل ۱۱ و شکل ۱۲).



شکل (۱۱) ولتاژ و جریان خروجی اینورتر به ازاء کاهش بار به صورت پله‌ای از $7KW$ به $100W$



شکل (۱۲) ولتاژ و جریان خروجی اینورتر به ازاء افزایش بار به صورت پله‌ای از $100W$ به $7KW$.

۳-۶- کنترل‌کننده گسسته زمان

کنترل‌کننده اینورتر باید توسط یک میکروکنترلر از نوع DSP پیاده‌سازی شود. بنابراین جبران‌ساز حلقه کنترل معادله (۲۲) که در حوزه s طراحی شده است باید به حوزه z تبدیل شود. برای طراحی یک کنترل‌کننده گسسته برای یک سیستم پیوسته نخستین موضوعی که باید مورد توجه قرار گیرد نمونه‌برداری از سیگنال پیوسته و تکه‌ای نمودن آن است.

برای اولین انتخاب فرکانس نمونه برداری ۱۲KHz یعنی دو برابر فرکانس ضربان جریان القاگر انتخاب می شود. برای تبدیل از حوزه s به حوزه z از تابع c2d در نرم افزار Matlab می توان استفاده نمود.

با تخمین مرتبه صفر در تابع c2d معادله (۲۲) در حوزه s به معادله (۲۴) در حوزه z تبدیل می شود.

$$C(z) = 3 + \frac{0,14(z-1)}{z^2 - 1,998z + 0,9987} + \frac{0,08(z-1) \times CH^3}{z^2 - 1,99z + 0,9962} + \frac{0,1(z-1)}{z^2 - 1,977z + 0,9936} + \frac{0,028(z-1)}{z^2 - 1,958z + 0,9913} \quad (24)$$

که در آن CH3 جبران ساز شکل ۱۰ است. برای شبیه سازی اینورتر با کنترل کننده معادله (۲۴) که به صورت گسسته زمان عمل می کند در ورودی حلقه کنترل بلوک نمونه بردار و نگهدارنده مرتبه صفر و هم چنین بلوک تکه ای کننده^۹ اضافه شده است. به علت این که خروجی مبدل آنالوگ به دیجیتال در DSP مورد استفاده ۱۲ بیتی با بیشینه مرجع ۳ ولت است بنابراین پله های بلوک تکه ای کننده $\frac{3}{4096}$ انتخاب شده است.

نتایج شبیه سازی برای بار خطی نشان می دهد که تثبیت بار بهتر از $0 \pm 75\%$ در بار خطی است هم چنین THD در بار خطی $0/45\%$ می باشد. در شکل ۱۳ و شکل ۱۴ ولتاژ خروجی به ازاء بار پله ۱۰۰ وات به ۱۰ کیلووات و برعکس نشان داده شده است. بیشه فراجش کم تر از ۳۵ درصد است. نتایج شبیه سازی برای بار غیرخطی نیز در جدول ۱۲ آمده است.

جدول ۱۲) نتایج شبیه سازی اینورتر با بار غیرخطی با کنترل کننده گسسته زمان ($V_{DC}=250V$).

THD	5.00%
HD ₃	2.51%
HD ₅	2.32%
HD ₇	1.73%
HD ₉	1.61%
HD ₁₁	2.03%
HD ₁₃	0.8%
HD ₁₅	1.53%

جدول ۱۳) نتایج شبیه سازی اینورتر با بار غیرخطی با کنترل کننده گسسته زمان ($V_{DC}=200V$).

THD	5.7%
HD ₃	2.49%
HD ₅	2.06%
HD ₇	1.93%
HD ₉	2.3%
HD ₁₁	2.71%
HD ₁₃	1.25%

^۹ Quantizer

HD ₁₅	1.89%
------------------	-------

اینورتر با جبران ساز کامل برای بار غیرخطی غیر در فاز S و T و بارخطی در فاز R شبیه سازی شده است. نتایج شبیه سازی در آمده است که نشان می دهد THD ولتاژ خروجی در بازه مناسب است.

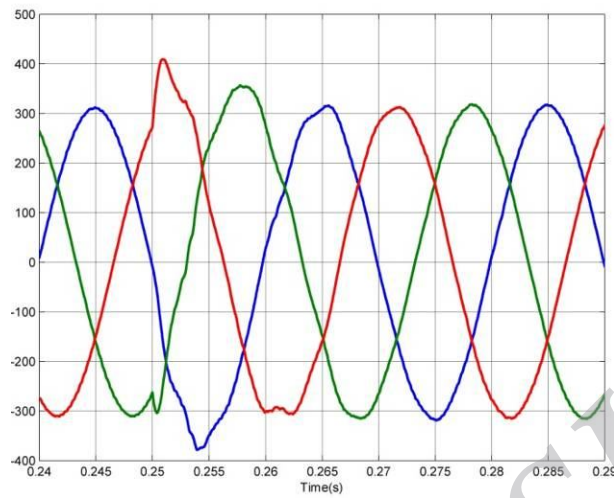
جدول ۱۴) نتایج شبیه سازی اینورتر با بار غیرخطی نامتقارن با ولتاژ ورودی ۲۵۰ ولت (R: بار خطی، S و T بار غیرخطی).

فاز	R	S	T
THD	4.69%	4.85%	4.53%
HD ₃	2.43%	2.69%	1.91%
HD ₅	1.97%	2.3%	2.02%
HD ₇	1.22%	1.42%	2.71%
HD ₉	2.81%	0.31%	1.71%
HD ₁₁	0.95%	2.55%	0.91%
HD ₁₃	1.00%	0.98%	0.60%
HD ₁₅	0.66%	0.86%	0.92%

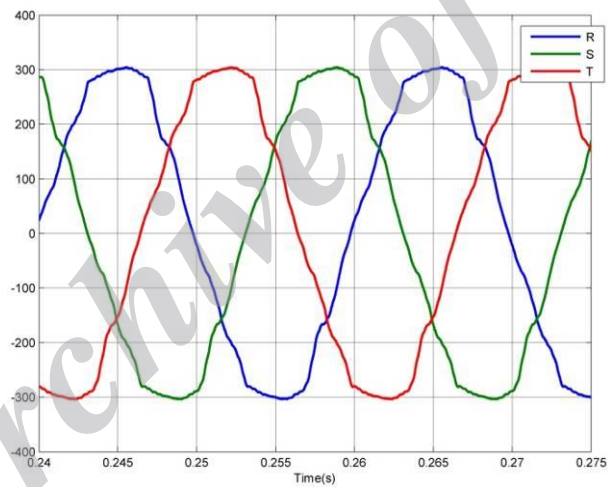
در شرایطی که از فاز R بارخطی کامل دریافت شود و فازهای S و T بی بار بوده اند بیشینه THD ولتاژ خروجی در هر فاز ۱٪ است.



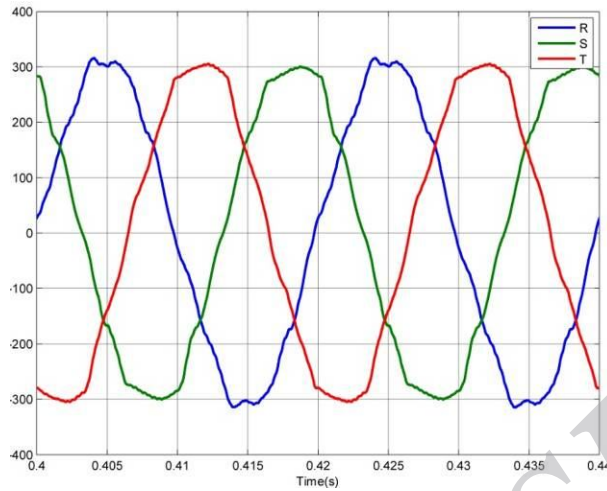
شکل ۱۳) ولتاژ خروجی اینورتر به ازاء افزایش بار به صورت پله ای از ۱۰۰W به ۱۰KW ($V_{DC}=250V$).



شکل ۱۴) ولتاژ خروجی اینورتر به ازاء کاهش پله‌ای بار از ۱۰KW به ۱۰۰W ($V_{DC}=250V$).



شکل ۱۵) ولتاژ خروجی به ازاء سه بار غیر خطی تک فاز ($V_{DC}=250V$).

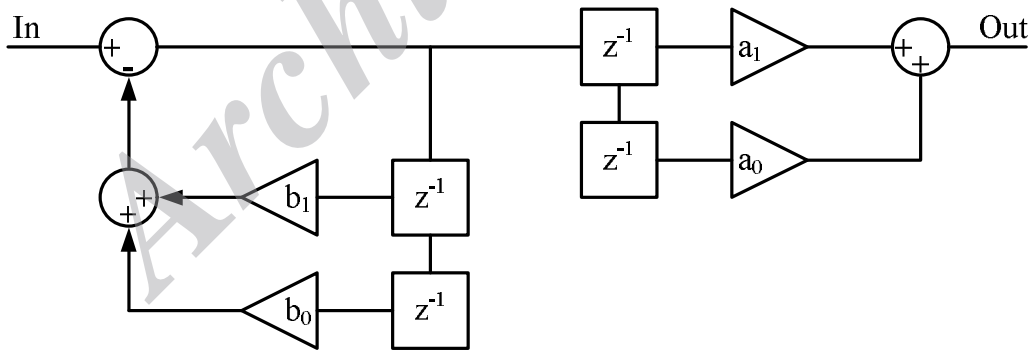


شکل ۱۶) ولتاژ خروجی با بار غیرخطی نامتقارن با ولتاژ ورودی ۲۵۰ ولت (R: بار خطی، S و T بار غیرخطی).

۳-۷- پیاده‌سازی کنترل کننده زمان گسسته

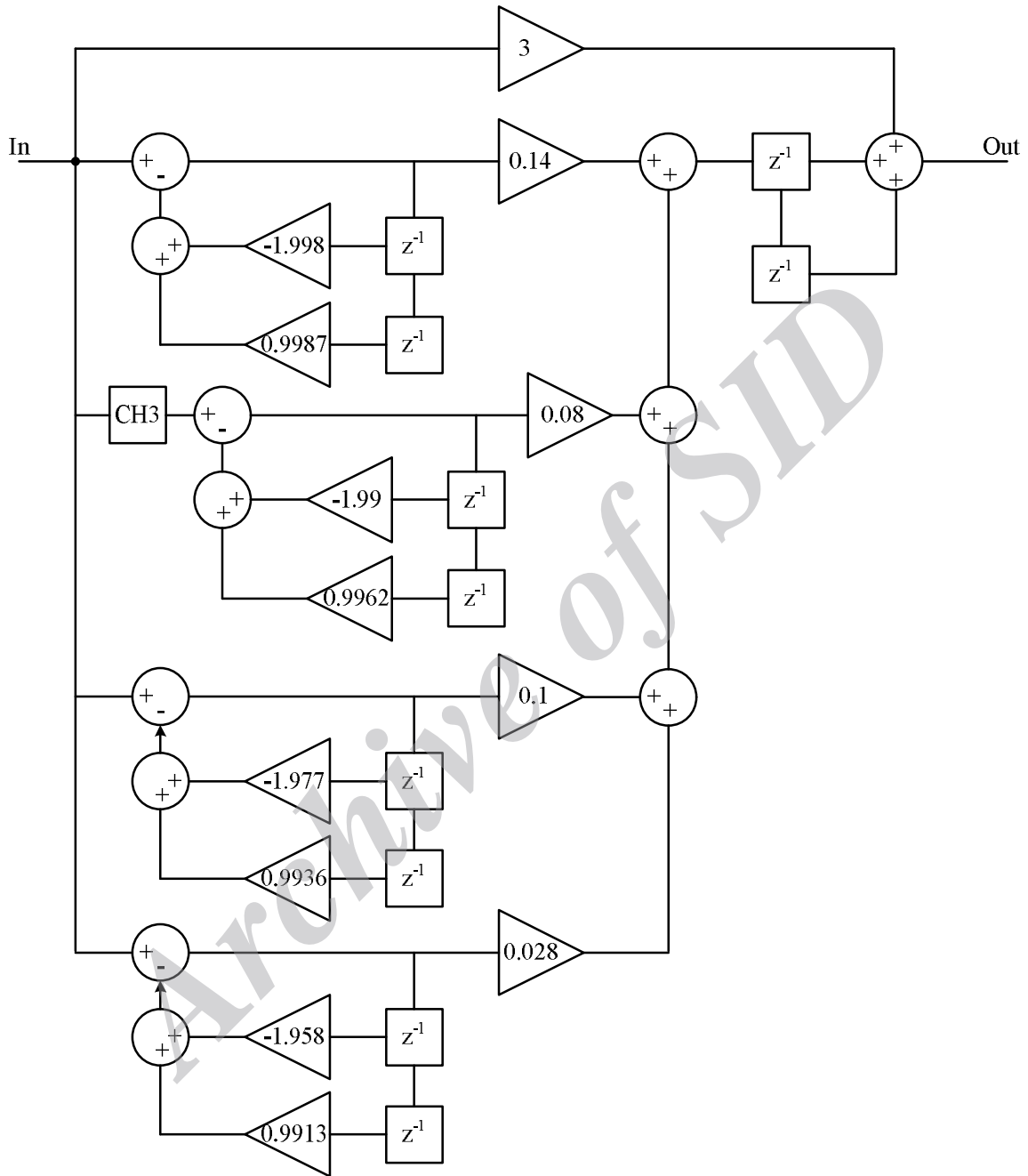
معادله (۲۵) را می‌توان با استفاده از تأخیرهای واحد به صورت شکل ۱۷ پیاده‌سازی نمود.

$$E(z) = \frac{a_1 z + a_0}{z^2 + b_1 z + b_0} = \frac{a_1 z^{-1} + a_0 z^{-2}}{1 + b_1 z^{-1} + b_0 z^{-2}} \quad (25)$$



شکل ۱۷) پیاده‌سازی معادله (۲۵) با استفاده از تأخیرهای واحد.

با توجه به شکل ۱۷ و معادله (۲۵) می‌توان جبران‌ساز حلقه ولتاژ که در معادله (۲۴) آمده است را به صورت شکل ۱۸ پیاده‌سازی نمود.



شکل ۱۸) پیاده‌سازی معادله (۲۴) با تأخیرهای واحد.



۳-۸- نمونه بردار سیگنال‌های آنالوگ

برای پیاده‌سازی زمان گسسته حلقه‌های کنترل، نمونه‌های آنالوگ ولتاژ و جریان اینورتر باید توسط مبدل‌های آنالوگ به دیجیتال به نمونه‌های دیجیتال تبدیل شوند. چون مبدل‌های آنالوگ به دیجیتال در DSP فقط می‌توانند مقادیر مثبت ولتاژ بپذیرند بنابراین باید به هر نمونه آنالوگ AC، آفست DC اضافه شده و بعد از تبدیل در DSP، آفست اضافه شده از آن حذف شود. برای دقت بیشتر می‌توان آفست DC را با مداری مشابه دیگر واحدهای نمونه‌گیر به DSP معرفی شود تا در صورت تغییر این آفست، DSP از آن آگاه شود. تغییرات احتمالی ولتاژ آفست، ناشی از تغییر دما و یا تغییر ولتاژ تغذیه می‌باشد.

میزان ضرایب واحد نمونه‌گیر ولتاژ و جریان، به ترتیب در معادلات (۱۴) و (۱۳) آمده است. توجه شود که ممکن است دامنه نمونه ورودی جریان بزرگ‌تر از گستره قابل پذیرش در ورودی مبدل‌های آنالوگ به دیجیتال باشد. برای جلوگیری از اشباع این مبدل‌ها، می‌توان نمونه جریان را ابتدا به میزان مناسب کوچک نمود، سپس تولید نمونه گسسته جریان با اعمال ضریب اصلاحی، به میزان مورد نظر دست یافت.

برای حذف سیگنال‌های ناخواسته فرکانس بالا در خروجی نمونه‌های آنالوگ یک فیلتر پایین‌در خروجی نمونه‌های آنالوگ یک فیلتر پایین‌گذر با فرکانس قطع ۲۰KHz قرار گیرد.



فصل ۴ - اندازه‌گیری

۴-۱ - اندازه‌گیری RMS

RMS سیگنال متناوب $y(t)$ از دوره تناوب T ، طبق رابطه زیر محاسبه می‌شود.

$$y_{RMS} = \sqrt{\frac{1}{T} \int_0^T y^2(t) dt} \quad (26)$$

اگر سیگنال $y(t)$ با دوره تناوب T_m نمونه‌برداری شود، آن‌گاه:

$$NT_m = T \quad (27)$$

$$y_{RMS} = \sqrt{\frac{1}{T} \sum_{n=0}^N y^2(nT_m)T_m} = \sqrt{\frac{T_m}{T} \sum_{n=0}^N y^2(n)} = \sqrt{N \sum_{n=0}^N y^2(n)} \quad (28)$$

برای محاسبه میزان RMS یک سیگنال با یکی از معادلات (۲۶) و یا (۲۸) نیاز است دوره تناوب سیگنال شناخته شده باشد. شبیه‌سازی نشان می‌دهد که اگر معادله (۲۸) برای تعداد نمونه‌های بزرگ‌تر از $2N$ محاسبه شود، تعداد نمونه‌ها و یا دوره تناوب سیگنال در محاسبه چندان اهمیت ندارد.

توجه شود که برای محاسبه RMS یک سیگنال بر حسب معادله (۲۸)، ابتدا تمام نمونه‌ها باید در یک حافظه ذخیره شوند. با آماده شدن آخرین نمونه، محاسبه انجام می‌شود. این روش نسبتاً وقت‌گیر است.

برای جلوگیری از این نوع محاسبه روش پنجره متحرک قابل اجرا است. در روش پنجره متحرک با تعداد نمونه‌های M ، با ورود هر داده جدید M ، داده $(M-i)$ خارج می‌شود و RMS سیگنال طبق معادله (۲۹) محاسبه می‌شود. اما برای خروج نمونه‌ها باید به تعداد نمونه‌های مورد نیاز یک پنجره نمونه در حافظه ذخیره نمود.

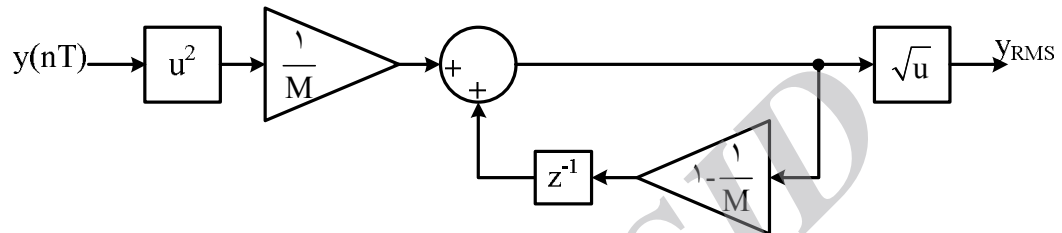
$$y_{RMS}(i+1) = \sqrt{y_{RMS}^2(i) - \frac{1}{M} y^2(i-M) + \frac{1}{M} y^2(i+1)} \quad (29)$$

در عوض به جای جمله $y(i-m)$ در معادله (۲۹) با تخمین خوب می‌توان از $y_{RMS}(i)$ استفاده کرد. در این صورت به حافظه برای ذخیره‌سازی نمونه‌ها نیاز نیست و معادله (۲۹) به شکل زیر ساده می‌شود.

$$y_{RMS}(i+1) = \sqrt{\left(1 - \frac{1}{M}\right) y_{RMS}^2(i) + \frac{1}{M} y^2(i+1)} \quad (30)$$

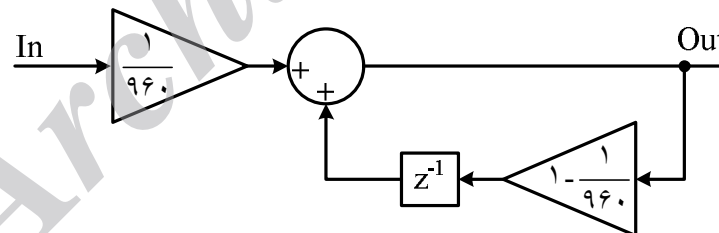
شبیه‌سازی نشان داده است که اگر فرکانس مرکزی سیگنال ورودی 50Hz باشد و از این سیگنال با فرکانس 12KHz نمونه‌برداری شود و هم‌چنین تعداد نمونه‌های استفاده شده در پنجره متحرک 2000 ($M=2000$)

باشد، مقدار مؤثر محاسبه شده برای $y(t)$ دارای ضربان بیشینه $0/91$ درصد است و با تغییر ورودی بعد از تأخیر حدود $0/5$ ثانیه، اندازه RMS صحیح محاسبه می شود.
در شکل ۱۹ پیاده سازی معادله (۳۰) نشان داده شده است.



شکل ۱۹ پیاده سازی معادله ۳۰.

برای کاهش ضربان محاسبه کافی است تعداد نمونه ها افزایش داده شود. اما با افزایش تعداد نمونه های پنجره متحرک، تأخیر هم گرا شدن افزایش می یابد. تأخیر در محاسبه، عملکرد واحد حفاظت را با مشکل مواجه می کند. به همین دلیل بهتر است تعداد نمونه ها افزایش داده نشود. فقط برای نمایش مقادیر اندازه گیری شده، باید این مقادیر از یک فیلتر ساده به صورت شکل ۲۰ عبور داده شوند.



شکل ۲۰ فیلتر متوسط گیری.

۴-۲- اندازه گیری توان ظاهری

با استفاده از رابطه ۲۹ باید میزان RMS جریان و ولتاژ محاسبه شوند. سپس طبق رابطه (۳۱) توان ظاهری محاسبه می شود.

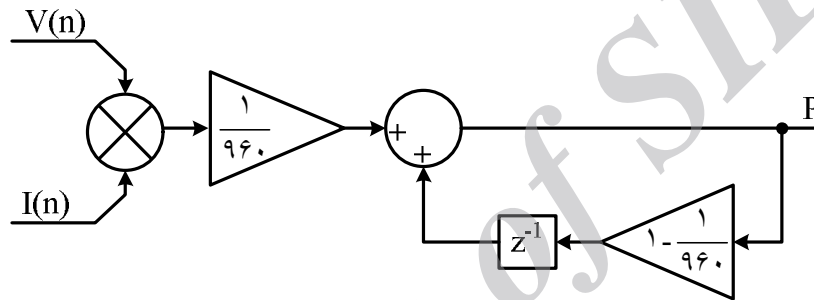
$$S = V_{RMS} I_{RMS} \quad (31)$$

۴-۳- اندازه‌گیری توان فعال

برای محاسبه متوسط توان فعال دو سیگنال $x(t)$ و $y(t)$ از دوره تناوب T از رابطه (۳۲) استفاده می‌شود.

$$P = \frac{1}{T} \int_0^T x(t)y(t)dt \quad (32)$$

این معادله بسیار مشابه به معادله محاسبه RMS یک سیگنال است. بنابراین با الگوبرداری از روش محاسبه اندازه مؤثر یک سیگنال، متوسط توان فعال را به روش پیاده‌سازی شده در شکل ۲۱ می‌توان محاسبه کرد.



شکل (۲۱) واحد محاسبه توان فعال.

برای کاهش ضربان توان محاسبه شده، می‌توان از فیلتری مانند شکل ۲۰ استفاده کرد.

۴-۴- اندازه‌گیری توان غیر فعال

با محاسبه توان ظاهری و توان فعال غیر فعال طبق رابطه زیر به دست می‌آید:

$$Q = \sqrt{S^2 - P^2} \quad (33)$$

۴-۵- اندازه‌گیری فرکانس اینورتر

فرکانس اینورتر را می‌توان از عدد ورودی اسیلاتور کنترل شونده ولتاژی استخراج کرد. برای این هدف کافی عدد ورودی اسیلاتور را در $12/5$ ضرب نمود. به علت وجود ضربان‌های ناخواسته می‌تواند از فیلتر شکل ۲۰ استفاده کرد.

فصل ۵ - واحد حفاظت

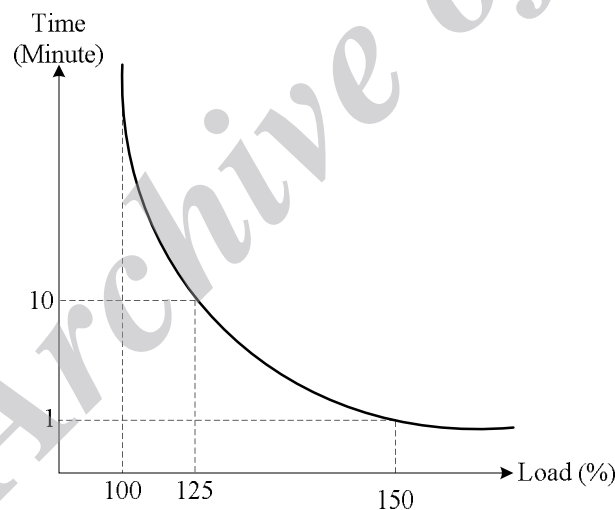
وظیفه این واحد تشخیص خطاها و حفاظت از اینورتر است. این خطاها شامل موارد زیر می‌باشد:

۵-۱- اتصال کوتاه خروجی اینورتر

اگر قله جریان خروجی اینورتر از ۳۰۰٪ جریان نامی اینورتر تجاوز نماید، شرایط اتصال کوتاه رخ داده است. در این شرایط اینورتر باید بی‌درنگ خاموش و تغذیه بار به مسیر جایگزین منتقل شود.

۵-۲- اضافه بار خروجی

منحنی بار در شرایط اضافه بار اینورتر در شکل ۲۲ آمده است. در صورت تجاوز از این منحنی، تغذیه بار به مسیر جایگزین منتقل می‌شود.



شکل ۲۲) منحنی بار در شرایط اضافه بار اینورتر.

در صورت تغذیه بار توسط مسیر جایگزین، این الگوریتم باید مجدد اجرا شود. اگر در زمان تعریف شده شرایط اضافه بار برطرف نشود، تغذیه بار متوقف خواهد شد. اگر در زمان تعریف شده شرایط اضافه بار برطرف شود، بعد از یک دقیقه تغذیه بار به اینورتر منتقل می‌شود.

برای پیاده‌سازی، تابع شکل ۲۲ می‌توان از معادله (۳۲) استفاده کرد.

$$t(x) = Ae^{Bx^r} \quad (۳۴)$$

که در آن

$$B = \frac{\ln(10)}{125^r - 150^r} \quad (۳۵)$$

و

$$A = 10e^{-B125} \quad (۳۶)$$

بهتر است جهت جلوگیری از اتلاف زمان محاسبه، این تابع به صورت یک جدول جستجو با پله‌های ۰/۵ واحدی از ورودی ۱۰۰ تا ۲۱۰ تولید و در حافظه ذخیره گردد. ورود به محاسبه اضافه بار، از بار معادل ۱۱۰ درصد مقدار نامی آغاز می‌شود و با کاهش بار به کم‌تر از ۱۰۰ درصد مقدار نامی از این محاسبه خارج می‌شود. برای اجرای الگوریتم حفاظت اضافه بار، باید از یک شمارنده و مقایسه‌کننده استفاده کرد (شکل ۲۳)



شکل ۲۳ الگوریتم حفاظت اضافه بار.

۵-۲-۱- اضافه و یا کاهش ولتاژ DC

در صورت افزایش ولتاژ DC، به بیش از حداکثر ولتاژ تعیین شده در

جدول ۱۵، شرایط اضافه ولتاژ DC رخ داده است. در صورت کاهش ولتاژ DC، به کم‌تر از حداقل ولتاژ تعیین شده در

جدول ۱۵، شرایط کاهش ولتاژ DC رخ داده است. در شرایط اضافه ولتاژ، اینورتر باید خاموش شود. اگر شرایط کاهش ولتاژ DC روی داد، ابتدا اعلام خطای صوتی فعال می‌شود. سپس اگر اینورتر به مدت ۱۲۰ ثانیه در این حالت بماند، اینورتر خاموش می‌شود.

برای بازگشت از حالت اضافه ولتاژ، ولتاژ DC باید ۶٪ از حداکثر ولتاژ، کم‌تر شود.



برای بازگشت از حالت کاهش ولتاژ، ولتاژ DC باید ۵٪ از حداقل ولتاژ بیش تر شود. اگر ولتاژ DC در ورودی اینورتر از ۹۵ درصد ولتاژ حداقل ولتاژ کمتر شود، اینورتر سریع خاموش می شود.

جدول (۱۵) حداکثر و حداقل ولتاژ DC در ورودی اینورتر.

ولتاژ نامی DC	حداقل ولتاژ DC	حداکثر ولتاژ DC
۱۱۰V	۹۲ V	۱۴۲ V
۲۲۰V	۱۸۳V	۲۸۴V
۳۶۰V	۳۰۰V	۴۶۵V
۴۰۰V	۳۳۰V	۵۱۵V

۵-۲-۲- اضافه و یا کاهش ولتاژ شبکه

در صورت تغییر ولتاژ شبکه به میزان $\pm 10\%$ از اندازه نامی آن، خطای اضافه و یا کاهش ولتاژ شبکه رخ داده است.

۵-۲-۳- اضافه و یا کاهش ولتاژ اینورتر

در صورت تغییر ولتاژ اینورتر به میزان $\pm 5\%$ از اندازه نامی آن، خطای اضافه و یا کاهش ولتاژ اینورتر رخ داده است.



فصل ۶- پیاده‌سازی بلوک‌های DSP

۶-۱- مقدمه

الگوریتم‌های کنترل و حفاظت پیشنهاد شده در یک اینورتر سه فاز با توان ۱۰KVA و ولتاژ خروجی ۲۲۰ ولت فاز پیاده‌سازی و آزمایش شده است.

در هنگام پیاده‌سازی برخی از الگوریتم‌های پیش‌بینی شده اولیه، جهت دست یافتن به رفتاری بهتر، به روزرسانی شده‌اند که در هر بخش توضیح داده می‌شود. کنترل کننده این اینورتر به صورت دیجیتال در پردازنده TMS28F335 پیاده‌سازی شده است.

۶-۲- سفت‌افزار

سفت‌افزار این پردازنده شامل موارد می‌باشد:

۱. پیکربندی پردازنده
۲. پیکربندی ماژول‌های مورد نیاز برای کنترل و وقفه‌ها
۳. پیکربندی پایه‌های ورودی و خروجی
۴. مقداردهی اولیه
۵. تابع اصلی که از یک حلقه بی‌نهایت تشکیل شده است.
۶. توابع مرتبط با هر وقفه (EZ و SCI, ADC, EPWMx)

۶-۳- ماژول‌های به خدمت گرفته شده

۶-۳-۱- ماژول EPWM

از ماژول‌های EPWM1، EPWM2 و EPWM3 به عنوان مدولاتور PWM با فرکانس حامل ۳KHz استفاده شده است. شمارنده‌های ماژول EPWM2 و EPWM3، توسط شمارنده ماژول EPWM1 هم‌زمان می‌شوند. از ماژول EPWM4 برای تولید پالس ساعت با فرکانس ۱۲KHz استفاده شده است. از این پالس ساعت برای فرمان SOC در ماژول‌های ADC و همچنین انجام محاسبات کنترلی و اندازه‌گیری استفاده می‌شود.



۶-۳-۲- ADC ماژول

از ماژول ADC برای نمونه‌برداری از ولتاژ و جریان مبدل استفاده شده است. دو کانال ADC در این میکرو به صورت ترتیبی (Sequential Mode) پیکربندی شده است. در جدول ۱۶، سیگنال متصل شده به هر یک از ورودی‌های ADC آمده است.

جدول ۱۶) ورودی هر ADC.

V_{OFFSET}	ADCINA1
V_{invR}	ADCINA2
V_{invS}	ADCINA3
V_{invT}	ADCINA4
V_{mainsR}	ADCINA5
V_{mainsS}	ADCINA6
V_{mainsT}	ADCINA7
I_{invR}	ADCINB0
I_{invS}	ADCINB1
I_{invT}	ADCINB2
I_{LoadR}	ADCINB3
I_{LoadS}	ADCINB4
I_{LoadT}	ADCINB5
VDC	ADCINB6

پریود نمونه‌برداری برای هر کانال 120 nS می‌باشد.

۶-۳-۳- ماژول ارتباط سریال کانال A (SCIA)

از این ماژول برای ایجاد ارتباط سریال بین پردازنده و نمایش‌گر MIMIC استفاده شده است. ارتباط بین پردازنده و نمایش‌گر MIMIC از نوع Modbus با سرعت 9600 bit/s است.

۶-۴- وقفه‌های به خدمت گرفته شده

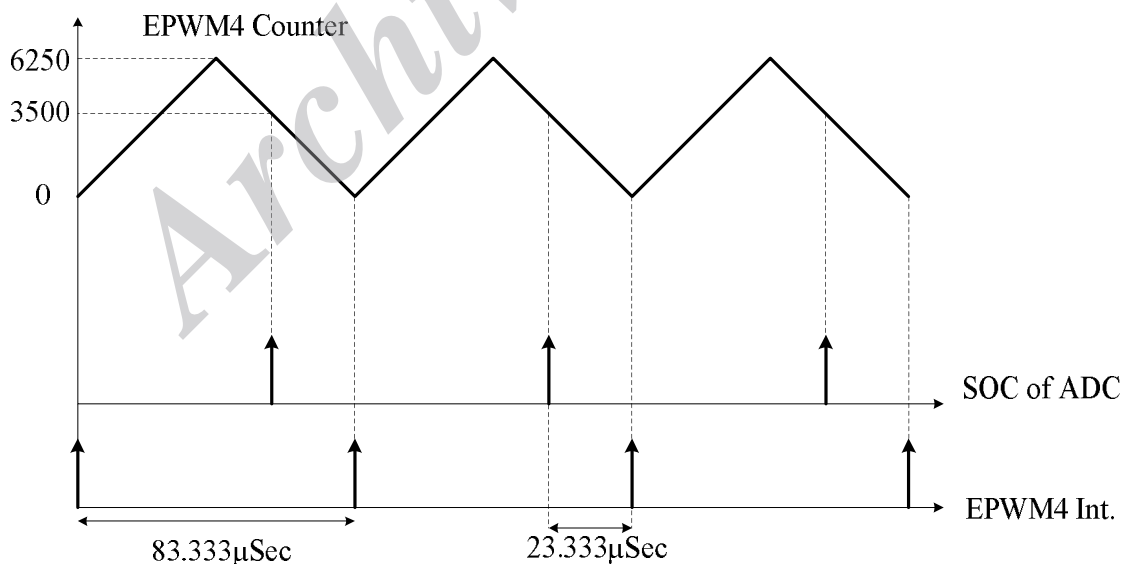
۶-۴-۱- وقفه ADC

زمان شروع به عمل ADC توسط ماژول EPWM4 تعیین می‌شود. اما بعد از این که عمل تبدیل سیگنال‌های آنالوگ به دیجیتال به اتمام رسید، ADC یک وقفه صادر می‌کند. بعد از دریافت این وقفه، محاسبات VCO واحد کنترل آغاز می‌گردد.

۶-۴-۲- وقفه EPWM4

از وقفه شمارنده EPWM4 در هر پریود $83/33\mu\text{Sec}$ معادل 12KHz یک وقفه تولید می‌کند از این وقفه برای تولید پالس ساعت 12KHz و هم‌چنین آغاز محاسبات واحد حفاظت استفاده می‌شود. زمان‌بندی این وقفه به همراه فرمان روش به تبدیل برای ADC در شکل ۲۴ آمده است.

توجه شود که برای عمل کرد صحیح محاسبات توابع کنترل ولتاژ خروجی و بارگذاری عدد جدید در ماژول‌های PWM باید قبل از شروع وقفه EPWM4 به اتمام برسد.



شکل ۲۴) زمان‌بندی وقفه EPWM4 به همراه فرمان روش به تبدیل برای ADC.



۶-۴-۳- وقفه TZINT

از این وقفه برای خاموش کردن خروجی پالس‌های PWM در شرایط خطای راه‌انداز IGBT استفاده شده است.

۶-۴-۴- وقفه CDU-Timer

از این وقفه در پیاده‌سازی Modbus برای محاسبه زمان دریافت استفاده شده است.

۶-۴-۵- وقفه SCIATX

برای پیاده‌سازی ارتباط سریال در Modbus استفاده شده است.

۶-۴-۶- وقفه SCIARX

برای پیاده‌سازی ارتباط سریال در Modbus استفاده شده است.

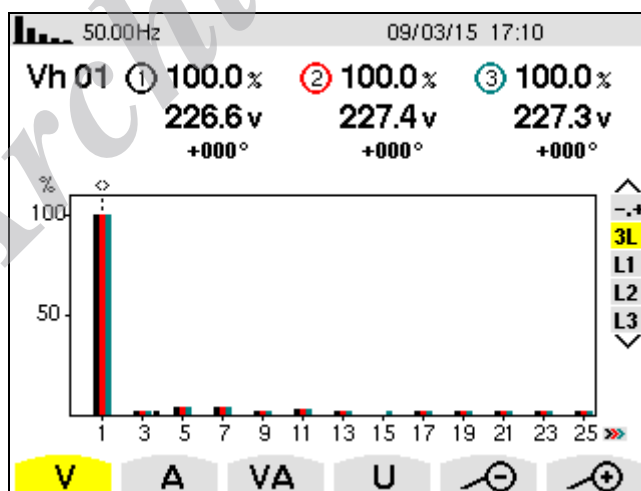
فصل ۷- نتایج آزمون عملی اینورتر سه فاز با توان نامی ۱۰kVA

مشخصات اینورتر در جدول ۱۷ آورده شده است. نتایج آزمون عملی به دو صورت، بار خطی متقارن و نامتقارن و در بار غیر خطی متقارن و نامتقارن آورده شده است که کلیه آزمایشات مطابق با استاندارد IEC62040-3، استاندارد معمول برای UPS می باشد.

جدول ۱۷) مشخصات اینورتر سه فاز

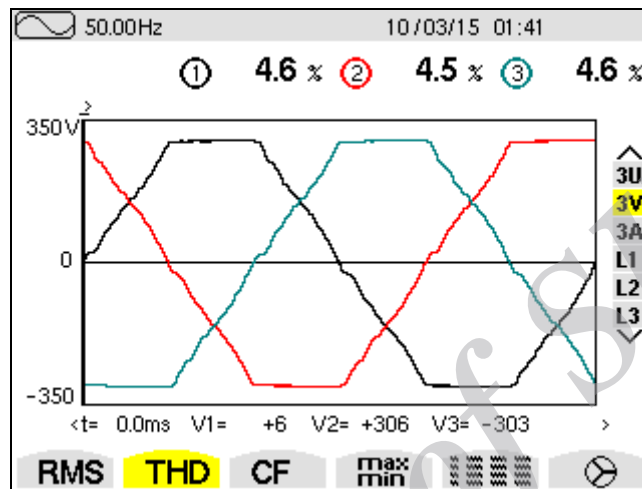
ولتاژ نامی ورودی	۲۲۰V
ولتاژ نامی ورودی	۱۸۴-۲۹۴V
توان نامی خروجی	۱۰kVA
ضریب قدرت بار	۰.۸
ولتاژ خروجی	سه فاز، $380V_{LL}$
ایزولاسیون	ترانس در خروجی

شکل ۲۵، THD ولتاژ اینورتر در حالت بدون بار را نشان می دهد که THD کمتر از ۱.۵٪ می باشد.



شکل ۲۵) THD ولتاژ خروجی اینورتر بدون بار

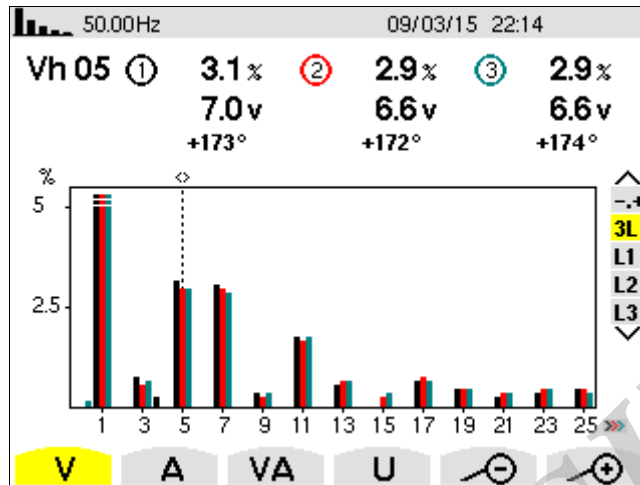
شکل ۲۶، ولتاژ خروجی بار غیرخطی ۳۰٪ را نشان می‌دهد هم‌چنین در شکل ۲۷ و جدول ۱۸ و جدول ۱۹، THD ولتاژ خروجی در ولتاژهای ورودی مختلف آورده شده است.



شکل ۲۶) ولتاژ خروجی به ازاء سه بار غیر خطی تک‌فاز ($V_{DC}=250V$).

جدول ۱۸) نتایج ازمون عملی اینورتر با بار غیر خطی ($V_{DC}=250V$)

نتایج آزمون عملی	
HD ₃	1.4%
HD ₅	2.9%
HD ₇	3%
HD ₉	0.3%
HD ₁₁	1.7%
HD ₁₃	0.7%
HD ₁₅	0.5%



شکل ۲۷) THD ولتاژ خروجی اینورتر با بار غیرخطی ($V_{DC}=200V$)

جدول ۱۹) نتایج آزمون عملی اینورتر با بار غیرخطی ($V_{DC}=200V$).

نتایج آزمون عملی	
THD	4.7%
HD ₃	1.6%
HD ₅	3.1%
HD ₇	2.9%
HD ₉	0.3%
HD ₁₁	1.8%
HD ₁₃	0.7%
HD ₁₅	0.5%

اینورتر با بار غیرخطی نامتقارن در فاز S و T و R که مقدار مقاوت هر فاز $r_S = 66\Omega$ و $r_T = 66\Omega$ و $r_R = 77\Omega$ قرار داده شده است. نتایج آزمون عملی در جدول ۲۰ آمده است که نشان می‌دهد THD ولتاژ خروجی در بازه مناسب ($THD < 5\%$) است.

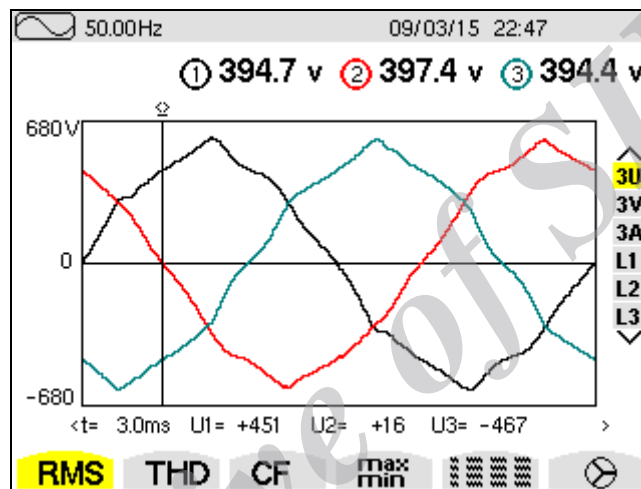
جدول ۲۰) نتایج آزمون عملی اینورتر با بار غیرخطی نامتقارن با ولتاژ ورودی ۲۵۰ ولت.

نتایج آزمون عملی			
فاز	R	S	T
HD ₃	0.6%	0.7%	0.7%
HD ₅	2.8%	2.8%	2.8%
HD ₇	2.9%	2.9%	3%
HD ₉	0.4%	0.2%	0.2%
HD ₁₁	1.7%	1.6%	1.7%
HD ₁₃	0.5%	0.7%	0.6%
HD ₁₅	0%	0.2%	0.3%

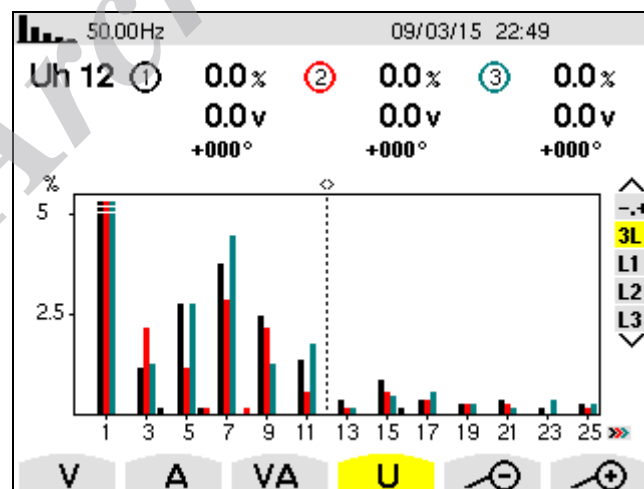
در آزمون عملی بار غیر خطی نامتقارن وقتی جریان $iR=0$ و $iS=7A$ و $iT=7A$ ، شکل ۲۸ ولتاژ خروجی،

شکل ۲۹ و

جدول ۲۱، THD ولتاژ خروجی را نشان میدهد که مقدار THD در بازه مناسب قرار دارد.



شکل ۲۸) ولتاژ خروجی با بار غیر خطی نامتقارن با ولتاژ ورودی ۲۵۰ ولت و $iR=0A$ ، $iS=7A$ و $iT=7A$ بار غیر خطی)



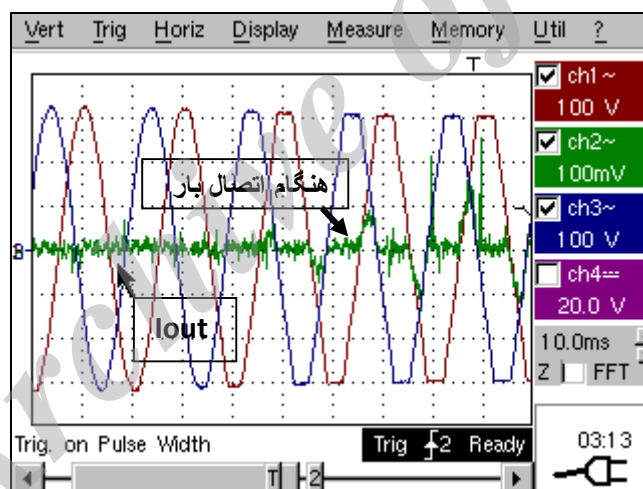
شکل ۲۹) THD ولتاژ خروجی اینورتر با بار غیر خطی نامتقارن ($iR=0, iS=7, iT=7A$)

جدول (۲۱) نتایج آزمون عملی اینورتر با بار غیرخطی نامتقارن با ولتاژ ورودی ۲۵۰ ولت ($i_R=0, i_S=7, i_T=7A$) بار غیرخطی).

نتایج آزمون عملی			
فاز	R	S	T
HD ₃	0.6	0.7	0.7
HD ₅	2.8	2.8	2.8
HD ₇	2.9	2.9	3
HD ₉	0.4	0.2	0.2
HD ₁₁	1.7	1.6	1.7
HD ₁₃	0.5	0.7	0.6
HD ₁₅	0	0.2	0.3

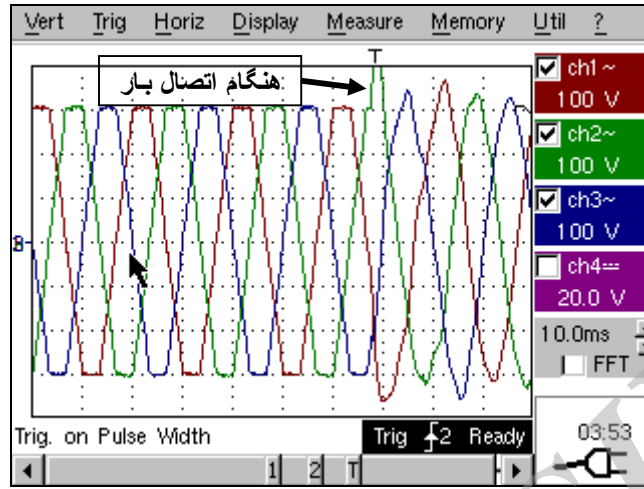
آزمون بار پله

بار پله برای بار غیر خطی از ۱۰ وات به ۲ کیلووات اعمال شده است. در شکل ۳۰ بیشینه زیرجهش به ازای اضافه شدن بار کمتر از ۲۵٪ می باشد نشان داده شده است.



شکل ۳۰) ولتاژ و جریان خروجی اینورتر به ازاء افزایش بار غیرخطی به صورت پله ای از ۱۰W به ۲KW ($V_{DC}=200V$)

در شکل ۳۱ پله به ازاء کاهش بار از ۲ کیلووات به ۱۰ وات میزان بیشینه فراجش ۲۵٪ می باشد نشان داده شده است که در بازه استاندارد می باشد.



شکل (۳۱) ولتاژ اینورتر به ازاء کاهش بار غیرخطی به صورت پله‌ای از ۲ KW به ۱۰W (VDC=200V)



جدول مشخصات فنی قطعات مورد استفاده در اینورتر ساخته شده :

اقدام اینورتر سه فاز		
فیلتر خروجی		Quantity
Transformer	Δ/Y	1
S_{Trans}	10KVA	
$V_{IN-Trans}$	100V	
V_{out}	380	
U_{cc}	1.5%	
L	450 μ H@46A	
C	33 μ F per phase/450VAC	2
فیلتر ورودی		
C_1	15000 μ f/250V DC	2
Part Number	Kendeil K01250153	
ESR	0.011 ohm	
Size	76x143	
کلید		
SWITCHES	IGBT 1MBI600U4-120	4
کلید ورودی و خروجی		
INPUT SWITCHES	ABB Sace Tmax T1C-160 In=160A	1
Circuit Breakers		
OUTPUT SWITCHES	ABB Sace Tmax T1C-160 In=35A	1
Circuit Breakers		
Type	ABB-Thermo-magnetic	
سسنور		
Current SENSOR	HALL SENSOR LEM-LA100-P/SPI	3
فن خنک کننده		
Mavib	Centrifugal fan 220VAC,50Hz 250W,	1
قطعات و لوازم الکتریکی و مکانیکی داخل تابلو	شرکتهای مختلف	یک مجموعه
قطعات الکترونیکی و نمایشگر مرتبط	شرکتهای مختلف	یک مجموعه

نتیجه گیری

در این طرح پژوهشی طراحی و ساخت یک اینورتر سه فاز با توان ۱۰KVA مورد بررسی شبیه سازی، پیاده سازی و ساخت قرار گرفته است که روش طراحی و نتایج به دست آمده به شرح ذیل می باشد:

۱. استفاده از روش مدولاسیون SPWM که مؤلفه فرکانس اصلی در ولتاژ خروجی اینورتر به وسیله ضریب مدولاسیون کنترل شده است و این مؤلفه هارمونیک های ولتاژ خروجی اینورتر را کنترل می کنند.

۲. روش کنترلی اینورتر سه فاز بر اساس جبران ساز حلقه ولتاژ رزونانسی با بهره زیاد جهت پاسخ سریع اینورتر به بار پله و بارهای غیرخطی است و همچنین جهت حذف هارمونیک های ولتاژ خروجی اینورتر از حلقه های جبران ساز رزونانسی استفاده شده است.

۳. پیاده سازی سیستم کنترلی جهت پاسخ دهی سریع و فرکانس کاری مطلوب در حوزه دیجیتال، با استفاده از پردازنده سریع DSP انجام شده است. این میکروکنترلر با فرکانس پالس ساعت ۱۵۰MHz کار می کند و زمان آن برای انجام محاسبات اینورتر و حلقه های کنترل و حفاظت کل سیستم و فرکانس کلیدزنی مناسب می باشد. نتایج بدست آمده از شبیه سازی کنترل کننده گسسته زمان توسط نرم افزار MATLAB نشانگر کارایی مطلوب و تثبیت خروجی در محدوده $\pm 0.75\%$ و همچنین THD به مقدار 0.45% در بار خطی می باشد.

۴. آزمایش های مختلف بارگذاری انجام شده بر اساس استاندارد IEC62040-3 شامل انواع بار خطی و غیرخطی می باشد که نتایج عملی به دست آمده در بار خطی و غیرخطی، هارمونیک کمتر از 5% و رگولاسیون کمتر از 3% به دست آمده است که استانداردهای مربوط را پوشش می دهد.

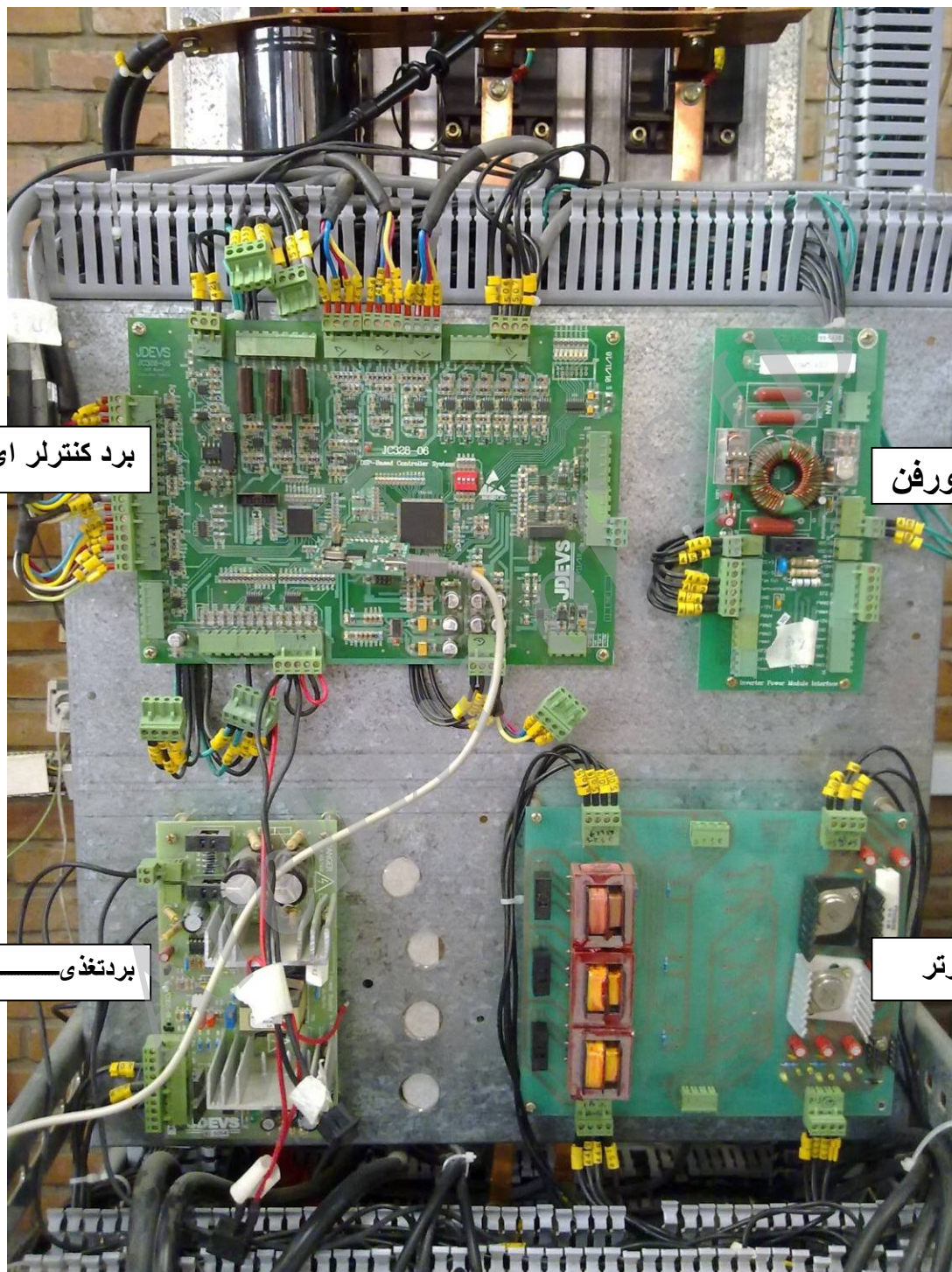
پیوست ۱



شکل (۳۲) نمای تابلوی اینورتر.



شکل ۳۳) نمای ماژول قدرت.



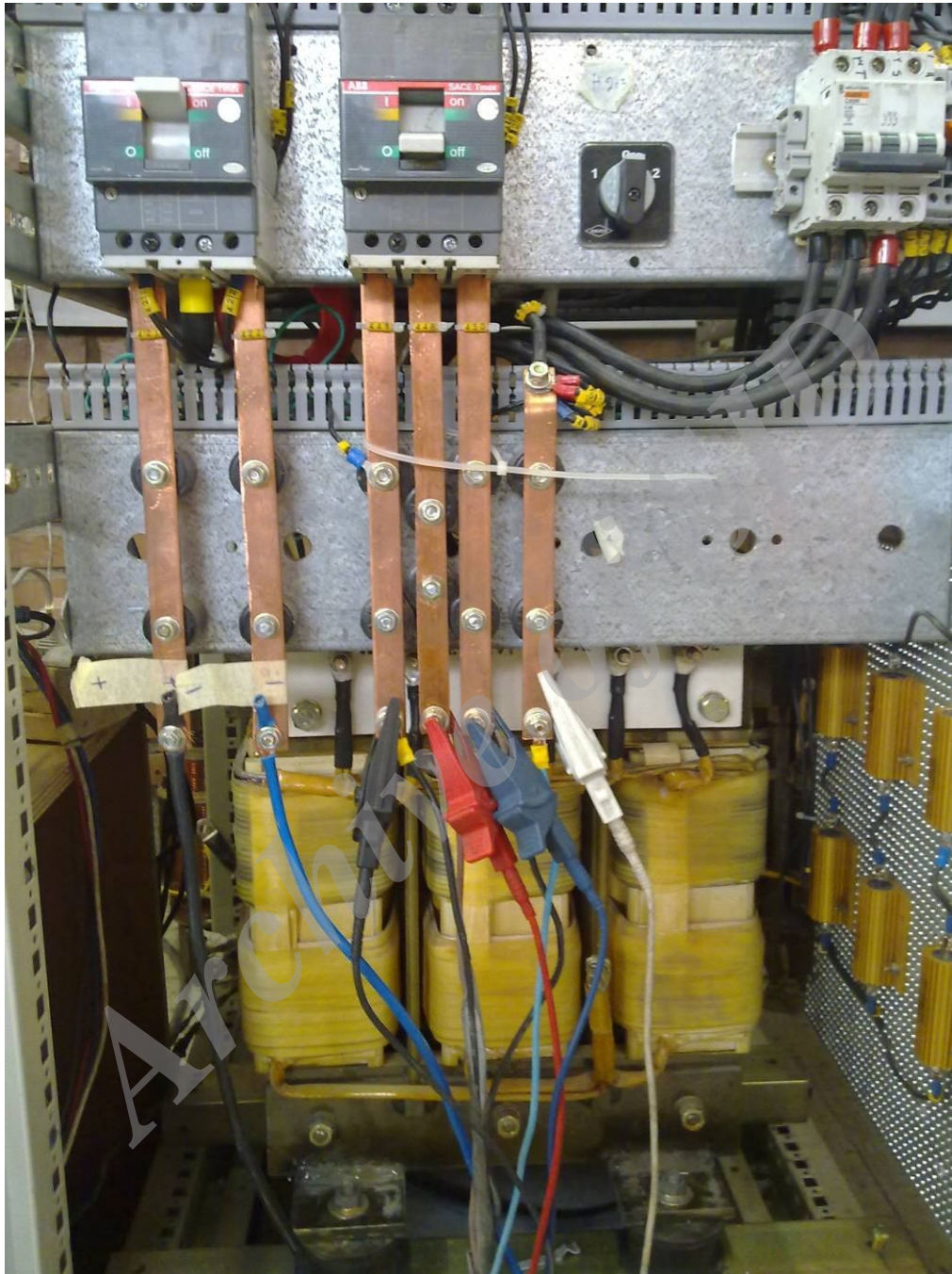
برد کنترلی اینورتر

برد درایور فن

برد تغذیه

برد نمونه گیری اینورتر

شکل ۳۴) نمای برد کنترلی.



شکل ۳۵) نمای ترانسفورماتور اینورتر.



پیوست ۲

محاسبه IGBT اینورتر 10KVA سه فاز 380Vac/220 Vdc:

- جریان خروجی اینورتر با در نظر گرفتن 150%over load:

$$((10000/380)/1.7)*1.5=23.235A$$

جریان در ورودی ترانس اینورتر با مشخصات 380Vac/100 Vac/10KVA نوع ستاره به مثلث:

$$23.235*((380/100)*1.7)=150A$$

- حداقل مشخصات جریان و ولتاژ نامی IGBT مورد نیاز براساس محاسبات فوق و ولتاژ 220Vdc در ورودی اینورتر با احتساب 70% اضافه ظرفیت:

IGBT: 250A/400V



منابع و مآخذ:

- [1] G. Venkataramanan and D.M. Divan, "Discrete time integral slidingmode control for discrete pulse modulated converters," in Proc. 21st Annu. IEEE Power Electron. Spec. Conf., San Antonio, TX, 1990, pp. 67–73.
- [2] J.Y.Hung, W. Gao, and J. C.Hung, "Variable structure control: A survey," IEEE Trans. Ind. Electron., vol. 40, no. 1, pp. 2–22, Feb. 1993.
- [3] C. Rech, H. Pinheiro, H. A. Gründling, H. L. Hey, and J. R. Pinheiro, "A modified discrete control law for UPS applications," IEEE Trans. Power Electron., vol. 18, no. 5, pp. 1138–1145, Sep. 2003.
- [4] K. S. Low, K. L. Zhou, and D.W. Wang, "Digital odd harmonic repetitive control of a single-phase PWM inverter," in Proc. 30th Annu. Conf. IEEE Ind. Electron. Soc., Busan, Korea, Nov. 2–6, 2004, pp. 6–11.
- [5] N. M. Abdel-Rahim and J. E. Quaicoe, "Analysis and design of a multiple feedback loop control strategy for single-phase voltage- source ups inverters," IEEE Trans. Power Electron., vol. 11, no. 4, pp. 532–541, Jul. 1996.
- [6] P. A. Dahono and E. Taryana, "A new control method for single-phase PWM inverters to realize zero steady-state error and fast response," in Proc. 15th Int. Conf. Power Electron. Drive Syst., 2003, pp. 888–892.
- [7] P. Cortés, G. Ortiz, J. I. Yuz, J. Rodríguez, S. Vazquez, and L.G. Franquelo, "Model predictive control of an inverter with output LC filter for UPS applications," IEEE Trans. Ind. Electron., vol. 56, no. 6, pp. 1875–1883, Jun. 2009.
- [8] G. Venkataramanan and D.M. Divan, "Discrete time integral slidingmode control for discrete pulse modulated converters," in Proc. 21st Annu. IEEE Power Electron. Spec. Conf., 1990, pp. 67–73.
- [9] J. Hu, L. Shang, Y. He, and Z. Q. Zhu, "Direct active and reactive power regulation of grid-connected DC/AC converters using slidingmode control approach," IEEE Trans. Power Electron., vol. 26, no. 1, pp. 210–222, Jan. 2011.
- [10] K. D. Young and U. Ozguner, "Sliding mode: Control engineering in practice," in Proc. Amer. Control Conf., San Diego, CA, Jun. 1999, pp. 150–162.
- [11] Ahmad, A. Ale, A. Abrishamifar, and M. Farzi, "A new design procedure for output LC filter of single phase inverters," presented at the 3rd Int. Conf. Power Electron. Intell. Transp. Syst., Shenzhen, China, Nov. 2010.
- [12] D. G. Holmes, T. A. Lipo, B. P. McGrath, and W. Y. Kong, "Optimized design of stationary frame three phase ac current regulators," IEEE Trans. Power Electron., vol. 24, no. 11, pp. 2417–2426, Nov. 2009.
- [13] W. Guo, S. Duan, Y. Kang, and J. Chen, "A new digital multiple feedback control strategy for single-phase voltage-source PWM inverters," in Proc. Int. Conf. Elect. Electron. Technol., Aug. 2001, vol. 2, pp. 809–813.
- [14] N. Vukosavic Slobodan "Electrical Machines". Dept. of Electrical Engineering University of Belgrade Belgrade, Serbia ISBN 978-1-4614-0399



- [15] Casadei, D; Dept. of Electr. Eng., Bologna Univ., Italy; Serra, G.; Tani, A. "Implementation of a direct control algorithm for induction motors based on discrete space vector modulation" Power Electronics, IEEE Trans on, Volume.15, pp.769 - 777, July 2000.
- [16] Keliang Zhou and Danwei Wang, "Relationship Between Space-Vector Modulation and Three-Phase Carrier-Based PWM: A Comprehensive Analysis," IEEE Trans. on Industrial Electronics, vol. 49, pp. 186 - 196, Feb. 2002.
- [17] Kim, J.; Sch. of Electr. & Electron. Eng., Chungbuk Nat. Univ., South Korea; Choi, J.; Hong, H., "Output LC filter design of voltage source inverter considering the performance of controller," Power System Technology, vol.3, pp. 1659 - 1664 , Dec. 2000.
- [18] Ahmad, A.A, Abrishamifar, A. Jamarani, M.E., "Designing 3-phase inverters with Δ/Y output isolation transformer," Power Electronics, Drive Systems and Technologies Conference, pp. 223 - 226 , Feb. 2014.
- [19] پایان نامه دوره دکتری "بهبود عملکرد منفرد و موازی منابع تغذیه بدون وقفه" امین حسن زاده - ۱۳۸۸
دانشگاه صنعتی شریف.



Abstract:

In this research project, design and implementation of a DSP based three phase inverter with SPWM technique and its response in respect to linear and nonlinear loads and total harmonic distortion (THD) under the step load are determined.

Experimental and also different simulation results using MATLAB/simulink under linear and nonlinear loads are presented to evaluate the proposed control method.

All of results show that the proposed control method has features such as reduction of output THD; furthermore by using of a filter in the control system it is reduced to less than 5% and also voltage regulation less than 3%.

Key word:

3 phase inverter, SPWM, THD, DSP, Nonlinear load, UPS



Name of institute:

Iranian Research Institute for Electrical Engineering

Final report (Title):

Design and Implementation of a DSP Based 3 Phase Inverter for UPS Application

Code:

2171-11

Research group:

Electrical Converters & Power Systems

Principle Investigator (BY):

Masoud Arefian

Date:

12.2015