



بهبود کیفیت توان در ریز شبکه ها با استفاده از بازیاب دینامیکی ولتاژ

احسان اکبری

۱- دانشکده مهندسی برق و کامپیوتر، دانشگاه علوم و فنون مازندران، بابل، ایران

چکیده

همزمان با رشد روزافزون جمعیت و گسترش استفاده از انرژی الکتریکی، تکنولوژی‌های مختلفی از واحدهای تولید پراکنده شامل تولیدات مبتنی بر سوخت‌های فسیلی و تولیدات پراکنده تجدیدپذیر جهت پاسخگویی به نیاز مصرف‌کنندگان به همراه تولیدات متمرکز و نیروگاه‌ها بکار گرفته می‌شوند. در این راستا، نیاز به کنترل بهتر توان در سمت مصرف، منجر به شکل‌گیری ریز شبکه‌ها گردیده است. یکی از مسائل مهم در ریز شبکه‌ها بهبود کیفیت توان شبکه جهت افزایش رضایت‌مندی مشترکین و بارهای حساس می‌باشد؛ از طرف دیگر امروزه جهت کاهش استفاده از سوخت‌های فسیلی و تولید آلاینده‌های زیست‌محیطی، استفاده از منابع تولید پراکنده مبتنی بر انرژی‌های تجدیدپذیر روز به روز در حال گسترش است. از این رو در این مقاله، ابتدا توضیح مختصری در مورد کیفیت توان داده شده است و سپس به معرفی بازیاب دینامیکی ولتاژ (DVR) و روابط حاکم بر آنها و ارائه سیستم کنترلی برای آنها پرداخته شده است. محدود بودن ظرفیت ذخیره‌سازی انرژی در DVR و به تبع آن محدود شدن دامنه جبران در افت ولتاژهای طولانی، یک عیب عمده DVR به‌شمار می‌رود. لذا برای گسترده کردن محدوده جبران می‌توان با اتصال لینک‌های DC دو یا چند DVR به یکدیگر از ساختاری به نام بازیاب دینامیکی ولتاژ بین خطی (IDVR) استفاده کرد. اساس کار IDVR تریق و مبادله توان اکتیو بین فیدر سالم و فیدر معیوب توسط لینک DC مشترک می‌باشد. در طرح پیشنهادی به استفاده از IDVR جهت بهبود کیفیت توان در ریز شبکه‌ها پرداخته می‌شود که در آن ساختار کنترلی IDVR مبتنی بر استراتژی جبران مینیمم انرژی، شامل ضرایب کنترل‌کننده‌ها به‌طور بهینه‌ای تعیین می‌گردد. از آنجا که مسأله مورد نظر یک مسأله غیرخطی است، لذا جهت انجام بهینه‌سازی، الگوریتم اجتماع ذرات (PSO) بکار گرفته می‌شود. شبیه‌سازی بر روی یک ریز شبکه نمونه شامل واحدهای فتوولتائیک به کمک نرم‌افزار MATLAB انجام گردیده و سپس به بررسی و تحلیل نتایج شبیه‌سازی در فصل آخر پرداخته شده است.

کلید واژه: ریز شبکه، کیفیت توان، بازیاب دینامیکی ولتاژ بین خطی، الگوریتم بهینه‌سازی اجتماع ذرات



مقدمه

در مراجع مختلف تعاریف کاملاً متفاوتی برای واژه کیفیت برق وجود دارد. برای مثال شرکت های برق ممکن است واژه کیفیت برق را مترادف با کلمه "عدم قطعی برق" فرض کرده و با استفاده از آمارهای موجود نشان دهند که میزان قطعی بسیار کم بوده است. در عوض سازندگان وسایل الکتریکی ممکن است تعریف دیگری به صورت مشخصاتی از شبکه قدرت که توانایی کارکرد مناسب را برای تجهیزات مهیا سازد " برای واژه کیفیت توان ارائه دهند. این تعاریف می توانند برای تجهیزات مختلف و سازنده های گوناگون بسیار متفاوت باشند.

به هر حال کیفیت توان در نهایت مسأله ایست مختص مشترکین و نقطه نظرات مشترکین در این امر بسیار دخیل است. بنابراین، تعبیری که در این پژوهش در ارتباط با مسأله کیفیت توان مورد استفاده قرار گرفته است عبارتست از: "هرگونه مشکلی که باعث تغییر در ولتاژ، جریان یا فرکانس گردد و موجب خرابی یا عملکرد نادرست تجهیزات مصرف کننده گردد."

به عبارت دیگر واژه کیفیت توان به معنی ارائه برق با ولتاژ جریان و فرکانس مجاز است به طوری که نیازهای استاندارد صنعت برق کشور را تأمین کند و برق مورد نیاز مشترکین را با مشخصات مناسب برآورده سازد.

DVR ها یکی از ادوات Custom Power می باشند که برای جبران کمبود یا بیش بود ولتاژ در محل بارهای حساس به کار می روند. دلایل بسیاری وجود دارد که باعث می شود این وسیله نسبت به سایر انواع ترجیح داده شود. در این فصل به بررسی اجمالی بازیاب دینامیکی ولتاژ و بازیاب دینامیکی ولتاژ بین خطی و همچنین استراتژی های جبران آن خواهیم پرداخت.

مروری بر پیشینه پژوهش

مطالعات صورت گرفته در زمینه کیفیت توان مبتنی بر DVR اصولاً با هدف یکسانی انجام گرفته است. هدف کلی در همه آنها جبران پدیده کمبود ولتاژ (sag) است. وجه تمایز کارهای انجام شده، نوع جبران، استراتژی کنترلی، روش های آشکارسازی اختلالات ولتاژ و چگونگی تولید سیگنال مرجع در آنهاست. از لحاظ سخت افزاری نیز توپولوژی های مختلفی برای DVR از نقطه نظر چگونگی اتصال به سیستم و ساختار اینورتر مورد استفاده در آن ها، ارائه شده است.

از آنجایی که پدیده ی بیش بود ولتاژ (swell)، در شبکه به ندرت اتفاق می افتد. در نتیجه، بررسی های انجام گرفته بر پایدی DVR غالباً مبتنی بر جبران کمبود ولتاژ (sag) می باشد. در [۳۴] بازیاب دینامیکی ولتاژ بر اساس مبدل مستقیم پیشنهاد شده است. با استفاده از مبدل مستقیم لینک dc از این نوع حذف شده است که باعث کاهش هزینه، وزن و اندازه DVR شده است. در این روش با توجه به استفاده از سه مبدل مستقل سه فاز به تکفاز مستقیم، جبران کمبود و پیشبرد ولتاژ به نحو مطلوبی صورت گرفته است.

در [۳۵] بازیاب ولتاژ دینامیکی بر اساس مبدلهای ماتریسی پیشنهاد شده است. از مزایای این طرح این است که مبدل ماتریسی تبدیل ac-ac را بدون نیاز به لینک dc انجام می دهد. بنابر این راه حل مناسبی برای حذف لینک dc در ساختار



کلاسیک DVRها می باشد. همچنین سرعت پاسخ دهی و اندازه فیزیکی آن نیز کاهش می یابد. به دلیل حذف لینک dc و تامین انرژی به صورت مستقیم از شبکه، امکان جبران اغتشاشات ولتاژ دائمی فراهم می شود. از معایب طرح می توان به حالت گذرایی که در ابتدا و انتهای افت ولتاژ ایجاد می شود، اشاره کرد.

در [۳۶] یک ریز شبکه توسط ژنراتورهای بادی و فتوولتائیک مدلسازی شده و DVR در ریز شبکه بکار گرفته شده است. شبیه سازی نشان می دهد که عملکرد DVR در کاهش افت یا بیش بود ولتاژ با پاسخ سریع و تنظیم ولتاژ عالی رضایت بخش می باشد. DVR شرایط نامتعادل یک ریز شبکه را بدون هیچ مشکلی مدیریت می کند و قادر به تزریق ولتاژ موثر می باشد.

در مرجع [۳۷] یک آرایش جدید از سیستم فتوولتائیک به همراه یک DVR مستقل استفاده شده است. آرایش پیشنهادی تمامی ویژگی های اساسی سیستم های PV¹ و DVR معمولی را با کاهش تعداد کلیدها به همراه دارد. همچنین این پیکربندی در مقابل خطاهای شدید متقارن و نامتقارن و نیز افت ولتاژ در شبکه مقاوم می باشد.

در مرجع [۳۸] به مسائل اتصال بین ریز شبکه و شبکه اصلی پرداخته شده است. DVR به عنوان یک رابط بین شبکه اصلی و ریز شبکه جهت بهبود قابلیت اطمینان و محدود ساختن جریان خطا پیشنهاد شده است.

عملکرد DVR در طول شرایط خطا در دو محل مختلف یکی در شبکه اصلی و سپس در داخل ریز شبکه نشان داده شده است. DVR برای تزریق ولتاژ هنگام خطا در شبکه اصلی بکار گرفته شده است و با جداسازی ریز شبکه از خطا باعث اطمینان از بهره برداری مناسب می گردد. سپس، یک روش نوین پیشنهاد شده است که اندوکتانس مغناطیس کنندگی ترانسفورماتور سری DVR به منظور به حداقل رساندن سهم جریان های شبکه در طول خطا در داخل ریز شبکه بکار گرفته شده است.

در [۳۹] بازیاب دینامیکی ولتاژ بر پایه واحدهای تولید PV برای بهبود کیفیت ولتاژ در یک ریز شبکه پیشنهاد شده است. بازیاب از طریق یک یکسوکننده به شبکه متصل است، که با نقطه اتصال مشترک² (PCC) سری می باشد. نشان داده شده است که بازیاب دینامیکی ولتاژ می تواند افت ولتاژ و اضافه ولتاژ را مدیریت نموده و در نتیجه باعث بهبود کیفیت توان در ریز شبکه شود.

در [۴۰] یک استراتژی کنترلی جدید برای IDVR پیشنهاد شده است که نرخ توان تجهیزات بر پایه این استراتژی را به حداقل می رساند. در نتیجه یک کاهش در قیمت و اندازه IDVR بدون تأثیر در عملکرد آن بدست خواهد آمد.

در [۴۱] یک IDVR موجود می باشد و به جای Bypass کردن DVR ها در شرایط عادی، DVR ها برای بهبود ضریب جابجایی فیدر خاصی بکار گرفته می شوند. این هدف با مبادله توان اکتیو و راکتیو بین فیدرهای مستقل محقق می گردد.

¹ photovoltaic

² Point Of Common Coupling (PCC)

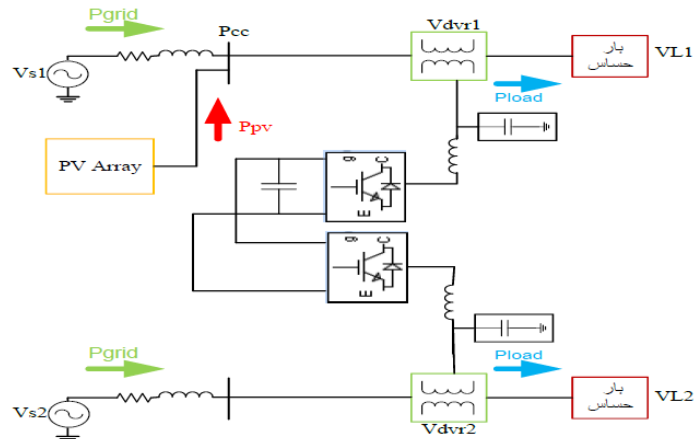


مقایسه کارهای پیشین و کار صورت گرفته در این مقاله

بررسی های انجام گرفته بر پایه ی DVR غالباً مبتنی بر جبران کمبود ولتاژ می باشند. سه روش کنترلی مرسوم برای جبران ولتاژ Sag مانند روش Pre-Sag، روش هم فاز و روش مینیمم انرژی در این مقالات ارائه شده است. روش های کنترلی بایستی در محدودیت عمده DVR را در نظر بگیرند. محدودیت اول قابلیت تزریق ولتاژ (مقدار نامی مبدل و ترانسفورماتور) و محدودیت سیستم ذخیره کننده انرژی بوده و محدودیت دوم توان اکتیو مبادله شده از لینک DC مشترک به سیستم توزیع است. از آنجایی که DVR برای بازیابی اختلالات ولتاژ از استراتژی تزریق ولتاژ و توان حقیقی بهره می گیرد، بنابراین با توجه به مقالات ارائه شده ظرفیت لینک DC طی جبران سازی کاهش یافته و در نهایت به مقدار کمی می رسد که با توجه به این مقدار دیگر نمی توان کار جبران سازی را انجام داد. موضوع دیگر بحث افت ولتاژهای بالا می باشد که نمی توان به خوبی جبران کرد. از طرفی چون در این مقالات مقادیر کنترل کننده ها بهینه سازی نشده است بنابراین نمی توان عمل جبران سازی را به خوبی انجام داد، بنابراین در صورتی که DVR ظرفیت ذخیره سازی نامحدودی داشته باشد، می تواند ولتاژ بار را در طول خطاهای طولانی، بدون تغییر در مقدار نامی آن حفظ نماید. برای حل این مشکل ما در این مقاله از ساختار جدیدی به نام IDVR استفاده کرده ایم که این امر سبب کاهش ظرفیت ذخیره ساز انرژی و در نتیجه آن کاهش ابعاد و همچنین کاهش هزینه برای ما می شود و حتی می توان افت ولتاژهای عمیق را نیز براحتی جبران کنیم. همچنین با توجه به استفاده از الگوریتم PSO جهت بهینه سازی مقادیر کنترل کننده به بهترین نحو توانسته ایم افت ولتاژ را در ریزش شبکه جبران کنیم.

یافته های پژوهش

در این مقاله هدف از بکارگیری IDVR، کنترل ولتاژ بار در زمان کاهش ولتاژ در ریزش شبکه ها با حداقل توان تزریقی توسط IDVR می باشد. کاهش ولتاژ در ریزش شبکه ها می تواند دلایل مختلفی داشته باشد که مهمترین آنها بروز اتصال کوتاه در شبکه و یا کاهش توان تولیدی منابع انرژی تجدیدپذیر مانند واحدهای فتوولتائیک (PV) می باشد. برای این منظور، سیستم کنترلی IDVR باید به گونه ای طراحی گردد که افت ولتاژهای لحظه ای در دو سر بار را با تنظیم مناسب پارامترهای کنترلی حداقل نموده و بدین ترتیب ولتاژ بار را تا حد امکان نزدیک به مقدار نامی آن نگه دارد. در شکل ۴-۱ یک IDVR متشکل از دو DVR نشان داده شده است که هر یک روی یکی از فیدرهای مجزای شبکه قرار گرفته و توسط یک لینک DC به هم مرتبط می باشند.

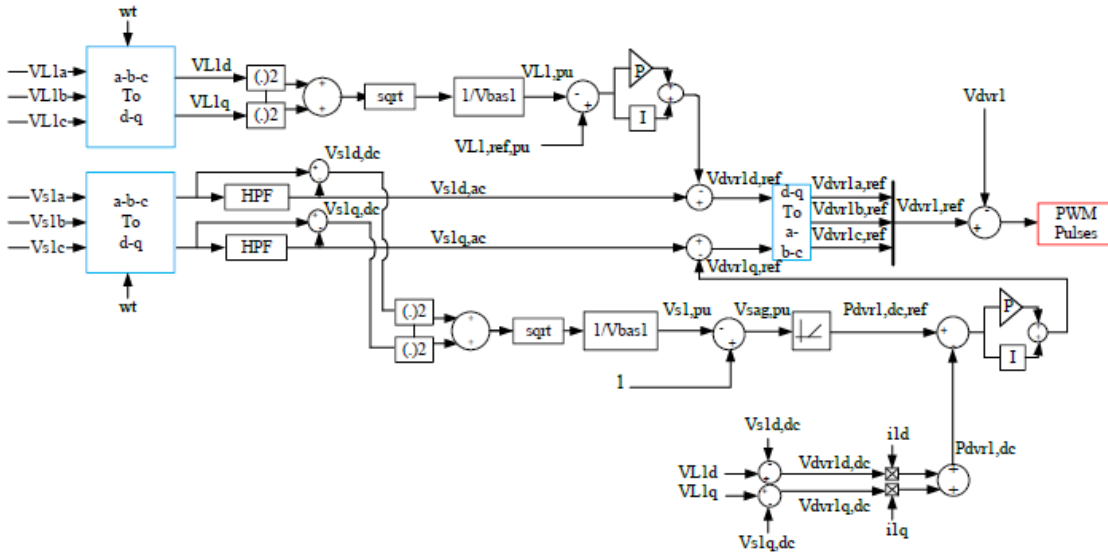


شکل ۱- شبکه مورد مطالعه

فرض بر این است که فیدر ۱ دچار افت ولتاژ شده است؛ بنابراین برای بازیابی ولتاژ، DVR1 توان P_{dvr1} را تزریق می کند و DVR2 نیز از فیدر ۲ توان P_{dvr2} را به لینک DC منتقل می نماید.

استراتژی کنترلی IDVR

همان طور که اشاره گردید، به منظور کنترل ولتاژ بار در اثر نوسانات ولتاژ، از دو DVR مجزا که روی دو فیدر واقع اند به صورت IDVR با یک لینک DC مشترک استفاده شده است. هدف از استراتژی کنترل تولید سیگنال های مرجع مناسب جهت تولید پالسهای گیت به منظور تزریق ولتاژهای مناسب جهت حفظ ولتاژ بار در نزدیکی مقدار نامی آن می باشد. بدین منظور، در DVR1 از ولتاژهای منبع و بار فیدیک گرفته شده و با جداسازی مؤلفه های توالی آن در مقایسه با مقدار مرجع، افت ولتاژ و میزان آن تشخیص داده می شود. سپس به کمک استراتژی جبرانسازی که قبلاً تشریح گردید، سیگنالهای مرجع با عبور از کنترل کننده های PI جهت تولید پالسهای گیت وارد مبدل PWM می گردند. با توجه به اینکه ولتاژ لینک DC در طول جبرانسازی باید ثابت بماند، کنترل کننده ای نیز جهت این امر استفاده می گردد که با فیدبک گیری از ولتاژ لینک DC و تشخیص کاهش آن، به تزریق توان به این لینک از طریق DVR2 که بر روی فیدر سالم قرار گرفته است اقدام می نماید. بلوک دیاگرام کنترلی برای DVR1 در شکل ۴-۲ نمایش داده شده است.



شکل ۲- بلوک دیاگرام کنترلی DVRI

فرمولبندی مسئله

۱- تابع هدف

با توجه به مطالب ذکر شده، می توان مسأله مورد نظر را به صورت یک مسأله بهینه سازی با تابع هدفی مطابق با رابطه (۴-۱) بیان نمود، که در آن ولتاژ نامی دو سر بار قبل از خطا بوده و $V_{i,t}$ ولتاژ فاز نام در زمان t می باشد که برای هر یک از سه فاز در نظر گرفته شده است. بدین ترتیب الگوریتم بهینه سازی سعی خواهد نمود تا اختلاف اندازه ولتاژ با مقدار نامی آن را در طول خطا حداقل نماید.

$$OF = \sum_{i=1}^3 \sum_{t=0}^T (V_{rated} - V_{i,t})^2 \quad (4-1)$$

۲- متغیرهای تصمیم گیری

با توجه به اینکه در هر کدام از دو DVR دو کنترل کننده PI با ضرایب تناسبی (P) و انتگرالی (I) وجود دارد لذا در کل ۸ پارامتر کنترلی به صورت بردار X در معادله (۴-۲) داریم که باید مقادیر آنها بهینه شود:

$$X = [P_1, P_2, P_3, P_4, I_1, I_2, I_3, I_4] \quad (4-2)$$

معرفی روش حل

همان طور که مشاهده گردید، مسأله بازیابی ولتاژ بار شبکه توزیع در حضور تولیدات پراکنده یک مسأله با متغیرهای متعدد می باشد. جهت حل چنین مسأله ای نیازمند روش های بهینه سازی فراابتکاری مانند الگوریتم ژنتیک، اجتماع ذرات، کولنی مورچگان، زنبور عسل، جستجوی ممنوعه و ... می باشیم. در این مقاله به منظور بهینه سازی مسأله، الگوریتم اجتماع ذرات^۱ PSO بکار گرفته شده است.

¹ Particle Swarm Optimization



۱- الگوریتم اجتماع ذرات

الگوریتم اجتماع ذرات یا PSO از روش های مبتنی بر جمعیت است که از رفتار اجتماعی جانداران، مانند دسته های پرندگان و ماهیان متأثر الهام گرفته شده است [۴۲]. در الگوریتم PSO ذرات در فضای D بعدی شناور بوده و با تغییر مکان در فضای جستجو تحت تأثیر تجربه خودشان و همسایگانشان به سمت نقطه بهینه حرکت می کنند. موقعیت ذره i ام با بردار $X_i = [x_{i1}, x_{i2}, \dots, x_{iD}]$ نمایش داده می شود. سرعت هر ذره i با بردار $V_i = [v_{i1}, v_{i2}, \dots, v_{iD}]$ نشان داده شده و در هر مرحله متناسب با مقدار pbest و gbest مطابق معادله (۳۰۴) تغییر می کند. موقعیت ذره ام نیز مطابق با معادله (۴۰۴) بدست می آید [۴۳]:

(۴-۳)

$$v_{id(t+1)} = wv_{id(t)} + c_1 \text{rand}_1(pbest_{id} - x_{id}(t)) + c_2 \text{rand}_2(gbest_d - x_{id}(t))$$

$$\vec{x}_{(t+1)} = \vec{x}_{(t)} + \vec{v}_{(t+1)} \quad (۴-۴)$$

در معادله (۳-۴) c_1 و c_2 ضرایب شتاب بوده و r_1 و r_2 دو عدد تصادفی با توزیع یکنواخت در محدوده $[0, 1]$ می باشند. در این روابط ω ضریب اینرسی می باشد که با هدف کاهش سرعت اولیه ذرات در حین اجرای الگوریتم به منظور همگرایی ذرات در تکرارهای پایانی در نظر گرفته شده است. $pbest_{id}$ بهترین موقعیت ذره i در تکرار t ام است که بر اساس تجربه شخصی این ذره به صورت معادله (۴-۵) بدست می آید.

$$pbest_i(t) = [x_{i1}^{pbest}, x_{i2}^{pbest}, x_{iD}^{pbest}] \quad (۴-۵)$$

$gbest_d$ بهترین موقعیت ذره براساس تجربه کلی گروهی در تکرار t ام بصورت معادله (۶۰۴) می باشد:

$$gbest_d(t) = [x_1^{gbest}, x_2^{gbest}, x_D^{gbest}] \quad (۴-۵)$$

در الگوریتم PSO پس از تعیین پارامترهای الگوریتم PSO (تعداد جمعیت، تعداد متغیرها، تابع هدف، c_1 و c_2 و ...)، موقعیت و سرعت اولیه ذرات در فضای جستجو D بعدی به صورت تصادفی تولید می شود؛ سپس ارزیابی تابع هدف برای تک تک ذرات جمعیت، و بهترین تجربه شخصی هر ذره ($pbest_i$) و نیز بهترین تجربه ذرات ($gbest$) محاسبه می گردند. در مرحله بعد سرعت ذرات با استفاده از معادله (۳-۴) و موقعیت ذرات با معادله (۴-۴) بهروز می گردند. دوباره تابع هدف برای تک تک ذرات جمعیت محاسبه شده و این روند تا رسیدن به همگرایی الگوریتم ادامه می یابد.

۲- ریزشبه مورد مطالعه

جهت بررسی عملکرد روش ارائه شده برای کنترل ولتاژ در ریزشبه ها توسط بازیاب دینامیکی ولتاژ بین خطی (IDVR)، ریزشبه اشاره شده در شکل ۴-۱ مورد بررسی و تحلیل قرار می گیرد. مشخصات شبکه مذکور در جدول ۵-۱ آورده شده است. این شبکه متشکل از دو فیدر مجزاست که این دو فیدر از دو باس مختلف تغذیه می شوند که در صورت بروز کمبود ولتاژ برای یک فیدر، فیدر دیگر دچار این کمبود ولتاژ نمی شود. همچنین بارهای حساسی در انتهای این دو فیدر تغذیه می شود. یک واحد فتوولتائیک (PV) نیز با توان نامی ۱۰۰kW به فیدر شماره ۱ متصل گردیده است



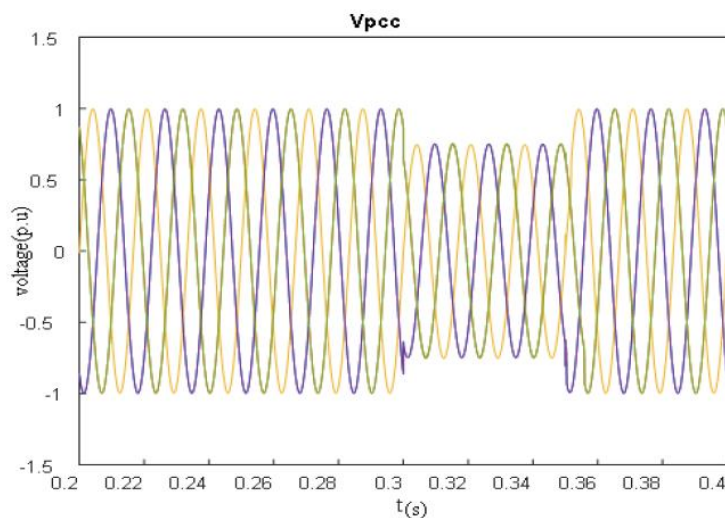
جدول ۱- مشخصات ریز شبکه مورد مطالعه

6.6kV	ولتاژ بار ۱
20 kV	ولتاژ بار ۲
250 kVA	توان ظاهری بار ۱ و ۲
14mF	ظرفیت لینک DC
20 kV	ولتاژ لینک DC
$L_s = 0.01H, C_s = 0.3mF, R_s = 0.1\Omega$	مقادیر فیلتر
100kW	توان تولیدی واحد فتوولتاییک

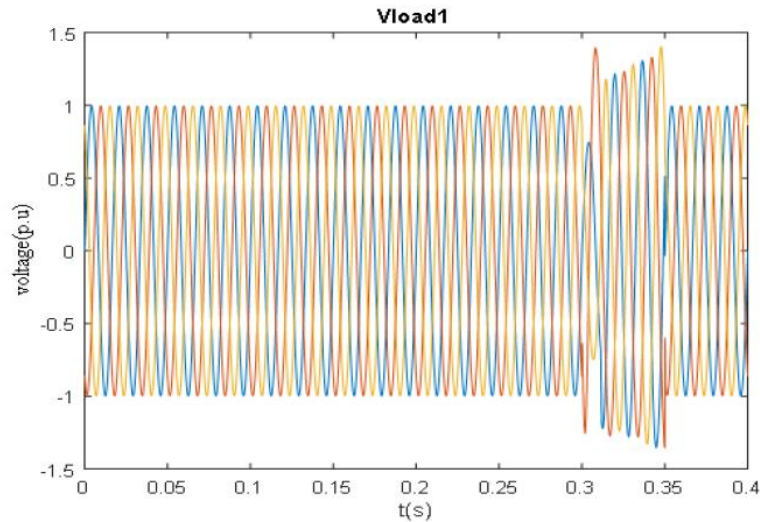
۳- بهبود کیفیت توان در ریز شبکه توسط DVR

۱- اعمال خطای سه فاز بدون بهینه سازی مقادیر کنترل کننده DVR

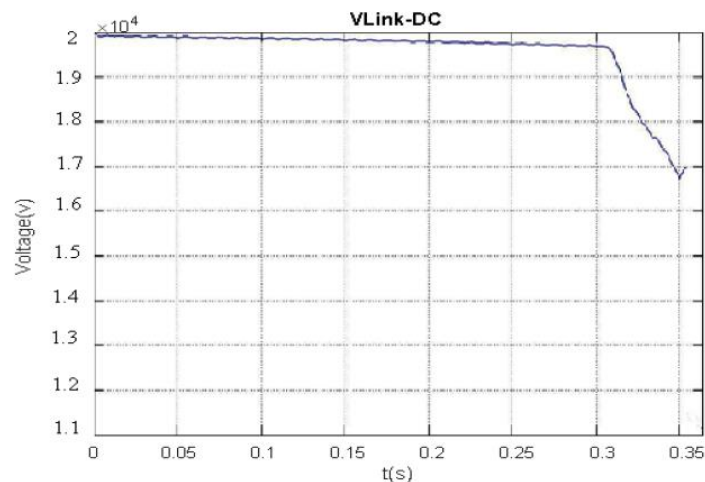
ابتدا توسط DVR مقدار افت ولتاژ در شبکه مورد اشاره در شکل ۱-۲ را بهبود خواهیم داد. در این حالت ما خطای سه فاز را طی مدت زمان ۵۰ میلی ثانیه به فیدر مجاور اعمال می کنیم که این امر موجب افت ولتاژ حدود ۲۵ درصدی در ولتاژ نقطه PCC می شود که در شکل ۵-۱ نشان داده شده است. سپس با کمک DVR اقدام به جبران افت ولتاژ در طول خط می کنیم. ولتاژ جبران شده در دو سر بار در شکل ۵-۲ قابل مشاهده است. همان طور که مشاهده می شود به علت اینکه مقادیر کنترل کننده های DVR بهینه نشده است ولتاژ دو سر بار به درستی جبران نشده است. ولتاژ لینک DC نیز طی مدت زمان خطا به شدت کاهش یافته است. این کاهش ولتاژ را می توان در شکل ۵-۳ مشاهده کرد.



شکل ۳- ولتاژ نقطه مشترک VPcc



شکل ۴- ولتاژ جبران شده در دو سر بار ۱



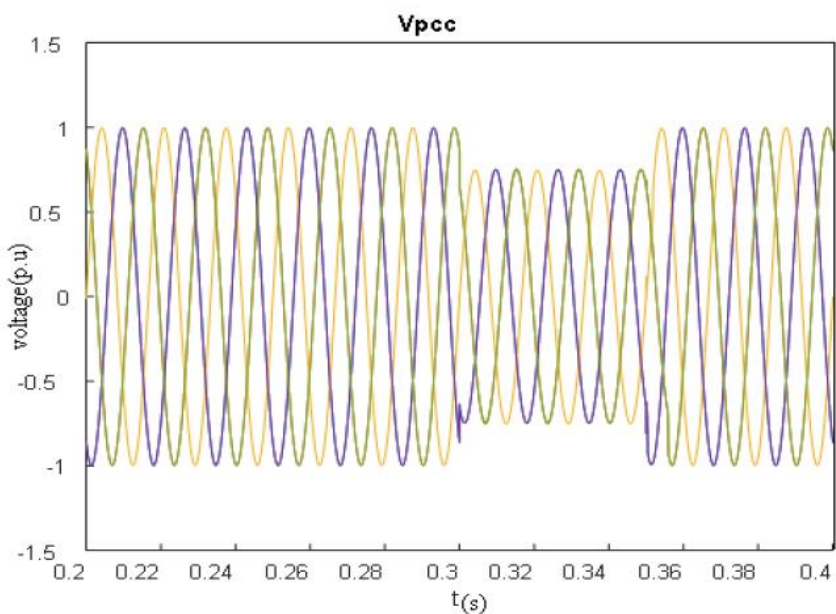
شکل ۵- ولتاژ لینک DC

۲- اعمال خطای سه فاز و بهینه سازی مقادیر کنترل کننده DVR

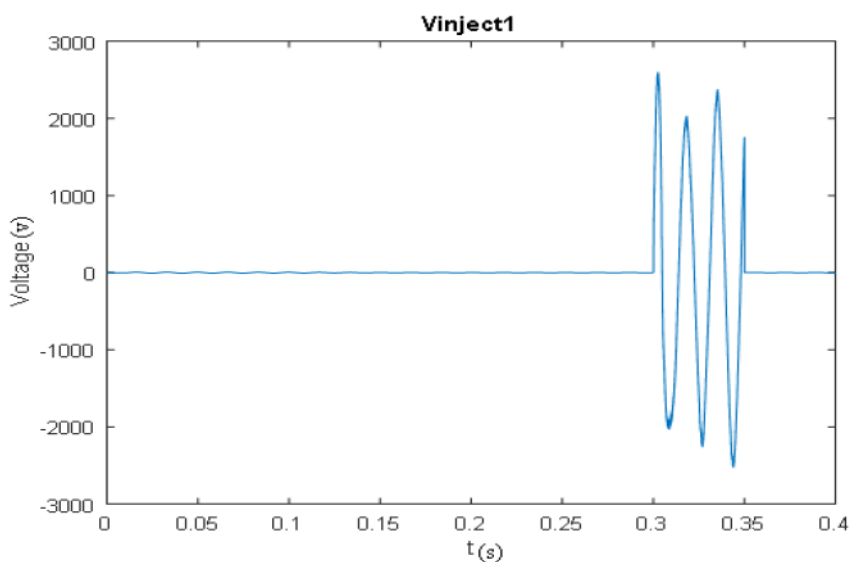
در این حالت خطای سه فاز را طی مدت زمان ۵۰ میلی ثانیه به فیدر مجاور شبکه اشاره شده در شکل ۱-۲ اعمال شده است. این امر موجب افت ولتاژ حدود ۲۵ درصدی در ولتاژ نقطه PCC می شود که در شکل ۴-۵ نشان داده شده است. سپس با کمک DVR اقدام به جبران افت ولتاژ در طول خطا می شود. ولتاژ تزریقی به دو سر بار را می توان در شکل ۵-۵ الی شکل ۵-۷ مشاهده کرد. ولتاژ جبران شده در دو سر بار در شکل ۵-۸ قابل مشاهده است. همچنین توان اکتیو تزریقی نیز در شکل ۵-۹ قابل مشاهده است. همان طور که مشاهده می شود به علت بهینه سازی مقادیر کنترل کننده DVR ولتاژ دو سر بار به خوبی جبران شده است. اما ولتاژ لینک DC همانند شکل ۵-۳ همچنان در طول زمان خطا



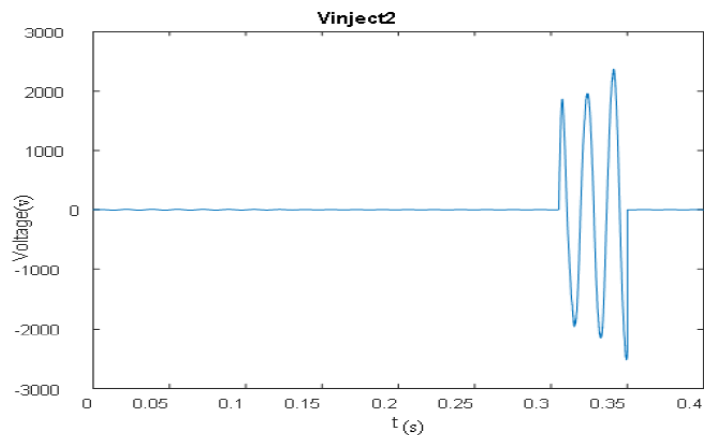
کاهش می یابد. بنابراین جهت جلوگیری از این کاهش، از IDVR استفاده شده است که در ادامه به آن پرداخته خواهد شد.



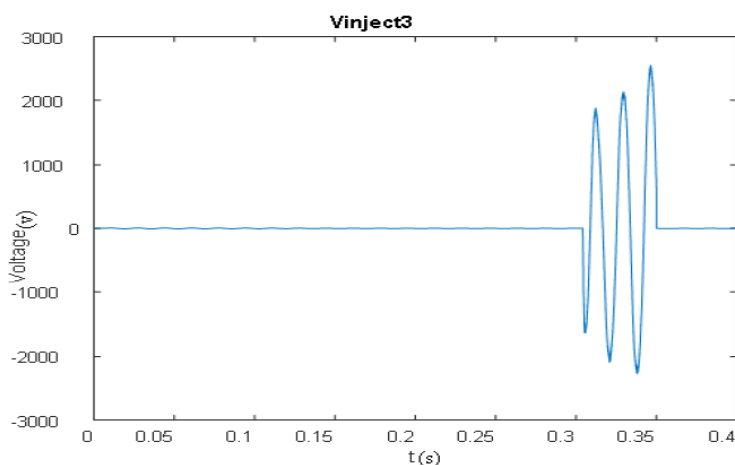
شکل ۶- ولتاژ نقطه مشترک VPcc



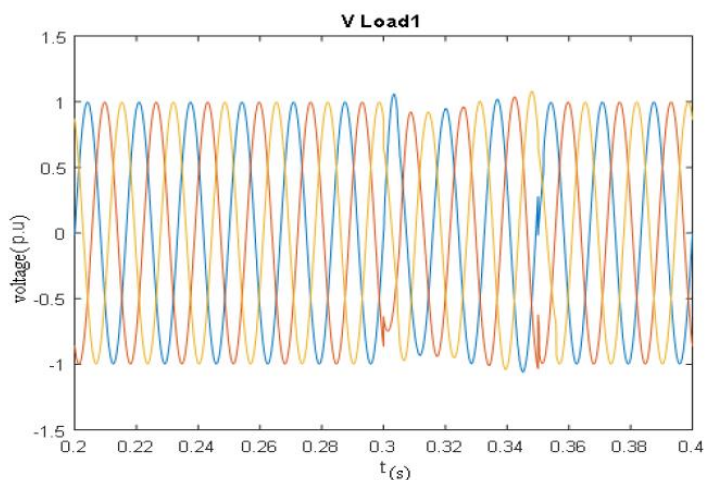
شکل ۷- ولتاژ تزریقی فاز اول DVR



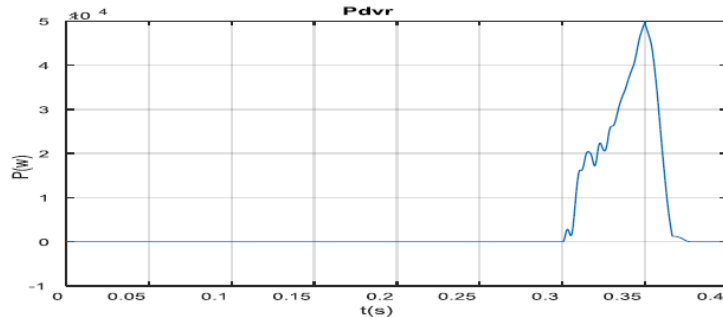
شکل ۸- ولتاژ تزریقی فاز دوم DVR



شکل ۹- ولتاژ تزریقی فاز سوم DVR



شکل ۱۰- ولتاژ جبران شده دو سر بار

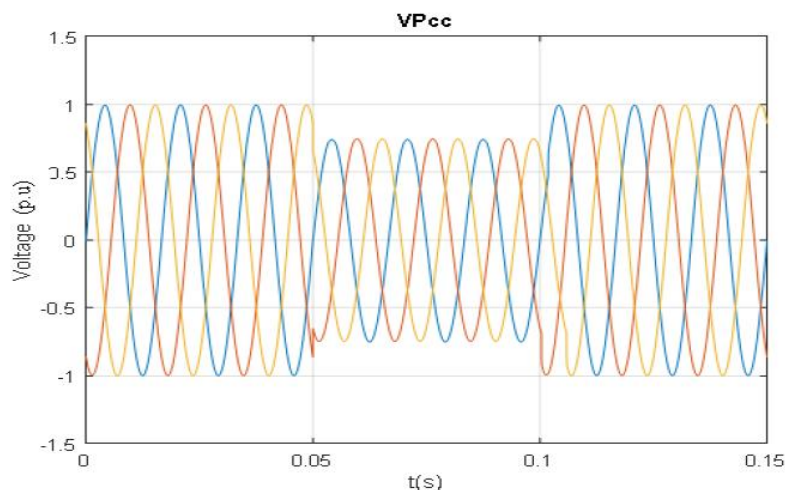


شکل ۱۱- توان اکتیو تزریقی توسط DVR

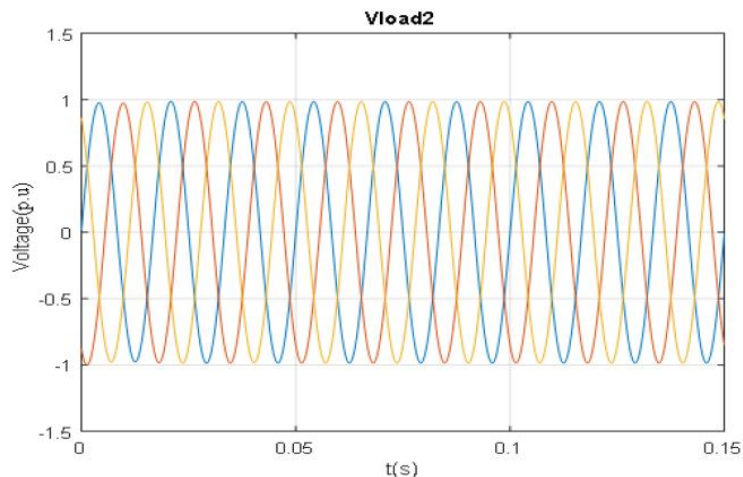
بهبود کیفیت توان در ریز شبکه توسط IDVR

۱- اعمال خطای سه فاز و بهینه سازی مقادیر کنترل کننده IDVR

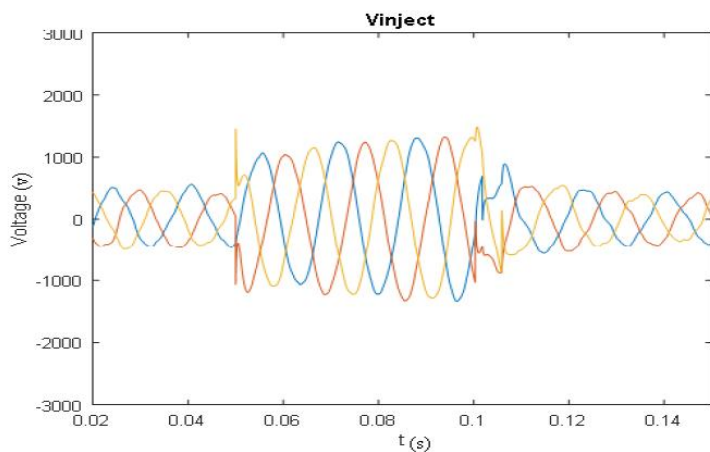
در این حالت خطای سه فاز طی مدت زمان ۵۰ میلی ثانیه به فیدر مجاور فیدر ۱، در شبکه نشان داده شده در شکل ۴-۱ اعمال می شود. این امر موجب افت ولتاژ حدود ۲۵ درصدی در ولتاژ نقطه PCC می شود که در شکل ۵-۱۰ نشان داده شده است. اما فیدر ۲ سالم بوده و دچار افت ولتاژ نشده است که می توان این امر را در شکل ۵-۱۱ مشاهده کرد. بنابراین، فیدر ۲ با حفظ ولتاژ دو سر بار خود به لینک DC مشترک نیز کمک کرده که دچار افت نشود. سپس با کمک IDVR اقدام به جبران افت ولتاژ در طول خطا شده است. ولتاژ تزریقی به دو سر بار فیدر ارا می توان در شکل ۵-۱۲ مشاهده کرد. ولتاژ جبران شده در دو سر بار فیدر ۱ در شکل ۵-۱۳ قابل مشاهده است. همان طور که در شکل ۵-۱۴ مشاهده می شود، به علت استفاده از IDVR ولتاژ لینک DC تقریباً ثابت باقی می ماند.



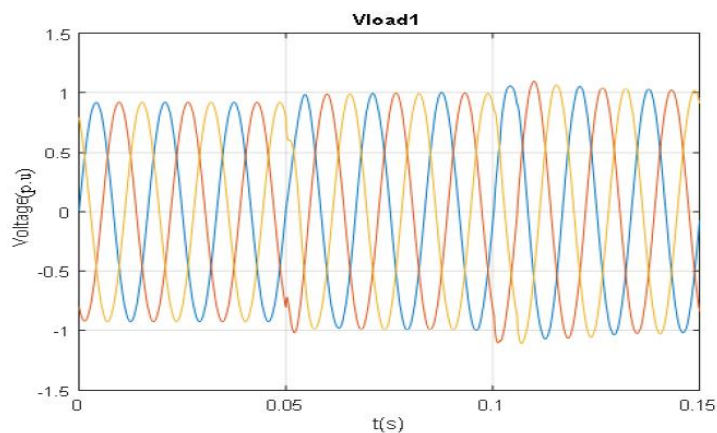
شکل ۱۲- ولتاژ نقطه مشترک VPcc



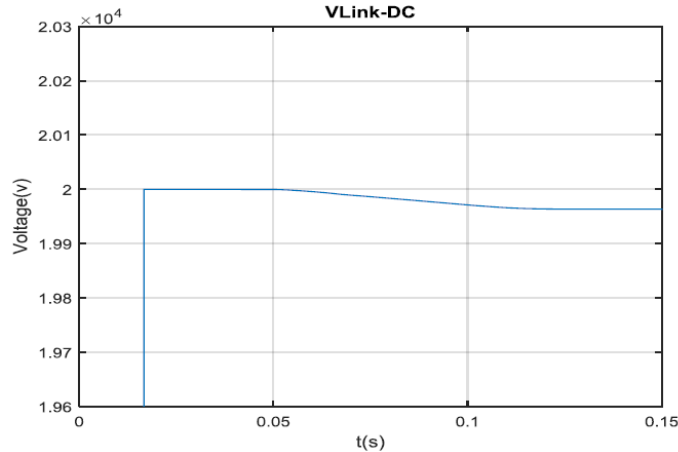
شکل ۱۳- ولتاژ دو سر بار فیدر ۲



شکل ۱۴- ولتاژ تزریقی به فیدر



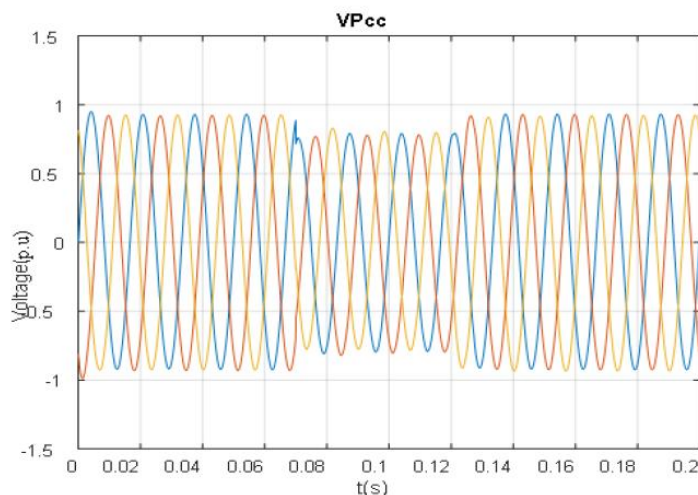
شکل ۱۵- ولتاژ جریان شده در دو سر بار فیدر ۱



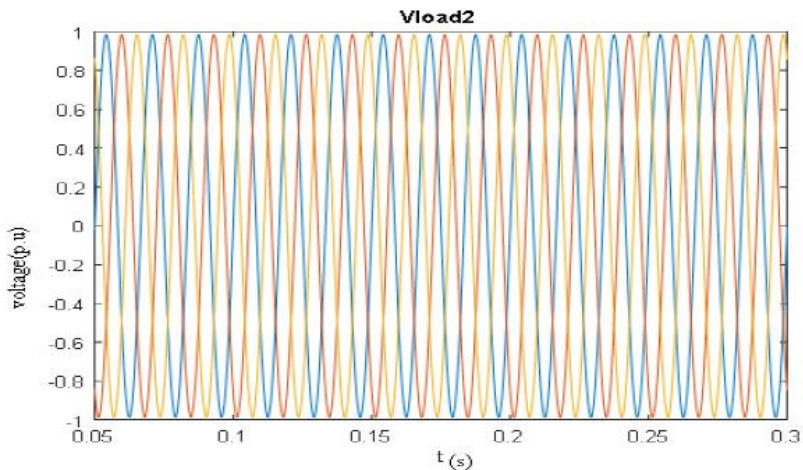
شکل ۱۶- ولتاژ لینک DC

۲- اعمال ناگهانی یک بار بزرگ به شبکه

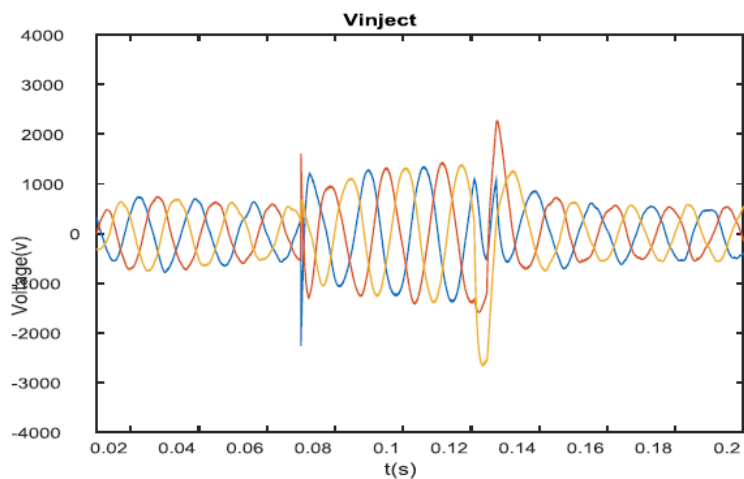
در این حالت یک بار سه فاز ۵۰۰kVA طی مدت زمان ۵۰ میلی ثانیه به فیدر مجاور فیدر ۱، شبکه اشاره شده در شکل ۴-۱ اعمال شده است که این امر موجب افت ولتاژ حدود ۱۰-۱۵ درصدی در ولتاژ نقطه PCC می شود که در شکل ۵-۱۵ نشان داده شده است. اما فیدر ۲ سالم بوده و دچار افت ولتاژ نشده است که می توان این امر را در شکل ۵-۱۶ مشاهده کرد. بنابراین، این فیدر با حفظ ولتاژ دو سر بار خود به لینک DC مشترک نیز کمک کرده که دچار افت نشود. سپس با کمک IDVR اقدام به جبران افت ولتاژ در طول خطا می شود. ولتاژ تزریقی به دو سر بار فیدر ارا می توان در شکل ۵-۱۷ مشاهده کرد. ولتاژ جبران شده در دو سر بار فیدر ۱ در شکل ۵-۱۸ قابل مشاهده است. همان طور که در شکل ۵-۱۹ مشاهده می فرمایید به علت استفاده از DVR ولتاژ لینک DC تقریباً ثابت باقی می ماند.



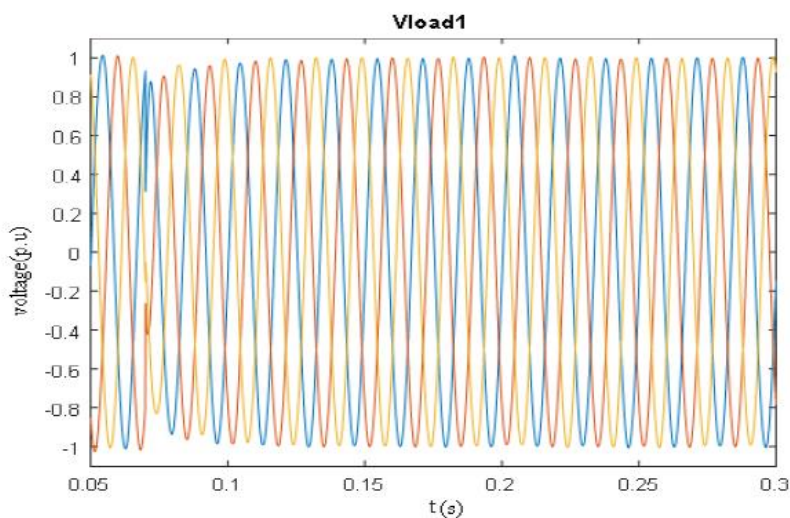
شکل ۱۷- ولتاژ نقطه مشترک VPcc



شکل ۱۸- ولتاژ دو سر بار فیدر ۲

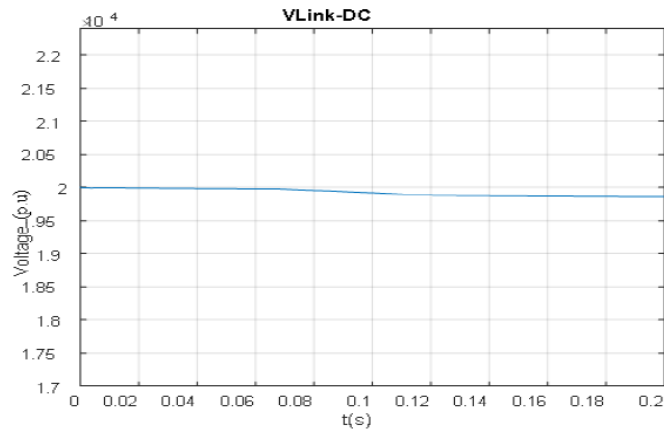


شکل ۱۹- ولتاژ تزریقی به فیدر





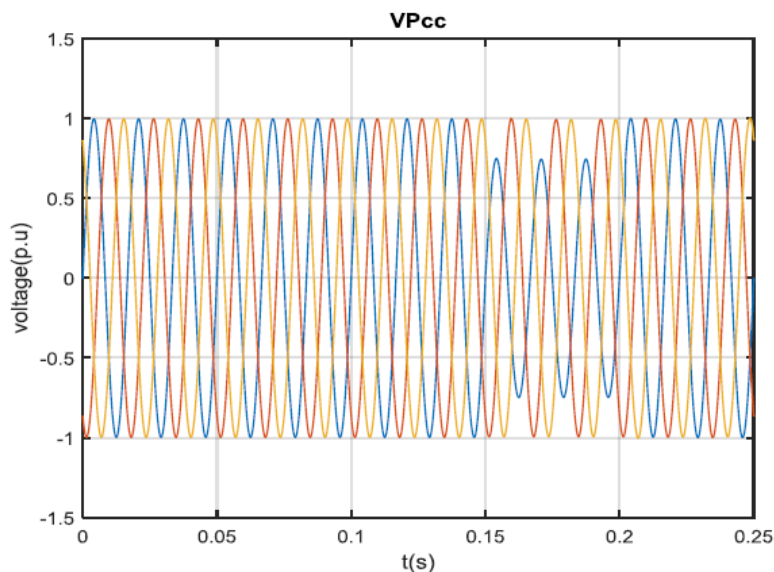
شکل ۲۰- ولتاژ جریان شده در دو سر بار فیدر ۱



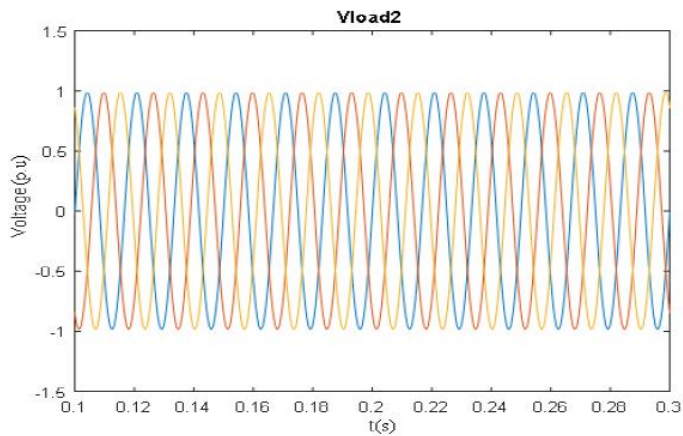
شکل ۲۱- ولتاژ لینک DC مشترک

۳- اعمال خطای تک فاز و بهینه سازی مقادیر کنترل کننده IDVR

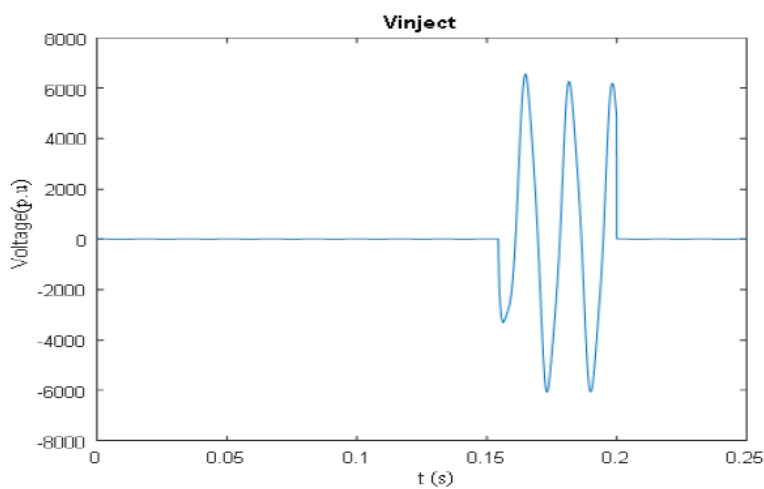
در این حالت خطای تک فاز طی مدت زمان ۵۰ میلی ثانیه به فیدر مجاور فیدر ۱ شبکه اشاره شده در شکل ۴-۱ اعمال شده است که این امر موجب افت ولتاژ حدود ۲۵ درصدی در ولتاژ نقطه PCC می شود که در شکل ۵-۲۰ نشان داده شده است. اما فیدر ۲ سالم بوده و دچار افت ولتاژ نشده است که می توان این امر را در شکل ۵-۲۱ مشاهده کرد. بنابراین، این فیدر با حفظ ولتاژ دو سر بار خود به لینک DC مشترک نیز کمک کرده که دچار افت نشود. سپس با کمک IDVR اقدام به جبران افت ولتاژ در طول خطا می شود. ولتاژ تزریقی به دو سر بار فیدر را می توان در شکل ۵-۲۲ مشاهده کرد. ولتاژ جریان شده در دو سر بار فیدر ۱ در شکل ۵-۲۳ قابل مشاهده است. همانطور که در شکل ۵-۲۴ مشاهده می فرمایید به علت استفاده از IDVR ولتاژ لینک DC تقریباً ثابت باقی می ماند.



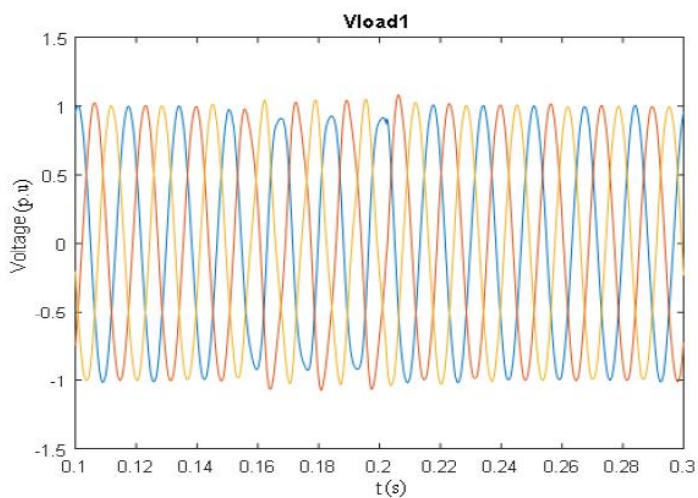
شکل ۲۲- ولتاژ نقطه مشترک VPcc



شکل ۲۳- ولتاژ دو سر بار فیدر ۲



شکل ۲۴- ولتاژ تزریقی به دو سر بار فیدر ۱

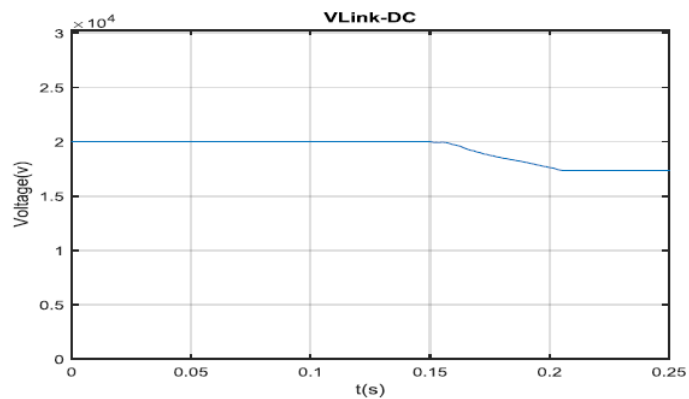


شکل ۲۵- ولتاژ جریان شده در دو سر بار فیدر ۱

Arch **6TH** INTERNATIONAL CONFERENCE ON
APPLIED RESEARCH IN COMPUTER,
ELECTRICAL AND INFORMATION
TECHNOLOGY

March 6, 2022

Tbilisi - Georgia



شکل ۲۶- ولتاژ لینک DC مشترک



نتیجه گیری

در سناریوی اول این مقاله پس از اعمال خطای سه فاز به شبکه طی مدت زمان ۵۰ میلی ثانیه و ایجاد کمبود ولتاژ ۰/۲۵ پریونیت، توسط DVR به جبران سازی کمبود ولتاژ ایجاد شده اقدام گردید. همچنین جهت بهبود جبران سازی، طی سناریوی دوم به بهینه سازی مقادیر کنترل کننده DVR اقدام شد. در این سناریو نیز یک خطای سه فاز طی مدت زمان ۵۰ میلی ثانیه به شبکه اعمال شد که کمبود ولتاژ ۰/۲۵ پریونیتی توسط DVR بهینه سازی شده، جبران گردید. از آنجایی که DVR جهت بهبود کیفیت توان از استراتژی تزریق ولتاژ استفاده می کند، در صورت بروز خطاهای طولانی و یا عمیق ظرفیت لینک DC به شدت کاهش پیدا می کند و دیگر قادر به حفظ ولتاژ بار حساس در مقدار نامی نمی باشد. بنابراین جهت رفع این مشکل از ساختار جدیدی به نام DVR استفاده شد که متشکل از دو DVR با اتصال لینک DC مشترک به یکدیگر می باشد.

در سناریوی سوم، به جبران سازی کمبود ولتاژ ۰/۲۵ پریونیتی توسط IDVR که مقایسه کنترل کننده آن بهینه سازی شده است، اقدام گردید. در این حالت ولتاژ دو سر بار ۲ نیز بدون تغییری در مقدار نامی خود بوده و ولتاژ لینک DC نیز تقریباً ثابت ماند.

در سناریوی چهارم یک بار ناگهانی به شبکه اعمال شد که موجب کمبود ولتاژ شد. ولتاژ در دو سر بار مورد نظر بخوبی جبران شد. ولتاژ لینک DC مشترک نیز تقریباً ثابت مانده و ولتاژ دو سر بار ۲ نیز در مقدار نامی ثابت ماند. طبق سناریوی پنجم یک خطای تک فاز به شبکه اعمال شد که موجب کمبود ولتاژ در دو سر بار شد. ولتاژ در دو سر بار مورد نظر جبران شده و ولتاژ لینک DC نیز تقریباً ثابت ماند.

در نهایت همانگونه که در این مقاله اشاره شد به منظور بهبود جبران ولتاژ، اقدام به بهینه سازی مقادیر کنترل کننده های DVR شد. اما همچنان یک عیب وجود داشت و آن هم کاهش ولتاژ لینک DC هنگام جبران افت ولتاژ بود. بنابراین از ساختار جدیدی به نام IDVR استفاده شد که این امر نیاز به ذخیره ساز با ظرفیت بالا را کاهش داد. بنابراین هنگام خطا در یک فیدر، فیدر سالم علاوه بر ثابت نگه داشتن مقدار نامی خود اقدام به شارژ لینک DC مشترک نیز می کرد.



- [۱] C. Benachaiba and B. Ferdi, "Voltage Quality Improvement Using DVR," *Electrical Power Quality and Utilisation*, vol. ۱۴, no. ۱, ۲۰۰۸.
- [۲] Han, Xiaoqing, et al. "Advanced dynamic voltage restorer to improve power quality in microgrid." ۲۰۱۳ IEEE Power & Energy Society General Meeting. IEEE, ۲۰۱۳.
- [۳] M. R. Banaei, S. Hosseini, S. Khanmohammadi and G. Gharehpetian, "Verification of a New Energy Control Strategy for Dynamic Voltage Restorer by Simulation," *Simulation Modeling Practice and Theory*, vol. ۱۴, pp. ۱۱۲-۱۲۵, ۲۰۰۶.
- [۴] Shahabadini, Masoud, and Hossein Iman-Eini. "Improving the Performance of a Cascaded H-Bridge-Based Interline Dynamic Voltage Restorer." *IEEE Transactions on Power Delivery* ۳۱.۳(۲۰۱۶): ۱۱۶۰-۱۱۶۷.
- [۵] J. A. Pecos Lopes, N. Hatziargyrou, J. Mutale, P. Djapic, N. Jenkins, "Integrating Distributed Generation into Electric Power Systems: a Review of Drivers, Challenges and Opportunities", *Electric Power Systems Research*, vol. ۷۷, no. ۹, pp. ۱۱۸۹-۱۲۰۳, Jul. ۲۰۰۷.
- [۶] R. Majumder and E. Engineering, "Modelling, Stability Analysis and Control of Microgrid", Ph.D. Dissertation, school of energy systems, Queensland University of Technology, Queensland, Australia, February, ۲۰۱۰.
- [۷] راجر سی. دوگان. کیفیت توان سیستم های الکتریکی. ترجمه: جواد روحی. دانشگاه مازندران ۱۳۷۵.
- [۸] J. A. Martinez and J. Martin Arnedo, Limitation, "Voltage sag studies in distribution networks part II: voltage sag assessment", *IEEE Trans On Power Delivery*, vol. ۲۱, no. ۳, pp. ۱۶۷۹-۱۶۸۸, July ۲۰۰۶.
- [۹] J. A. Martinez and J. Martin Arnedo, Limitation, "Voltage sag studies in distribution networks part I: system modeling", *IEEE Trans. On Power Delivery*, vol. ۲۱, no. ۳, pp. ۳۳۸-۳۴۵, Jul ۲۰۰۶.
- [۱۰] P. Heine, and M. khronen, "Voltage sag distributions caused by power system faults", *IEEE Trans. Power Systems*, vol. ۱۸, no. ۴, pp. ۱۳۶۷-۱۳۷۳, Nov ۲۰۰۳.
- [۱۱] Tumay M, Teke A, Cagatay K, Bayindir M, Cuma U. Simulation and modeling of a dynamic voltage restorer. In: Proc ELECO, Turkey. p. ۱-۵.
- [۱۲] Li BH, Choi SS, Vilathgamuwa DM. Transformerless dynamic voltage restorer. *IEE Proc-Gener Transm Distrib* ۲۰۰۲;۱۴۹(۳):۲۶۳-۷۳.
- [۱۳] Visser AJ, Enslin Johan HR, Mouton Hdu T. Transformerless series sag compensation with a cascade multilevel inverter. *IEEE Trans Ind Electron* ۲۰۰۲;۴۹(۴):۸۲۴-۳۱.
- [۱۴] Kangarlu M Farhadi, Hosseini SH, Babaei E, Sadigh AK. Transformerless DVR topology based on multilevel inverter with reduced number of switches. In: Proc. PEDSTC, Iran. p. ۳۷۱-۵.
- [۱۵] Li BH, Choi SS, Vilathgamuwa DM. On the injection transformer used in the dynamic voltage restorer. *Proc PowerCon* ۲۰۰۰;۲:۹۴۱-۶.



- [16] Sasitharan S, Mishra MK. Design of passive filter components for switching band controlled DVR. In: Proc TENCON. p. 1–6.
- [17] Kim H, Kim JH, Sul SK. A design consideration of output filters for dynamic voltage restorers. Proc PESC, vol. 6. p. 4268–72.
- [18] Chen G, Zhu M, Cai X, Song J, Zhou Y, Ma C. Optimization of the LC filter based on double impact factors for cascaded H-bridge DVR. In: Proc ICIEA. p. 1184–90.
- [19] Choi SS, Li BH, Vilathgamuwa DM. Design and analysis of the inverter-side filter used in the dynamic voltage restorer. IEEE Trans Power Deliv 2002; 17(3):857–64.
- [20] Li BH, Choi SS, Vilathgamuwa DM. Design considerations on the line-side filter used in the dynamic voltage restorer. IEE Proc Gener Transm Distrib 2001; 148(1):1–7.
- [21] Jayaprakash P, Singh B, Kothari DP, Chandra A, Al-Haddad K. Control of reduced-rating dynamic voltage restorer with a battery energy storage system. IEEE Trans Ind Appl 2014; 50(2):1295–303.
- [22] Somayajula D, Crow ML. An integrated dynamic voltage restorer/ultracapacitor design for improving power quality of the distribution grid. IEEE Trans Sust Energy 2015; 6(2):616–24.
- [23] Nielsen JG, Blaabjerg F. A detailed comparison of system topologies for dynamic voltage restorers. IEEE Trans Ind Appl 2005; 41(5):1272–80.
- [24] Vilathgamuwa DM, Gajanayake CJ, Loh PC, Li YW. Voltage sag compensation with Z-source inverter based dynamic voltage restorer. Proc EPE 2006; 5:2242–8.
- [25] Naidu SR, Fernandes DA. Generation of unbalanced 3-phase voltages for dynamic voltage restoration using the 4-leg voltage source converter. Proc PESC 2007; 1195–200.
- [26] Meyer C, De Doncker RW, Li YW, Blaabjerg F. Optimized control strategy for a medium-voltage DVR—theoretical investigations and experimental results. IEEE Trans Power Electron 2008; 23(6):2746–54. [27] Nielsen JG, Blaabjerg F, Mohan N. Control strategies for dynamic voltage restorer compensating voltage sags with phase jumps. Proc IEEE APEC 2001; 2:1267–73.
- [28] Zhe S, Chunlin G, Yonghai X, Xiangning X, Yingying L, Shun T. A new analysis method for compensation strategy of DVR and minimum energy control. In: Proc ICIEA. p. 1321–5.
- [29] Vilathgamuwa DM, Ranjith Perera AAD, Choi SS. Voltage sag compensation with energy optimized dynamic voltage restorer. IEEE Trans Power Deliv 2003; 18(3):928–36.
- [30] D. Vilathgamuwa, H. Wijekoon and S. Choi, "Interline Dynamic Voltage Restorer: A Novel and Economical Approach for Multiline Power Quality Compensation," IEEE Transactions on Industry Applications, vol. 40, no. 6, 2004.

Arch **6TH** INTERNATIONAL CONFERENCE ON
APPLIED RESEARCH IN COMPUTER,
ELECTRICAL AND INFORMATION
TECHNOLOGY

March 6, 2022

Tbilisi - Georgia



[۳۱] D. Vilathgamuwa, H. Wijekoon and S. Choi, "A Novel Technique to Compensate Voltage Sags in Multiline Distribution System- The Interline Voltage Restorer," IEEE Transactions on Industrial Electronics , vol. ۵۳, no. ۵, ۲۰۰۶.