

یک تقویت کننده کم نویز توان پایین برای کاربرد ثبت عصبی

محمد رضا قهیری^۱، محمد رضا قهیری^۲

۱- ایران، ملایر، دانشگاه آزاد اسلامی، واحد ملایر، گروه برق و الکترونیک

۲- ایران، ملایر، دانشگاه آزاد اسلامی، واحد ملایر، گروه برق و الکترونیک

آدرس پست الکترونیکی^۱: rezaghamari@yahoo.com

آدرس پست الکترونیکی^۲: ghahri@live.com

خلاصه

در این مقاله با استفاده از تکنولوژی نانو تیوپ یک تقویت کننده [1] را طراحی کردیم که برای ثبت سیگنال های عصبی [2] کاربرد دارد. تقویت کننده های عصبی باید دارای نویز و توان کم باشند تا به شبکه عصبی آسیبی وارد نشود زیرا گرمایی که بر اثر توان بالا ایجاد می شود می تواند بافت های عصبی را از بین ببرد. ما در این مدار توان و نویز را کاهش داده ایم. شبیه سازی های مداری با استفاده از نرم افزار Hspice و تکنولوژی نانو تیوپ انجام شده است که نتایج شبیه سازی نشان می دهد که تقویت کننده ما عملکرد خوبی دارد.

کلمات کلیدی: شبکه عصبی. تقویت کننده کسکد. نانو تیوپ

۱. مقدمه

نیاز زیادی به تکنولوژی هایی وجود دارد که پزشکان و عصب شناسان را قادر می سازد تا فعالیت تعداد زیادی نورون در مغز را مشاهده کنند. ثبت های عصبی چند الکترودی در حال تبدیل شدن به فرآیندی استاندارد در تحقیقات عصب شناسی پایه هستند و دانش بدست آمده از این مطالعات در حال توانمند سازی کاربردهای پزشکی و عصب شناسی است. با وجود اینکه مدارهای مجتمع الکترونیک برای تقویت مقیاس کوچک سیگنال های بیوالکتریک ضعیف توسعه داده شده [3] و [4]. اما معمولاً مدارهای موجود سطح نویز غیر قابل قبولی دارند یا برای کاشت کامل در اندازه های بزرگ به توان مصرفی زیادی نیاز دارند. تقویت کننده ها باید توان اندکی تلف کنند تا بافت های اطراف عصب از حرارت آسیب نبینند. شار گرمایی اندکی در حدود 80 mw/cm^2 می تواند موجب نکروزیس در بافت ماهیچه شود. [5] بنابراین توان مصرفی برای کاشت های chronic نباید بیش از چند صد میلی وات شود. در نتیجه برای یک سیستم ۱۰۰۰- الکترودی حداکثر اتلاف توان هر تقویت کننده 1 mw است که شامل توان مورد نیاز اجزای دیگر در سیستم کاشته شده مانند تله متری نیست.

به دلیل اثرات الکتروشمیایی در واسط الکتروباخت. آفست های ۱-۲V در دو سر الکترون های ثبت تفاضلی متداول است [6]. این مقاله طراحی یک تقویت کننده مناسب برای ثبت سیگنال های عصبی را ارائه می دهد.

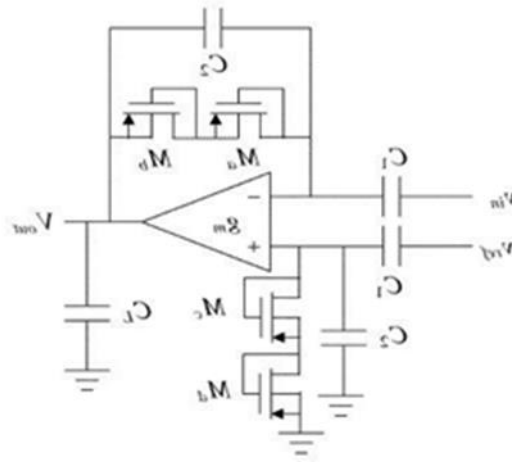
۲. طراحی تقویت کننده عصبی

شکل ۱ شماتیک طراحی بیو تقویت کننده ما را نشان می دهد. این مدار برای اولین بار در [7] ارائه شده است. بهره وسط باند $A_{m(c1/c2)}$ تنظیم و در مواردی که $c1 \ll c2$ باشد. پهنای باند تقریباً gm است و gm هدایت انتقالی تقویت کننده می باشد عملیاتی هدایت انتقالی (شکل ۲) می باشد.

۱-۲. المان های شبه مقاومت دو قطبی mos

ترانزیستورهای Md, Ma ترانزیستورهای mos دو قطبی هستند که به عنوان شبه مقاومت با vg_s منفی عمل می کنند. هر ترانزیستور به عنوان ترانزیستور pmos با خصوصیات دیودی عمل می کند. که vg_s آن مثبت، در نتیجه ترانزیستور پیوند دو قطبی p-n-p پارازیتی فعال میشود و ترانزیستور Bjt با اتصال دیودی عمل می کند [8].

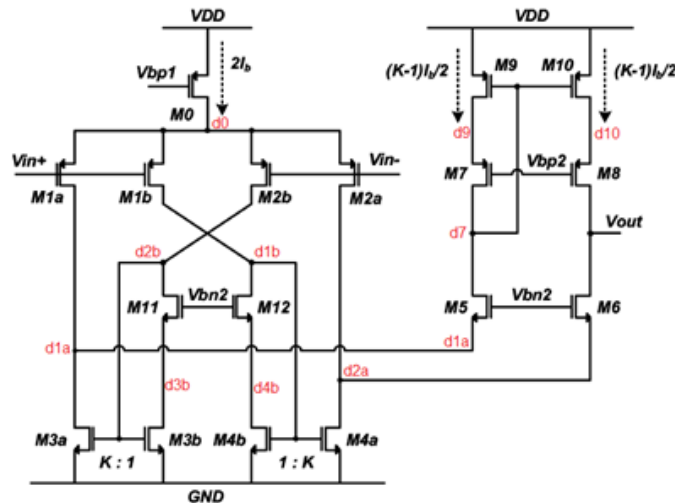
ما از دو ترانزیستور MOS دو قطبی سری برای کاهش اعوجاج سیگنال های خروجی بزرگ استفاده می کنیم. علیرغم ثابت زمانی طولانی، تغییر بزرگ در ورودی منجر به ولتاژ بزرگ در دو سر المان های MOS دو قطبی می شود و مقاومت های افزایشی آن را کاهش می دهد و زمان نشت سریعی بدست می آید.



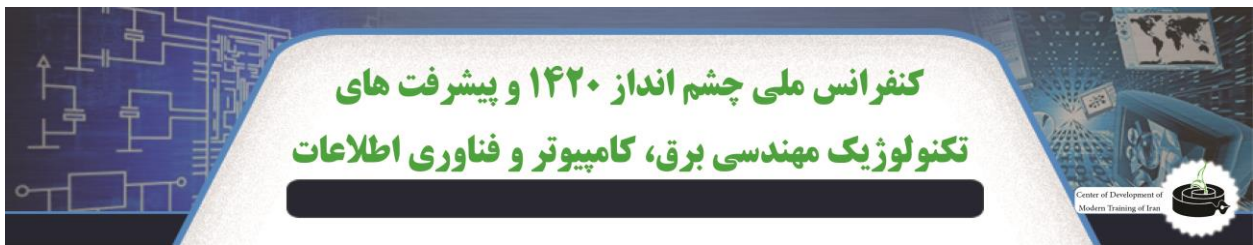
شکل ۱- تقویت کننده عصبی

۳. مدار پیشنهادی

شکل [۲] براساس ساختار فولد د کسکود مرسوم ارائه شده است. اصلاح ساختار مرسوم باعث افزایش ترانسانسی، گین و سلوریت شده است. در ساختار مرسوم $M3$ و $M4$ تنها وظیفه فراهم کردن گره تا شده برای جریان سیگنال کوچک ناشی از $M1$ و $M2$ را دارد. برای اصلاح این ساختار غیر بهینه از ترانزیستورهای $M3$ و $M4$ به عنوان ترانزیستورهای درایو استفاده شده است. برای این منظور ابتدا ترانزیستورهای ورودی به $M1a$ ، $M1b$ و $M2a$ ، $M2b$ تقسیم می شوند، سپس $M3$ و $M4$ برای تشکیل دادن آینه جریان $M3a:M3b$ و $M4a:M4b$ تقسیم می شوند. اتصالات ضربدری آینه های جریان باعث می شوند که جریان های سیگنال کوچک به سورس ترانزیستورهای $M5$ و $M6$ اضافه شوند. بدین ترتیب اضافه کردن آینه های جریان باعث افزایش گین DC مدار می شود. استفاده از تکنولوژی نانوتیوب باعث افزایش گین و کاهش توان مصرفی و نویز نسبت به CMOS می شود اما در مقابل سرعت مدار و فرکانس کاری آن کاهش پیدا می کند.



شکل ۲- تقویت کننده



کنفرانس ملی چشم انداز ۱۴۲۰ و پیشرفت های تکنولوژیک مهندسی برق، کامپیوتر و فناوری اطلاعات

Centre of Development of
Modern Training of Iran

۴. نتایج شبیه سازی

مشاهده می کنیم که توان مصرفی برابر $44 \mu W$ است.

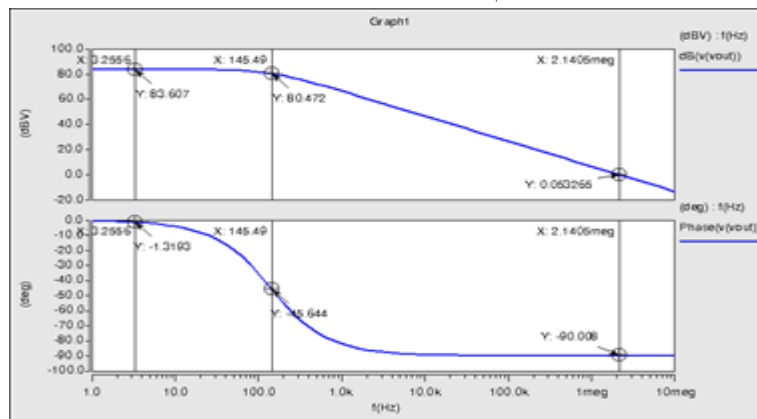
**** voltage sources

| subckt element | 0:vdd | 0:vbp1 | 0:vin+ | 0:vin- | 0:vbn2 |
|----------------|------------|------------|------------|------------|------------|
| volts | 1.800e+00 | 1.349e+00 | 9.414e-01 | 9.414e-01 | 8.586e-01 |
| current | -2.459e-05 | -1.350e-12 | -9.414e-13 | -9.414e-13 | -8.586e-13 |
| power | 4.427e-05 | 1.822e-12 | 8.862e-13 | 8.862e-13 | 7.372e-13 |

| subckt element | 0:vbp2 | 0:vbp3 |
|----------------|------------|------------|
| volts | 9.414e-01 | 1.400e+00 |
| current | -9.414e-13 | -1.400e-12 |
| power | 8.862e-13 | 1.960e-12 |

total voltage source power dissipation= 44.27e-06 watts

پاسخ فرکانسی و فاز مدار را در شکل [۳] مشاهده می کنیم.



شکل-۳: پاسخ فرکانسی و فاز مدار

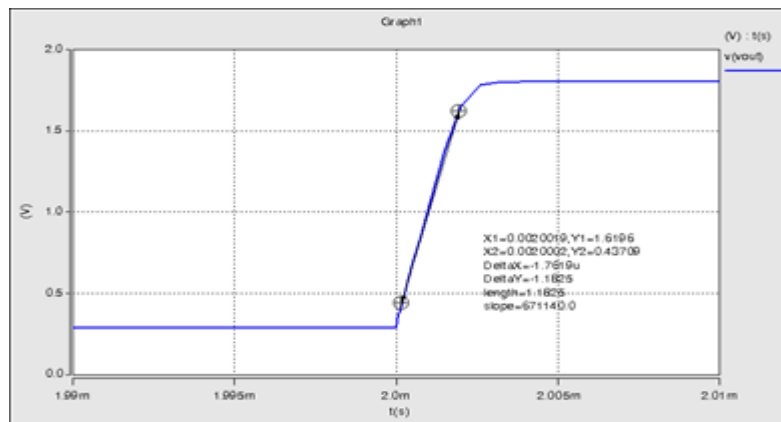
با توجه به شکل اخیر موارد زیر قابل استخراج هستند:

Gain = 83 dB

Unity Gain Bandwidth = 2.1 MHz

Phase Margin = 90

گین مدار برابر 83dB است که برای یک طبقه بسیار بالا است و این باز یکی دیگر از مزیت های تکنولوژی نانو تیوب است. فرکانس بهره واحد و فرکانس افت -3dB به ترتیب برابر 2.1 MHz و 145Hz است. یکی از دلایل کاهش فرکانس کاری جریان بسیار کم مدار است که باعث کاهش $gm1$ و به طبق آن فرکانس کاری شده است. حاشیه فاز مدار نیز برابر 90 درجه است که با توجه به یک طبقه بودن مدار قابل پیش بینی است برای محاسبه $Slew Rate$ با توجه به متن مقاله، یک پله در فرکانس 250Hz به مدار اعمال می کنیم و خروجی را بررسی می کنیم، در شکل زیر نتیجه حاصل از شبیه سازی آمده است.

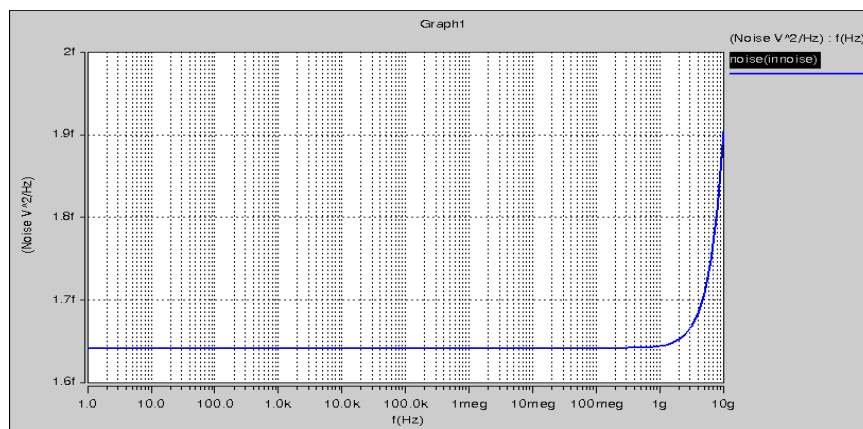


شکل-۴ Slew Rate

با توجه به شکل درمیابیم که : $SR-RFC1 = 0.72 \text{ V/uS}$ همانطور که میدانیم سلوریت مدار نسبت جریان بایاس ورودی به خازن بار در خروجی است. خازن بار برابر 5.6pF است. با توجه به پایین بودن جریان ورودی انتظار کاهش سرعت مدار را داشتیم. افزایش سرعت مدار برابر است با افزایش توان مصرفی که با هدف ما مغایرت دارد..

در شکل [5] نویز ارجاعی به ورودی را مشاهده می کنیم. در تکنولوژی نانو تیوب (بر خلاف CMOS) نویز در فرکانس های پایین کم و ثابت است و در

فرکانس های خیلی بالا شروع به افزایش می کند. مشاهده می کنیم که نویز مدار تا فرکانس حدود 1GHz برابر $1.64 \text{ V} / \sqrt{\text{HZ}}$

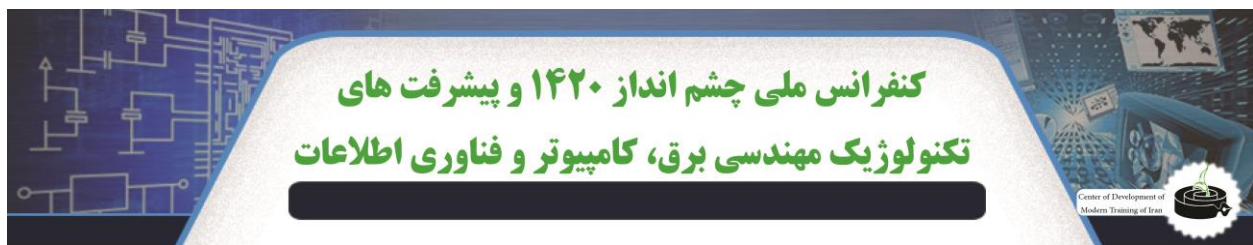


شکل-۵ : نویز ارجاعی به ورودی

۵. نتیجه گیری

یک تقویت کننده نانو تیوب با توان مصرفی $44 \mu\text{W}$ و نویز ورودی $1.64 \mu\text{Vrms}$ ارائه شده است. تقویت کننده ارائه شده در این مقاله به پاسخ فرکانسی بسیار پایین می رسد همچنین توان مصرفی مدار را کاهش دادیم تا از رسیدن آسیب به شبکه عصبی جلوگیری شود.

| تقویت کننده کسکد | تقویت کننده OTA | |
|------------------|-----------------|------|
| 44 | 80 | توان |
| ۱,۶ | 2.2 | نویز |



۶. قدردانی

در پایان از کلیه اساتید رشته برق الکترونیک دانشگاه آزاد اسلامی واحد ملایر که در تدوین این مقاله ما را یاری رساندند کمال تقدیر و تشکر را داریم.

مراجع:

- 1-Rida S, Jose Silva-Martinez.” The Recycling Folded Cascode: A General Enhancement of the Folded Cascode Amplifier”.IEEE.J. SOLID-STATE CIRCUITS, VOL. 44, NO. 9, SEPTEMBER 2009
- 2- Reid R, Cameron Charles. “A Low-Power Low-Noise CMOS Amplifier for Neural Recording Applications”.IEEE J. SOLID-STATE CIRCUITS, VOL. 38, NO. 6, JUNE 2003
- 3-[3] M. Degrauwe, E. Vittoz, and I. Verbauwhede, “A micropower CMOS instrumentation amplifier,” IEEE J. Solid-State Circuits, vol. SC-20, pp. 805–807, June 1985.
- 4- R. H. Olsson, III, M. N. Gulari, and K. D. Wise, “Silicon neural recording arrays with on-chip electronics for in-vivo data acquisition,” in Proc. IEEE-EMBS Special Topic Conf. Microtechnol. Medicine Biol., 2002, pp. 237–240.
- 5- T. M. Seese, H. Harasaki, G. M. Saidel, and C. R. Davies, “Characterization of tissue morphology, angiogenesis, and temperature in the adaptive response of muscle tissue to chronic heating,” Lab. Invest., vol. 78, no. 12, pp. 1553–1562, 1998.
- 6- C.D.Ferris, Introduction to Bioinstrumentation. Clifton, NJ: Humana, 1978.
- 7- R. R. Harrison, “A low-power, low-noise CMOS amplifier for neural recording applications,” in Proc. IEEE Int. Symp. Circuits and Systems, vol. 5, 2002, pp. 197–200.
- 8-T. Delbrück and C. A. Mead, “Analog VLSI adaptive, logarithmic wide- dynamic-range photoreceptor,” in Proc. IEEE Int. Symp. Circuits and Systems, vol. 4, 1994, pp. 339–342..